

## **CYCLE FABRICATIONS ELECTRONIQUES**

### **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES**



**Session organisée par le pôle de compétitivité**



***Les 14, 15 et 16 octobre 2024  
STMicroelectronics, Tours***

**FRAMATECH S.A. au capital de 38112 Euros  
Etudes & mises en œuvre de stratégies industrielles internationales Hautes  
Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)

## **CYCLE FABRICATIONS ELECTRONIQUES**

# **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES**



# **FRAMATECH**

### **NOTE POUR LE LECTEUR QUI N'AURAIT PAS ASSISTE AU SEMINAIRE**

La documentation ci-jointe est celle qui a servi de support pour illustrer les exposés faits pendant le séminaire **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES** et ne représente donc qu'une partie des informations données à cette occasion.

**FRAMATECH S.A. au capital de 38112 Euros**  
**Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : [contact@framatech.fr](mailto:contact@framatech.fr)  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)

## **CYCLE FABRICATIONS ELECTRONIQUES**

# **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES**



# **FRAMATECH**

## **PARTIE II**

**CONTRAINTE DE CONCEPTION ET DE FABRICATION, FIABILITE DES  
ALIMENTATIONS DE PUISSANCE**

*Diagnostic des mécanismes de défaillance*

*Roland D'AUTHIER, AXID*

**FRAMATECH S.A. au capital de 38112 Euros  
Etudes & mises en œuvre de stratégies industrielles internationales Hautes  
Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : www.framatech.fr

## Formation électronique de puissance

### Mécanismes de défaillance -

Principe du bottom-up (on part d'un datasheet plutôt que de la théorie)

## Fiabilité = Reliability <> Taux de panne = Failure rate

- **t = le temps**
- **T = le moment de la casse**
- **P = probabilité**
- **| = sachant que**

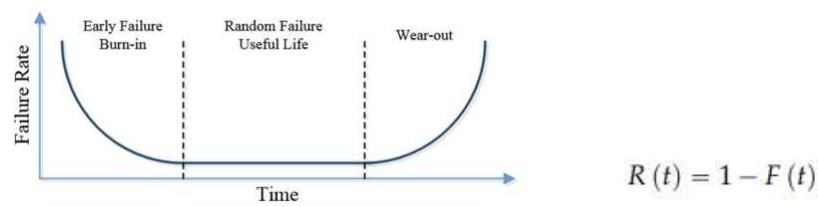


Figure 2. The classical bathtub curve.

$$\text{Failure rate} = \frac{P(t \leq T \leq t + \Delta t | T > t)}{\Delta t} = \frac{P(t \leq T \leq t + \Delta t)}{\Delta t \cdot P(T > t)}$$

## MTTF = Mean Time To Failure



- When MTTF of a device is reported as one hundred thousand hours, it means that the first failure disrupting the device functioning is expected to occurs after this time period

$$MTTF = \int_0^{+\infty} R(t) dt$$

$$MTTF = 1/\lambda$$

## MTTR Mean Time to Repair



$$MTTR = \int_0^{+\infty} xN(x) dx = \frac{\beta}{\mu} \quad (10)$$

where  $N(x)$  is the gamma distribution function. By assigning 1 to  $\beta$ , gamma distribution becomes equivalent to exponential distribution, therefore summarized MTTR value can be shown by  $1/\mu$ . MTTR is very difficult to calculate and it is usually determined empirically by studying the previous repairs [45].

## MTBF Mean Time between Failures



- C'est souvent le MTBF qui est demandé par les équipes de maintenance/MCO

$$MTBF = MTTF + MTTR$$



## Extraits d'un rapport de Fabricant de GaN

Rappel : Axid n'a pas de lien avec EPC, ce n'est qu'un exemple

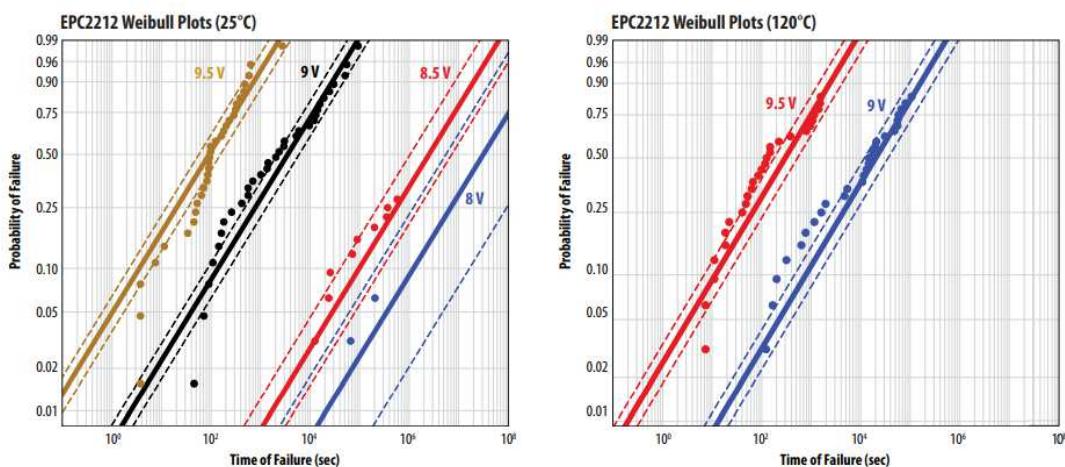
## EPC : Exemple d'étude de rapport fiabilité GaN

Stressor	Device/ Package	Test Method	Intrinsic Failure Mechanism	EPC Test Results
<b>Voltage</b>	Device	HTGB	Dielectric failure (TDDB)	
			Threshold shift	This Report
	HTRB		Threshold shift	
			R <sub>DS(on)</sub> shift	This Report
<b>Current</b>	Device	ESD	Dielectric rupture	[2,3,6,7,8,9,10]
			Electromigration	In Progress
	Device	DC Current (EM)	Thermomigration	In Progress
<b>Current + Voltage (Power)</b>	Device	SOA	Thermal Runaway	This Report
			Short Circuit	Thermal Runaway
<b>Voltage Rising/Falling</b>	Device	Hard-switching Reliability	R <sub>DS(on)</sub> shift	This Report
<b>Current Rising/Falling</b>	Device	Pulsed Current (Lidar reliability)	None found	This Report
<b>Temperature</b>	Package	HTS	None found	[6,7,8,9]
		MSL1	None found	[3,4,5,6,7,8,9,10]
		H3TRB	None found	[1,2,3,4,5,6,7,8,9,10]
		AC	None found	[4,5,6,7,8,9]
		Solderability	Solder corrosion	This Report
		uHAST	Denrite Formation/Corrosion	[10]
		TC	Solder Fatigue	This Report
		IOL	Solder Fatigue	This Report
<b>Mechanical / Thermo-mechanical</b>	Package	Bending Force Test	Delamination	This Report
		Bending Force Test	Solder Strength	This Report
		Bending Force Test	Piezoelectric Effects	This Report
		Die shear	Solder Strength	This Report
		Package force	Film Cracking	This Report

Table 1: Stress Conditions and Intrinsic Failure Mechanisms for eGaN FETs

## SECTION 1: VOLTAGE/TEMPERATURE STRESS ON THE GATE

- Datasheet : max V<sub>GS</sub>=6V

Figure 1: Weibull plots of gate-to-source failures of EPC2212. Note that very few failures occur even at 8 V<sub>GS</sub>, yet the device has a maximum V<sub>GS</sub> rating of 6 V. The data on the top is at 25°C and the data on the bottom is at 120°C.

## SECTION 1: VOLTAGE/TEMPERATURE STRESS ON THE GATE

**axid**  
POWER ELEC DESIGNS

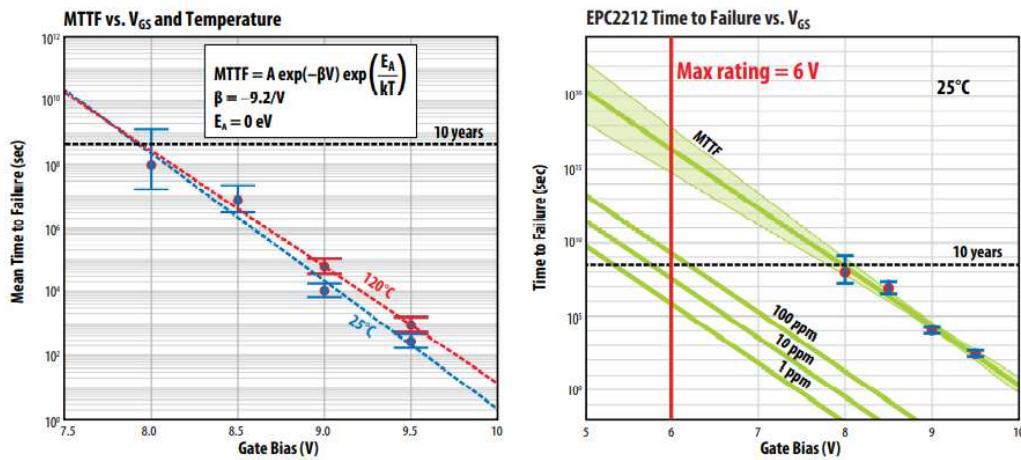


Figure 2: On the left is the mean time to failure (MTTF) for EPC2212 eGaN FETs versus  $V_{GS}$  at both 25°C and 120°C. On the right is a graph that shows the various probabilities of failure versus  $V_{GS}$  at 25°C.

**axid**  
POWER ELEC DESIGNS

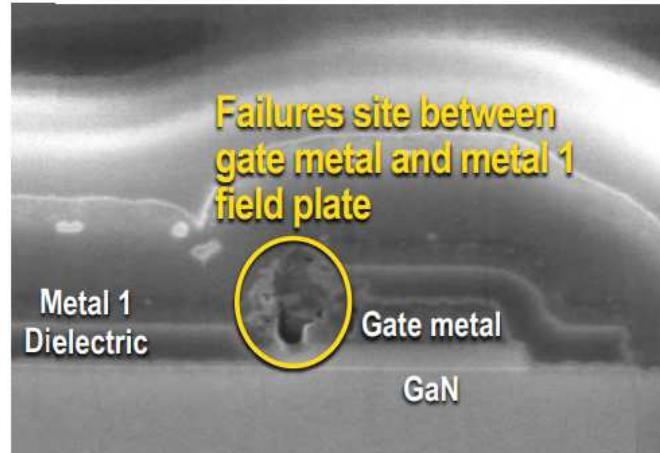


Figure 3: Scanning electron microscopy (SEM) image of the gate region of an EPC2212 eGaN FET. The yellow circle shows the failure site is between the gate metal and the metal 1 layer.

## SECTION 2 VOLTAGE/TEMPERATURE STRESS ON THE DRAIN

**axid**  
POWELECDESIGNS

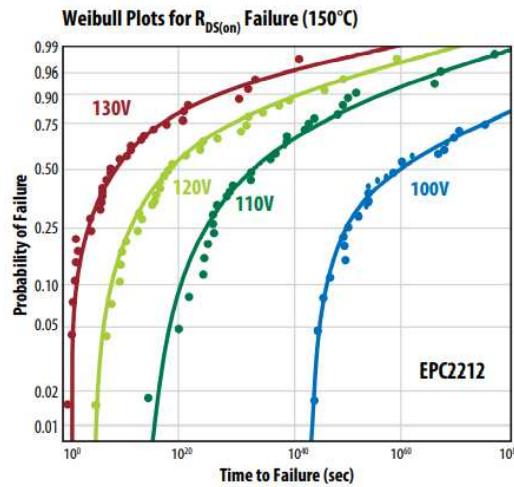
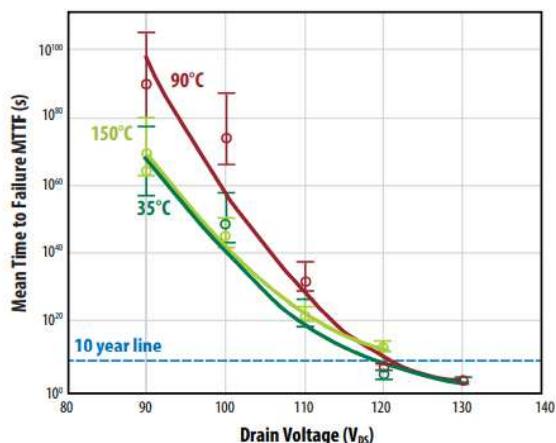


Figure 6: Weibull plot of EPC2212 eGaN FETs stressed under DC bias at various voltages. A failure is defined as exceeding data sheet limits.

Plus fiable à 90°C qu'à 35°C -> anti-intuitif

### MTTF vs. $V_{DS}$ and Temperature



**axid**  
POWELECDESIGNS

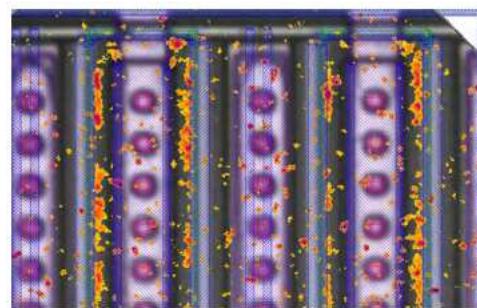
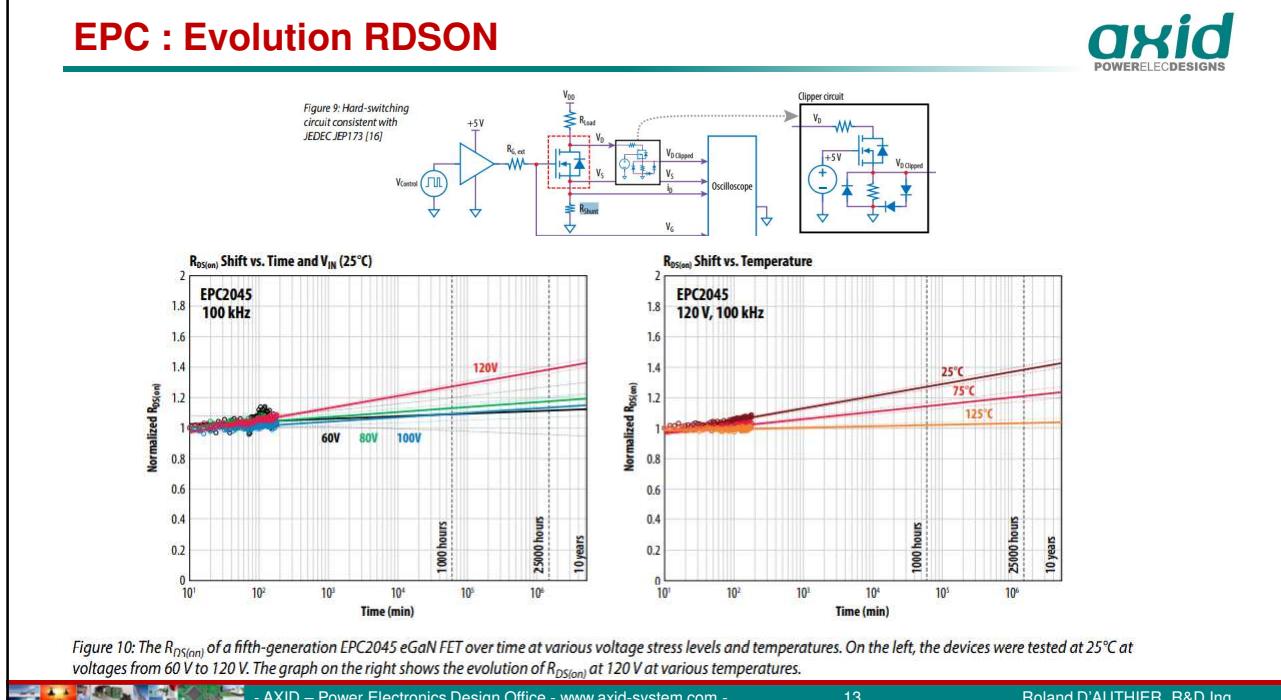
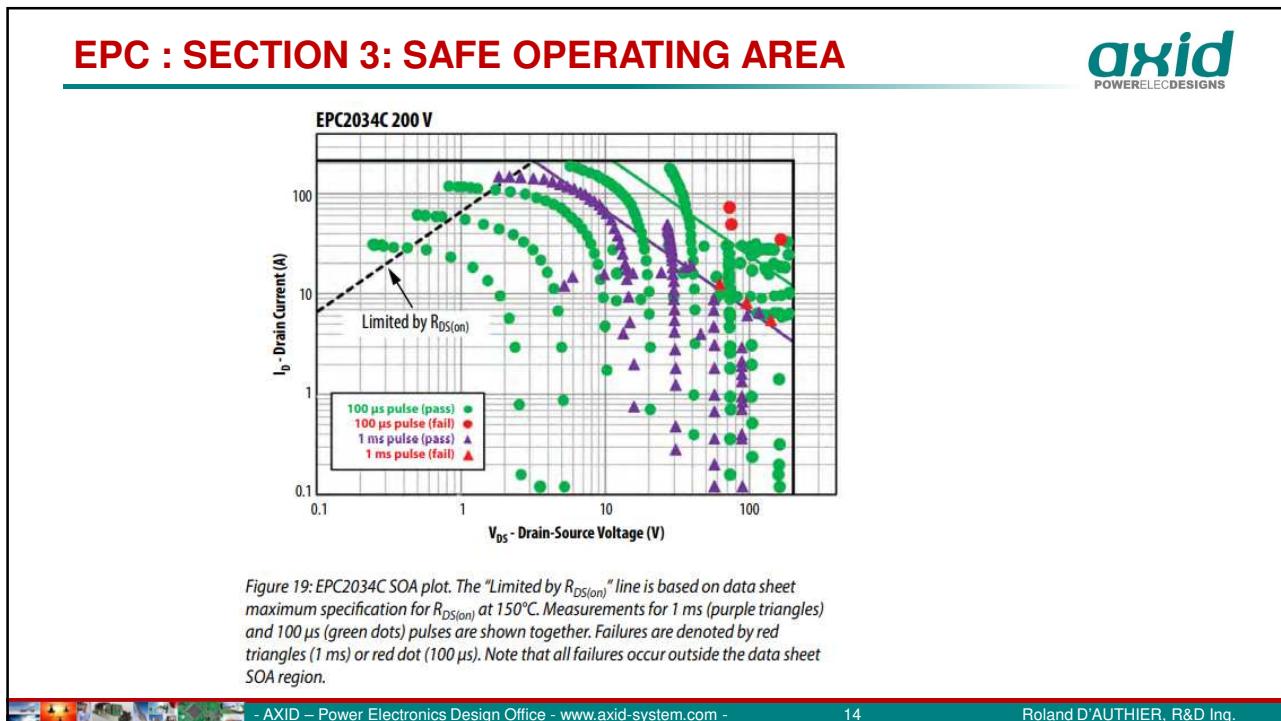


Figure 8: A magnified image of an EPC2212 eGaN FET showing light emission in the 1–2  $\mu$ m wavelength range (SWIR) that is consistent with hot electrons. The SWIR emission (red-orange) has been overlaid on a regular (visible wavelength) microscope image.



13



14

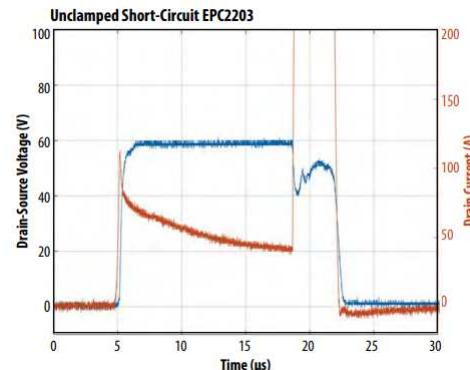
## SECTION 4: SHORT CIRCUIT ROBUSTNESS TESTING

**axid**  
POWELECDESIGNS

- Si on sait couper en moins de 5us, on sauve le composant

Short-circuit pulse $V_{DS} = 60\text{ V}$	EPC2203 (Gen 4)		EPC2051 (Gen 5)	
	$V_{GS} = 6\text{ V}$	$V_{GS} = 5\text{ V}$	$V_{GS} = 6\text{ V}$	$V_{GS} = 5\text{ V}$
Mean TTF ( $\mu\text{s}$ )	13.1	20.0	9.33	21.87
Std. dev. ( $\mu\text{s}$ )	0.78	0.37	0.21	2.95
Min. TTF ( $\mu\text{s}$ )	12.1	19.6	9.08	18.53
Avg pulse power (kW)	3.211	2.554	5.516	3.699
Energy (mJ)	43.36	50.24	50.43	77.34
Die area ( $\text{mm}^2$ )	0.9025		1.105	
Avg power/area (kW/ $\text{mm}^2$ )	3.558	2.830	4.99	3.35
Energy/area (mJ/ $\text{mm}^2$ )	48.05	55.67	45.64	69.99

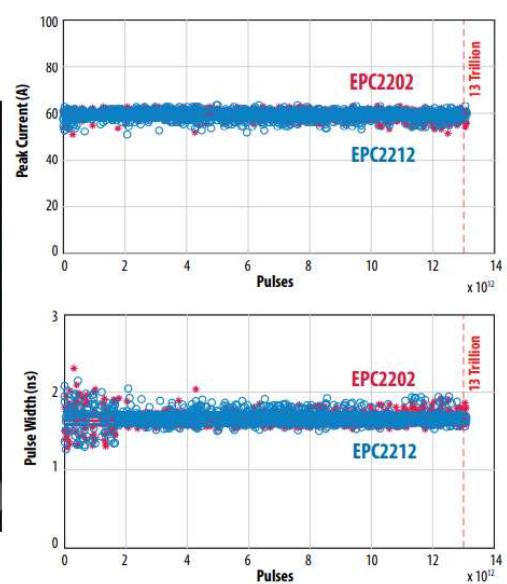
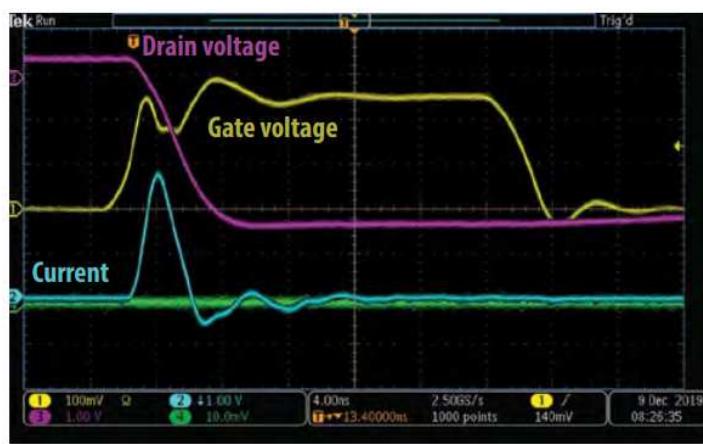
Table 2: Short-circuit withstand time statistics for EPC2203 and EPC2051. Statistics derived from eight parts in each condition. Withstand times are tightly distributed around mean value. Average pulse power and energy correspond to a typical part within the population.



## SECTION 5: SHORT CURRENT PULSE RELIABILITY (LIDAR)

**axid**  
POWELECDESIGNS

- Pulses de courant de qq ns



## SECTION 6: MECHANICAL STRESS

**axid**  
POWER ELEC DESIGNS

### ▪ 6.1 Die Shear Test



Figure 27: Pressure test instrument. The tester head lowers to the backside of the devices using a constant loading speed of 0.6 mm/min until the predetermined force is sensed by the gauge. The DUTs are surface mounted on a FR4 test coupon that is secured on the testing stage.

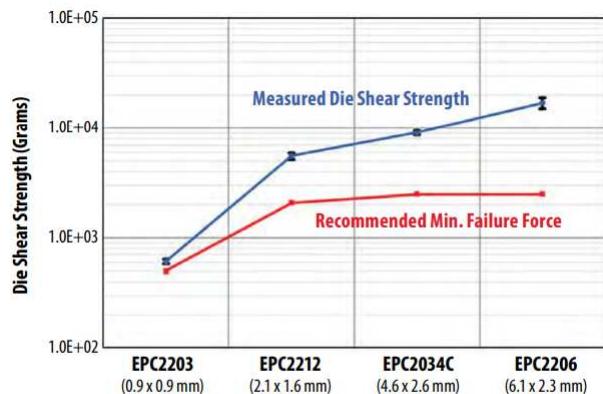


Figure 26: Various die sizes and solder configurations of eGaN FETs were tested to failure while measuring the shear strength. The results are shown with black dots. The red stars show the minimum recommended die shear strength under MIL-STD-883E, Method 2019.



## SECTION 6: MECHANICAL STRESS

**axid**  
POWER ELEC DESIGNS

### ▪ 6.2 Backside Pressure Test

Product	Sample Size	Die Area	Backside Pressure	Force Applied	Failures in Parametric Test after Pressure Test	Failures after 300 hours H3TRB test
EPC2212 (LGA)	16	2.1 x 1.6 mm	400 psi	9.3 N (2.1 lbs)	0/16	0/16
EPC2034C (BGA)	16	4.6 x 2.6 mm	400 psi	33.0 N (7.4 lbs)	0/16	0/16

Table 3: eGaN device shear test results. Small and relatively large eGaN devices were tested under high backside pressure with no mechanical failures, and no failures after stress testing under temperature, humidity, and bias.



### ■ 6.3 Bending Force Test

	0 mm	2 mm	4 mm	6 mm	8 mm
DUT1	1.00	1.01	1.00	0.98	0.98
DUT2	1.00	1.02	1.01	Failed	-
DUT3	1.00	1.01	1.03	Failed	-
DUT4	1.00	0.99	0.99	1.03	1.04

Table 4: Normalized  $R_{DS(on)}$  versus board deflection for four devices during bending force test. Values are normalized to the  $R_{DS(on)}$  in the unflexed case. Two of four devices failed at 6-mm deflection, while the remaining two devices survived 8 mm. No significant stress response was seen in any device parameter.

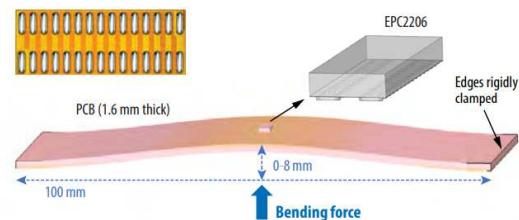


Figure 28: Schematic depiction of bending force (AEC-Q200-005A) test for EPC2206. Force is applied on the bottom of the board. Force is adjusted to attain a set of prescribed center point deflections ranging from 0–8 mm.

## SECTION 7: SOLDERABILITY

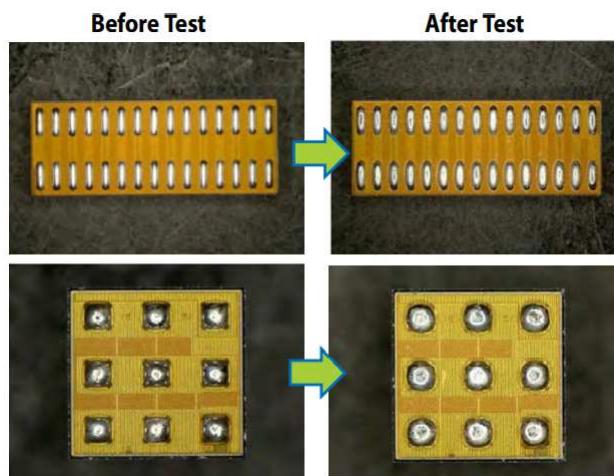


Figure 32: Solder pads for EPC2206 and EPC2214 before and after solderability test. Note that solder paste has been incorporated, leaving a smooth and uniform finish absent of visual defects.

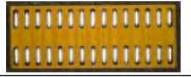
eGaN FET/IC	Solder Footprint	Type	Quantity Tested	Rejects
EPC2206 (Discrete)		LGA (2 x 15)	10	0
EPC2206 (Discrete)		BGA (3 x 3)	10	0
DUT3		BGA (4 x 6)	10	0
EPC2001 (Discrete)		LGA (1 x 10)	77 (11 die x 7 lots)	0

Table 5: Solderability test matrix on eGaN FETs and ICs. All products pass J-STD-002E Test Method S1.

## EPC : 30 pages de rapport « pour convaincre »



- GaN et SiC doivent faire leur preuves
- Fiabilité <> innovation -> transparence des fabricants
- Tests encourageants pour l'avenir du GaN
  
- À retenir : Datasheet confirmé

## Diagnostic des mécanismes de défaillance

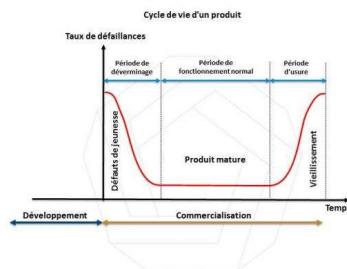


- Comment casse un transistor/condensateur de puissance
  - Tension
  - Courant
  - Température
  - Mécanique
  - Corrosion
  - En binôme solidaire de bras
  - Vieillissement par exemple des condensateurs électro-chimiques (formation fiabilité)
- Origines des sur-tensions / sur-courants / sur-températures
  - Saturatation des éléments selfiques
  - Court-circuit
  - Cross-conduction
  - Surtension selfiques et atmosphériques
- Parades et fiabilisation
  - Limitation des selfs de fuite
  - Recouvrement des diodes
  - Protection en courant analogiques rapides
  - Temps mort ajusté
  - Soft switching
  - Varistance/transilis/zener
  - Méthode de câblage (exemple boucle PV)
  - Essais HALT

## HALT : On stresse au-delà de la spécification



- HALT : Highly Accelerated Life Test
- Souvent le seul moyen d'apprendre
- Les essais HALT et HASS ont pour objectif de construire la robustesse d'un produit principalement pendant le début de son cycle de vie.
- Objectif : diminuer les défauts de jeunesse d'un nouveau produit.



- Les questions sont les bienvenues



- Merci pour votre attention

## **CYCLE FABRICATIONS ELECTRONIQUES**

# **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES**



# **FRAMATECH**

## **PARTIE III**

### **L'INGENIERIE DE PUISSANCE**

**Les datasheets de composants de puissance (atelier de décryptage), Reverse ingénierie (atelier) de modules, Contraintes de puissance**

***Roland D'AUTHIER, AXID***

**FRAMATECH S.A. au capital de 38112 Euros  
Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)

## PARTIE III – INGENIERIE DE PUISSANCE

**axid**  
POWELECDESIGNS

### Formation électronique de puissance

#### DATASHEET SELF – souvent sur-mesure en puissance -

Principe du bottom-up (on part d'un datasheet plutôt que de la théorie)

## Inductances

**axid**  
POWELECDESIGNS



## SELF

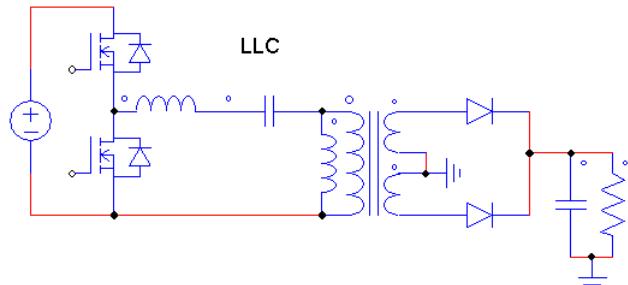
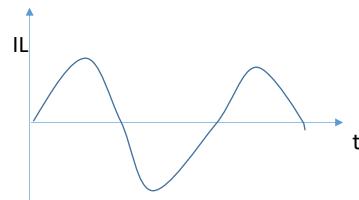
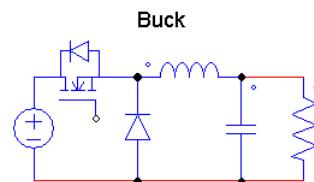
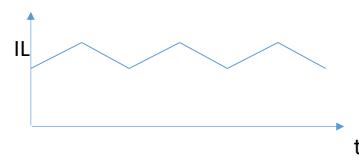
**axid**  
POWELECDESIGNS

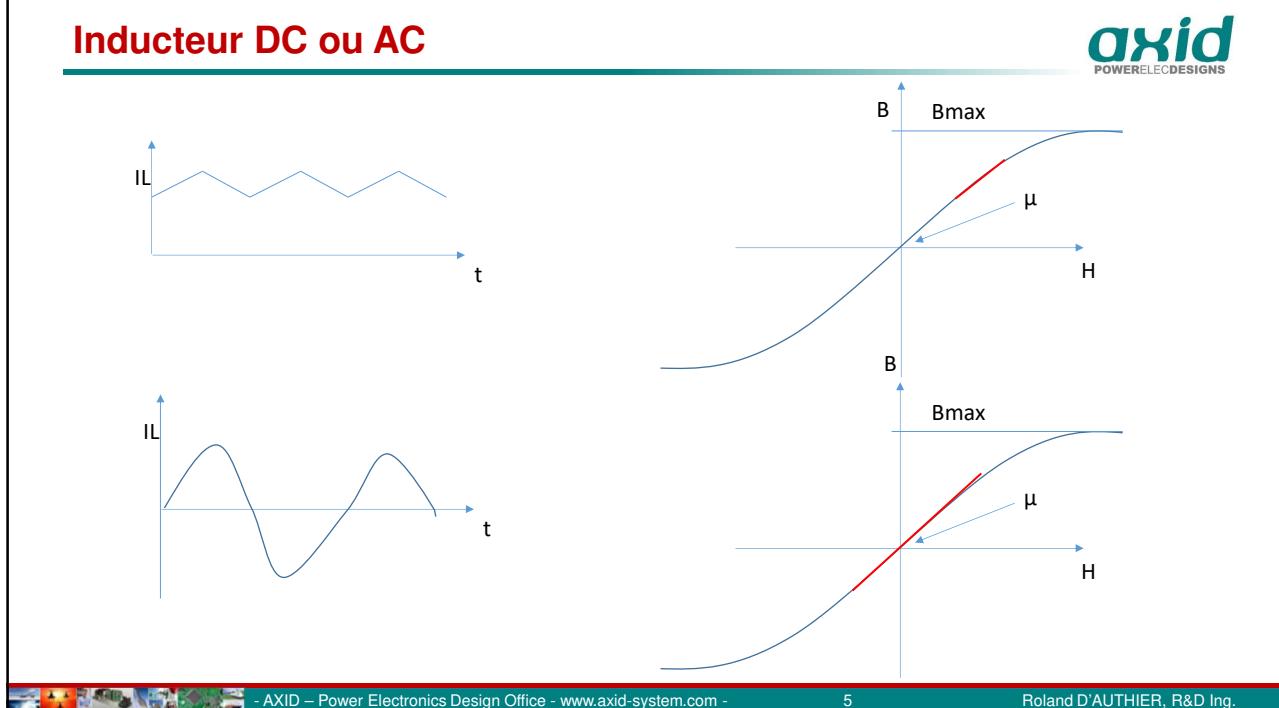
- Très souvent sur mesure.
- Sans doute le composant le moins intuitif
- Les datasheets ne sont pas toujours respectés
- Variabilité de production (valeur inductance, isolement,...)
- Mode commun, mode différentiel, couplée AC, DC ...
- Faux transfos (flyback)
- Peu utilisé en dehors de l'électronique de puissance



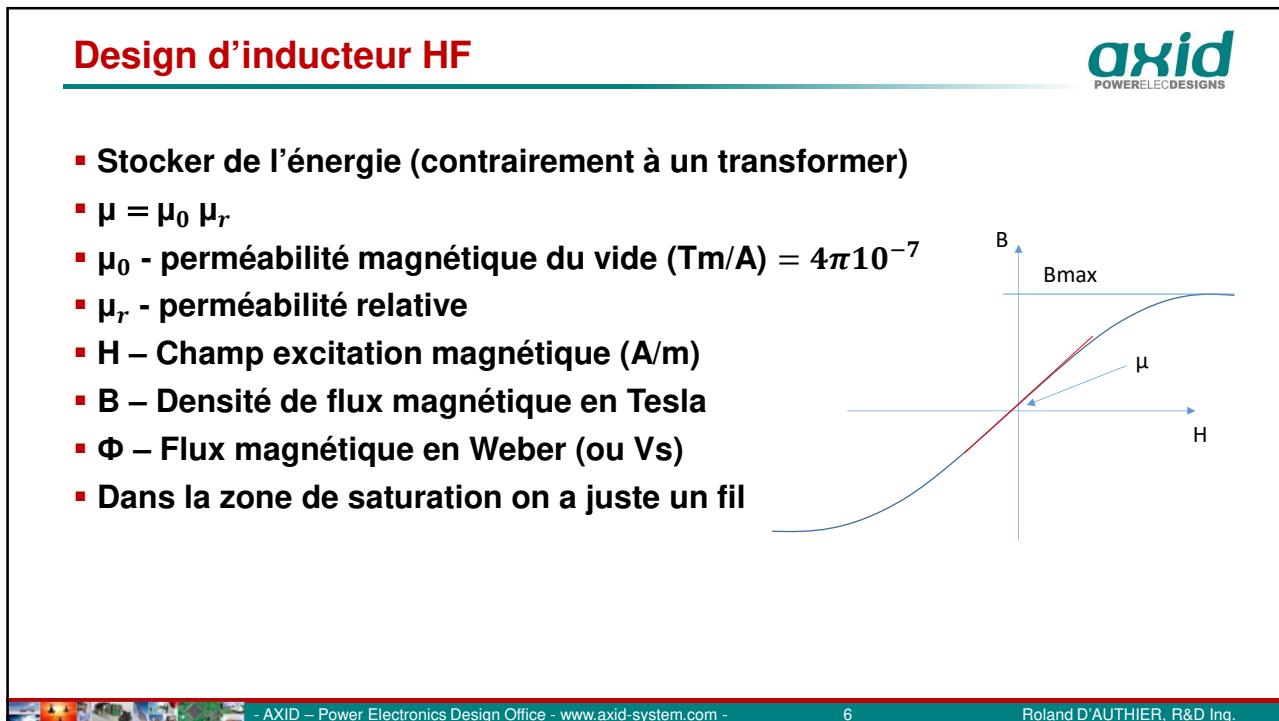
## Inducteur DC ou AC

**axid**  
POWELECDESIGNS



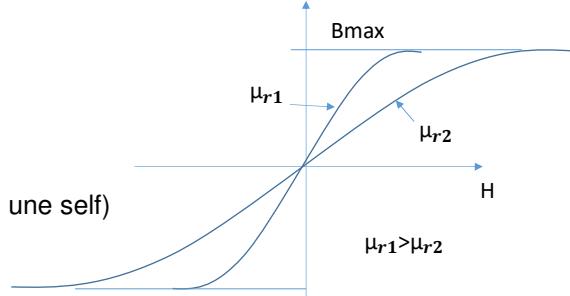


5



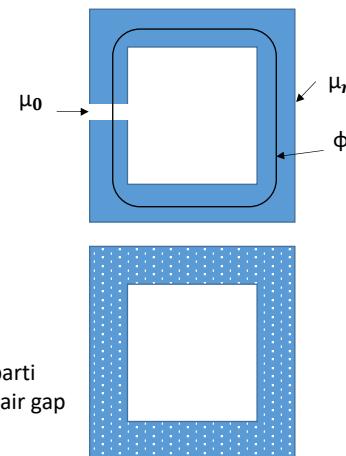
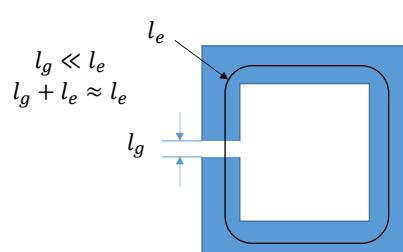
6

- $\mu_0 = 1,26 \cdot 10^{-6} \frac{\text{Henry}}{\text{m}}$
- $B = \mu H$
- $H = n I$  (nb tours \* courant)
- $\mu_r$  d'une ferrite de 2000 à 4000
- Pour un courant donné,
  - si on a un grand  $\mu$
  - alors on atteint vite  $B_{sat}$  (donc un fil et pas une self)
- -> on cherche à réduire le  $\mu$



## Pour réduire le $\mu$ on insert un « air gap » (entrefer)

- $l_g \approx 0,1 \text{ à } 1\text{mm}$

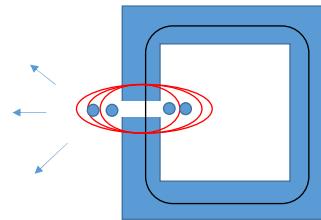


## Pas de fil à proximité de l'entrefer

**axid**  
POWELECDESIGNS

- Entrefer -> champ magnétique

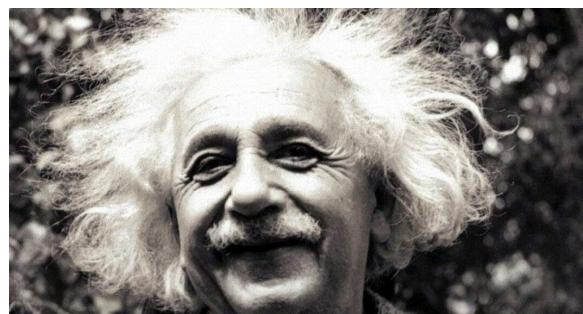
- -> émissions
- -> si bobinage autour de l'entrefer
- -> échauffement car les charges sont « poussées » d'un côté du fil
- -> Rac augmente



## Calcul de l'inductance avec entrefer (des maths...)

**axid**  
POWELECDESIGNS

- $\mu = \mu_0 \mu_r$
- $l_g \ll l_e$
- $l_g + l_e \approx l_e$
- **$\Phi = \text{flux constant} \rightarrow B \approx \text{constant}$**   
**(on néglige l'épanouissement)**
- $H_g = \frac{B}{\mu_0}$
- $H_m = \frac{B}{\mu_m}$
- $nl = l_e H = H_m l_e + H_g l_g$
- Donc :
- $H l_e = \frac{B l_e}{\mu_m} + \frac{B l_e}{\mu_0}$



Plus c'est compliqué, plus c'est beau ...

## Calcul de l'entrefer

- $\frac{1}{\mu_e} = \frac{1}{\mu_m} + \frac{1}{\mu_0 \frac{l_e}{l_g}}$
- $\frac{1}{\mu_{re} \mu_0} = \frac{1}{\mu_{rm} \mu_0} + \frac{1}{\mu_0 \frac{l_e}{l_g}}$
- $\frac{1}{\mu_{re}} = \frac{1}{\mu_{rm}} + \frac{1}{\frac{l_e}{l_g}}$
- $\frac{1}{\mu_{re}} = \frac{\frac{l_e}{l_g} + \mu_{rm}}{\mu_{rm} \frac{l_e}{l_g}}$
- $\mu_{re} = \frac{\mu_{rm} \frac{l_e}{l_g}}{\frac{l_e}{l_g} + \mu_{rm}}$

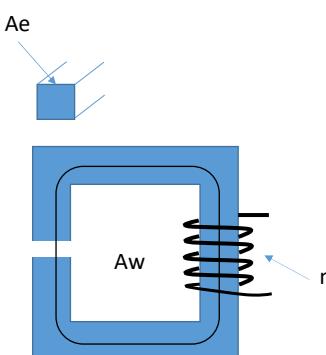
Exemple

Perméabilité relative de l'ensemble ferromagnétique + entrefer



## Inductance

- $V = L \frac{dI}{dt}$
  - $V = n \frac{d\Phi}{dt}$
  - $L \frac{dI}{dt} = n \frac{d\Phi}{dt}$
  - $n \frac{d\Phi}{dt} = nA_e \frac{dB}{dt} = nA_e \mu \frac{dH}{dt} = nA_e \mu \frac{n}{l_e} \frac{dI}{dt}$
  - $L \frac{dI}{dt} = \frac{n^2 A_e \mu}{l_e} \frac{dI}{dt}$
- $L = \frac{n^2 A_e \mu}{l_e}$

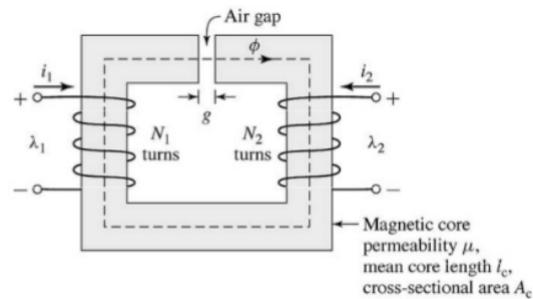


## 2 bobinages sur le même noyau magnétique

**axid**  
POWELECDESIGNS

- $\frac{L_1}{L_2} = \left(\frac{n_1}{n_2}\right)^2$

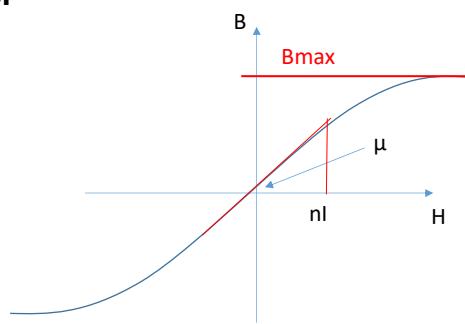
- **Erreur classique**



## Design self

**axid**  
POWELECDESIGNS

- Ne pas saturer
- Ne pas trop chauffer
- Taille/poids



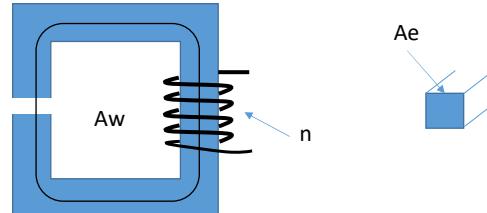
## Limite de saturation Bmax

- $L \frac{dI}{dt} = n \frac{d\Phi}{dt}$
- $L \int_0^{I_{pk}} \left( \frac{dI}{dt} \right) dt = n A_e \int_0^{B_{max}} \left( \frac{dB}{dt} \right) dt$
- $LI_{pk} = nA_e B_{max}$
- $n = \frac{LI_{pk}}{A_e B_{max}}$

$J$  – densité de courant en  $A/m^2$   
 $J < 4,5A/mm^2$  pour ne pas trop chauffer

$K$  – facteur de remplissage de l'aire de bobinage  
 $K < 1$  bien sûr

$A_w$  = Aire de bobinage



$$\blacksquare A_e = \frac{LI_{pk}}{nB_{max}}$$

$$\blacksquare n = \frac{JkA_w}{I_{rms}}$$

## Ap nous donne la taille du magnétique

### ■ L'équation du produit des aires

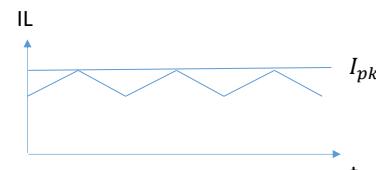
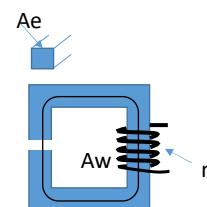
$$\blacksquare A_e = \frac{LI_{pk}}{nB_{max}} \quad n = \frac{JkA_w}{I_{rms}}$$

$$\blacksquare A_p = A_e A_w = \frac{LI_{pk} I_{rms}}{B_{max} J k}$$

$$\blacksquare LI_{pk} I_{rms} \approx LI^2$$

$$\blacksquare \text{Energie stockée} = \frac{LI^2}{2}$$

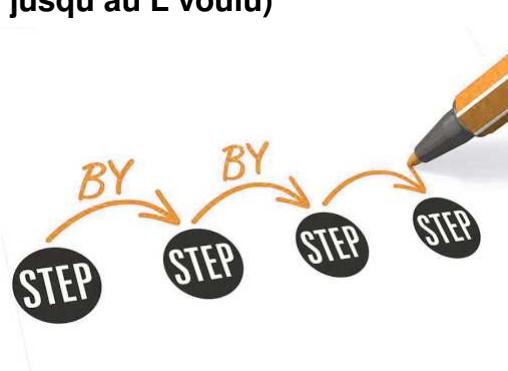
$\blacksquare$  Noyau : un petit gros équivaut à un long mince



## Design d'une self à entrefer

**axid**  
POWELECDESIGNS

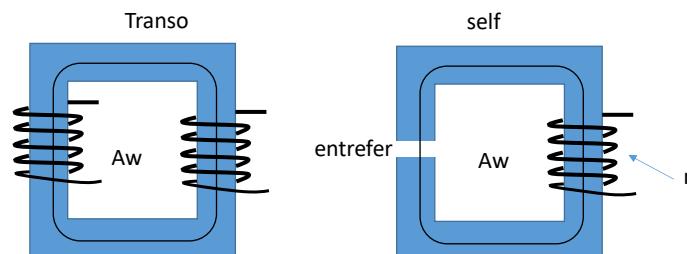
- 1. Calculer  $A_p$  (le produit des aires)
- 2. Choisir un noyau avec un plus grand  $A_p$
- 3. Itérations
- 4. Calcul du  $\mu$  (ou augmentation de l'entrefer jusqu'au  $L$  voulu)



## Noyaux

**axid**  
POWELECDESIGNS

- Pas de gap pour les transformateurs
- Exception flyback qui est en fait un self



## Noyaux magnétiques

**axid**  
POWELECDESIGNS



[www.powerelectronicstalks.com](http://www.powerelectronicstalks.com)

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

19

Roland D'AUTHIER, R&D Ing.

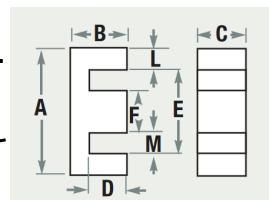
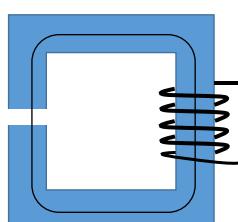
19

## Le 2 types d'inductance

**axid**  
POWELECDESIGNS

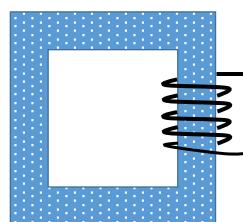
### Entrefer localisé

- « bavure » du champ



### Entrefer réparti

- Avantage = pas de « bavure » de champ
- Concept du  $A_L$
- $A_L = \frac{H_y}{turn}$  Henry par tour
- L pour n tours :  $L = n^2 A_L$  (enfin une équation facile !!!)



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

20

Roland D'AUTHIER, R&D Ing.

20

**Design sur mesure**

Inductor Design Tool

**Toroid Design E Shape Design**

**Step 1: Design Input**

- Material Selection: Xflux E
- DC Current: 5 Amps
- Peak to Peak Ripple: 2 Amps
- Frequency: 500 KHz
- Full Load (L): 0.005 mH
- Specified Current: 7 Amps
- Temp Rise: 50 °C
- Stack Cores: 1

**Magnetics Part Numbers**

- 00X1808E060 00X3515E060
- 00X1808E040 00X3515E040
- 00X1808E026 00X3515E026

**Core A Dimension (mm)**

19.3	34.54
------	-------

**Step 2: Enter Selected Part Number**

00X1808E060

**Design Output**

A [19.3 mm]	HT [4.78 mm]	U [60]
B [8.1 mm]	AI [48]	

**Magnetics Headquarters**  
110 Delta Drive  
PO Box 11422  
Pittsburgh, PA 15238 USA  
Phone: 1.800.245.3984  
+1.412.696.1333  
Email: [magnetics@spang.com](mailto:magnetics@spang.com)

**Magnetics International**  
13/F 1-3 Chatham Road South  
Tsim Sha Tsui  
Kowloon, Hong Kong  
Phone: +852.3102.9337  
+86.139.1147.1417  
Email: [asiastore@spang.com](mailto:asiastore@spang.com)

**Help** **Plot**

**Design Output**

- Inductance @ Full Load min: 0.006 mH
- Inductance @ No load nom: 0.007 mH
- Specified Current: 0.01 mH
- Inductance min: 0.30 W
- Core Loss: 0.17 W
- Copper Loss: 0.47 W
- Total Loss: 25.5 °C
- Temperature Rise: 12 AWG
- Wire Size: 17 AWG
- Winding Factor: 44.7%
- DC Resistance: 6.75 mΩ
- Finished A: 19.3 mm
- Finished HT: 10.2 mm
- Total Wire Length: 407.1 mm

**Adjust**

- Adjust Turns
- Adjust AWG
- Adjust Strand

**Request Quote** **Request Sample**

**MAGNETICS**  
[www.mag-inc.com](http://www.mag-inc.com)

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) - 21 Roland D'AUTHIER, R&D Ing.

21

**La perméabilité change en fonction de H (idem Bmax)**

**Kool Mu® Shapes**

**▪ La self baisse avec le courant**

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) - 22 Roland D'AUTHIER, R&D Ing.

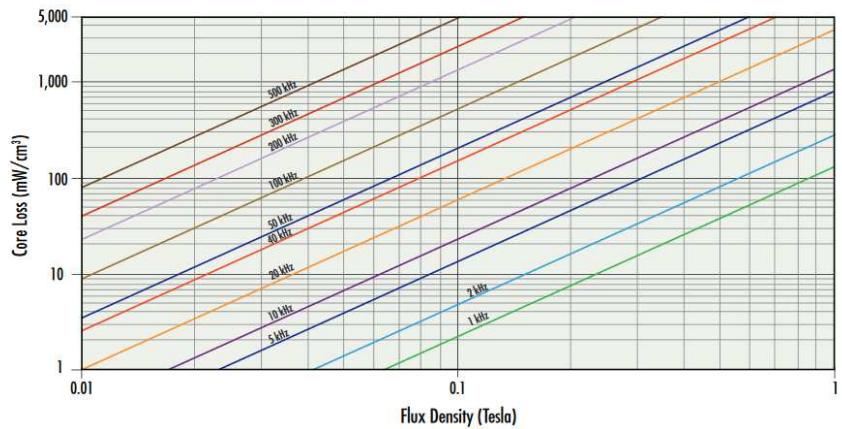
22

## Pertes noyau

**axid**  
POWELECDESIGNS

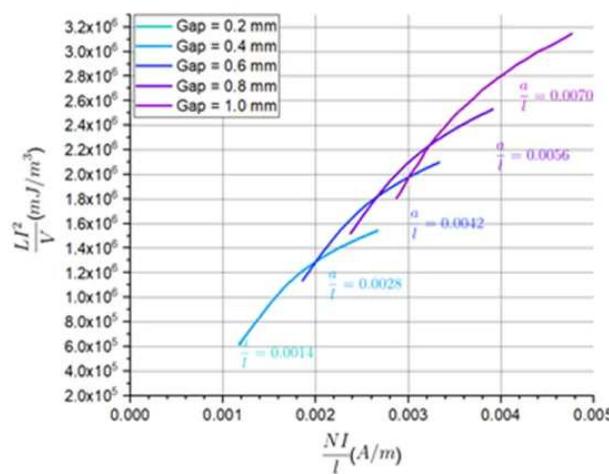
- Les pertes sont principalement dues à la fréquence
- Souvent on vise 100mW/cm<sup>3</sup>
- $\Delta B$  en abscisse (et pas B)

Kool Mu® 60 $\mu$



## Courbe de Hanna

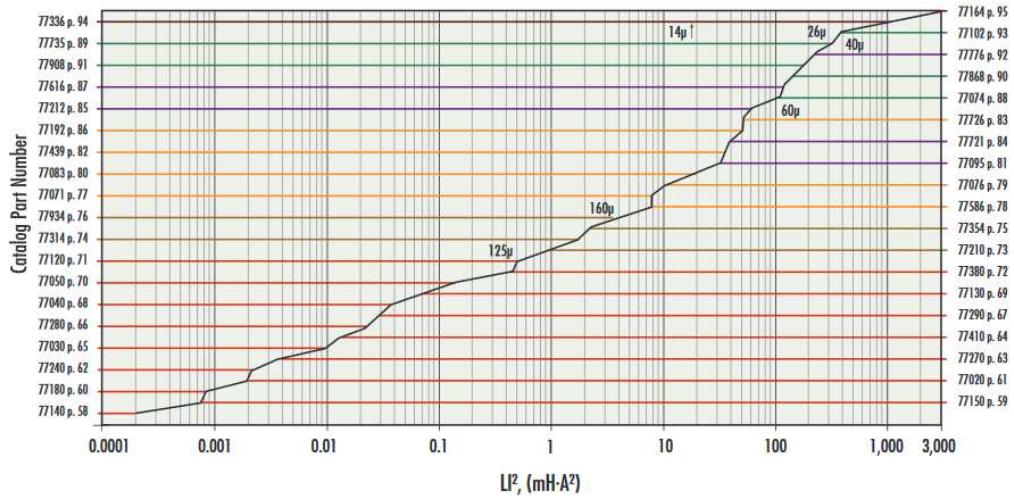
**axid**  
POWELECDESIGNS



+ on a de  $L_i^2$  + on baisse la perméabilité du noyau

**axid**  
POWELECDISEGNS

### Kool M $\mu$ ® Toroids



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

25

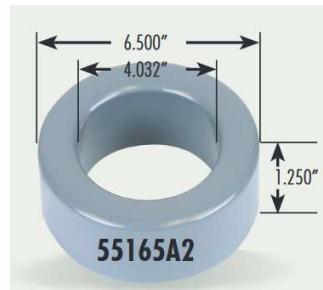
Roland D'AUTHIER, R&D Ing.

25

### Design d'une self à entrefer réparti

**axid**  
POWELECDISEGNS

- 1. Calculer  $L_i^2$
- 2. Choisir un noyau (tableau juste avant)
- 3. Calcul nb tours  $n = 1000 \sqrt{\frac{L}{A_L(1000)}}$
- 4. Vérifier  $L_{min}$  (courbe avec le DC)
- 5. Calculer les pertes
- 6. Recommencer si besoin (noyau plus gros)



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

26

Roland D'AUTHIER, R&D Ing.

26

**Choix si self « sur étagère »**

Search Coilcraft

Parametric Search  Datasheet Index  My Account

Price & Availability

Inductance \*  nH  μH  optional nH  μH  mA  A 1.667 mA A  Ipeak  IDC 40 %

Ripple Current \*  kHz  °C

Frequency  kHz  °C

Current  mA  A  Ipeak  IDC 40 %

Narrow Results: Part number, L at 5 A, L nominal, Adjusted Ipeak, Isat 30% drop, Imrs 40C rise, DCR typ @ 25°C, Total losses, Part temp., Temp Rating, Length, Width, Height, Mount, Shielded, Core material, AEC grade, Price

Analyze & Graph  40°C  165°C Change to constant ripple current

Part Number	L at 5 A (μH)	L nominal (μH)	Adjusted Ipeak (A)	Isat 30% drop (A)	Imrs 40C rise (A)	DCR typ @ 25°C (mΩ)	Total losses (mW)	Part temp. (°C)	Temp Rating (°C)	Length (mm)	Width (mm)	Height (mm)	Mount	Shielded	Core material
XGL6030-123 <small>Sample Buy</small>	8.7	12	5.1	5.5	6.0	46.0	-	-	165°C	6.51	6.71	3.1	SM	Yes	Composite
XGL6030-153 <small>Sample Buy</small>	10	15	5.0	4.6	5.2	62.1	-	-	165°C	6.51	6.71	3.1	SM	Yes	Composite
XGL6030-183 <small>Sample Buy</small>	12	18	4.9	4.4	4.7	69.6	-	-	165°C	6.51	6.71	3.1	SM	Yes	Composite
XEL6060-123 <small>Sample Buy</small>	9.1	12	5.1	5.8	7.4	36.7	1033	46°C	165°C	6.76	6.56	6.1	SM	Yes	Composite
XAL6060-153 <small>Sample Buy</small>	11	15	5.0	5.8	6.0	39.8	1005	53°C	165°C	6.76	6.56	6.1	SM	Yes	Composite

- AXID – Power Electronics Design Office - www.axid-system.com - 27 Roland D'AUTHIER, R&D Ing.

27

## Unités

To obtain number of	Multiply number of	By
A·T/cm	oersteds	0.795
oersteds	A·T/cm	1.26
tesla	gauss	0.0001
gauss	tesla	10,000
gauss	mT(milli Tesla)	10
cm <sup>2</sup>	in <sup>2</sup>	6.452
cm <sup>2</sup>	circular mils	(5.07)(10 <sup>4</sup> )

- AXID – Power Electronics Design Office - www.axid-system.com - 28 Roland D'AUTHIER, R&D Ing.

28

## PARTIE III – INGENIERIE DE PUISSANCE

**axid**  
POWELECDESIGNS

### Formation électronique de puissance

#### DATASHEET CONDENSATEURS

Principe du bottom-up (on part d'un datasheet plutôt que de la théorie)

## Types de condensateurs

**axid**  
POWELECDESIGNS

### Overlapping Applications of Capacitor Types

#### Ceramic Capacitors

HF Coupling or Blocking

HF Decoupling or Bypassing

DC/DC-Converter <500 W

Power Ceramic Caps

Power Line Buffering

DC/DC-Converter >500 W

DC/AC, AC/AC Converter >500 W

Frequency Converter

Spot Welding

#### Aluminum Electrolytic Capacitors

Voltage Divider

Oscillator Tuning

Bandpass Filter

Bandstop Filter

Coupling or Blocking

Smoothing

Noise Filtering

Decoupling or Bypassing

Power Factor Correction(PFC)

Flashtube Ignition

DC Link

Motor Start

#### Film Capacitors

Timing

EMI/RFI Suppression

Temperature Compensating

Sample-and-Hold

A/D Converter

Peak-Voltage Detector

TV S-correction

TV Flyback Tuning

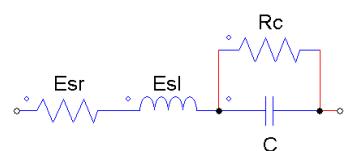
Motor Run

Snubbing

Power Film Caps



- ESR = Equivalent Series Resistor
- ESL = Equivalent Series Inductor
- Rc = leakage Resistor



## Avantages / Inconvénients

**axid**  
POWELECDESIGNS

### ▪ Electrolytiques



- Bon  $\mu\text{F}/\text{cm}^3$
- Bon  $\text{€}/\mu\text{F}$  (max 450V)
- Fort ESR et ESL
- Durée de vie faible (évaporation)

### ▪ Céramiques



- Très bon  $\mu\text{F}/\text{cm}^3$
- Très bon  $\text{€}/\mu\text{F}$  (si <100V)
- ESL et ESR faibles
- Longue durée de vie



### ▪ Films

- Moyen  $\mu\text{F}/\text{cm}^3$
- Moyen  $\text{€}/\mu\text{F}$
- ESL et ESR faibles
- Longue durée de vie

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

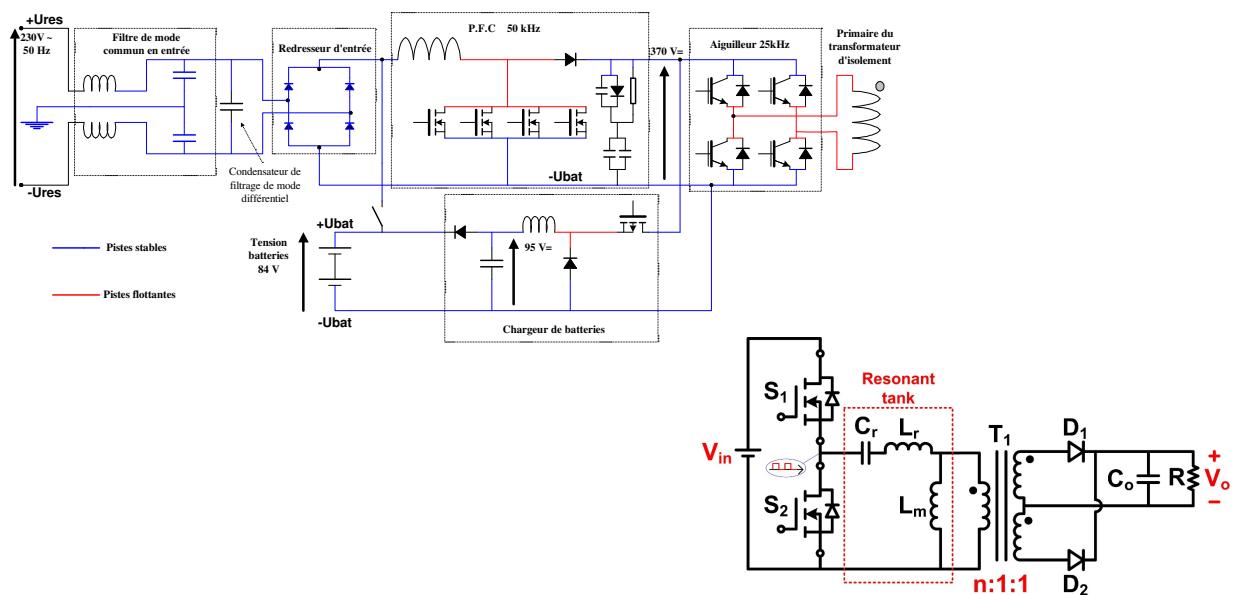
3

Roland D'AUTHIER, R&D Ing.

3

## Où sont les condensateur en électronique de puissance

**axid**  
POWELECDESIGNS



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

4

Roland D'AUTHIER, R&D Ing.

4

## Exemple onduleur (synchronous buck)

**Objectif = courant DC consommé sur l'entrée**

**V = L \* di/dt -> petit L**  
**I = C \* dv/dt**  
**deltaV=delta(t) \* I / C -> grosse capa**

**ESR & ESL à vérifier**

5

**axid**  
POWELECDESIGNS

## Chaque technologie fait un travail différent

- ESR et ESL « stratégiques »
- On place souvent plus de capas que l'on pensait au départ pour respecter le ripple max
- + la capa est « grosse » plus sa freq de résonnance est basse (BF) donc ne marche plus en HF

6

Roland D'AUTHIER, R&amp;D Ing.

## Limites d'un condensateur

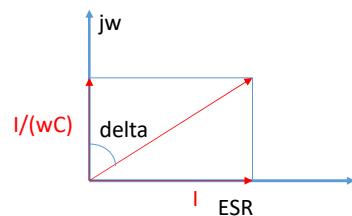
**axid**  
POWELECDESIGNS

- **Breakdown voltage DC AC**
- **Courant RMS max (chaleur, dépend ESR, pin)**
- **Pulses**
  - Donné en  $dV/dt$  car  $I = C dV/dt$
  - $K_0$ , absorption d'énergie sur un pulse donné en  $(dV/dt)^2$ 
    - Combien d'énergie dissipée dans l'ESR?
    - $J = ESR \int_0^T I^2 dt$        $I = C \frac{dV}{dt}$
    - $K_0 = \int_0^T \left(\frac{dV}{dt}\right)^2 dt$

## ESR

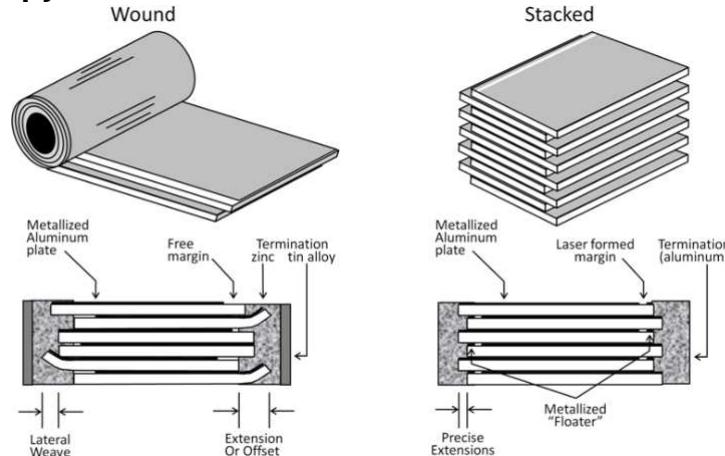
**axid**  
POWELECDESIGNS

- Dépend de la fréquence (pas sur tous les datasheets)
- Dissipation factor D (concept dur à comprendre)
  - $D = w C ESR$  (test à 1kHz)
- Tan(delta)
- On préfère utiliser l'ESR :
  - $ESR = D / (2 \pi f C)$



## Construction d'un condensateur film

- ESL réduit en stacked
- Idéalement polypropylène



Note: Stacked (multilayer) technologies offer advantages at high frequencies.

- PP = Polypropylène (D dix fois plus petit donc ESR dix fois plus petit)
- PET = Polyéthylène téraphthalate
- PEN = Polyéthylène naphthalate

**Characteristics of plastic film dielectrics (generalized typical values)**  
The following table is a summary of important technical data.

Dielectric		PP	PET	PEN	Refer to section
Dielectric constant ( $\epsilon_r$ )		2.2	3.2	3.0	
C drift with time ( $i_z = \Delta C/C$ )	%	3	3	2	2.2.5
C temperature coefficient $\alpha_c$	$10^{-6}/K$	-250	+600	+200	2.2.2
C humidity coefficient $\beta_c$ (50 ... 95%)	$10^{-6}/\% \text{ r.h.}$	40 ... 100	500 ... 700	700 ... 900	2.2.3
Dissipation factor (1 kHz)		0.0005	0.0050	0.0040	2.3.1
Time constant	s	100 000	25 000	25 000	2.4.1, 2.4.2
Dielectric absorption	%	0.05	0.2	1.2	6.3

Tension résiduelle  
(rémanent) après une  
charge puis un court-  
circuit puis  
réouverture

**Exemple de datasheet capa film**

**Metallized polypropylene film capacitors (MKP)** **B32656S, B32658S**

**Snubber (wound)**

**Typical applications**

- IGBT
- Snubbing

**Climatic**

- Max. operating temperature: 110 °C
- Climatic category (IEC 60068-1:2013): 55/100/56

**Construction**

- Dielectric: polypropylene (PP)
- Wound capacitor technology with internal series connection
- Plastic case (UL 94 V-0)
- Epoxy resin sealing (UL 94 V-0)

**Features**

- High pulse strength and high contact reliability
- Very low inductance
- RoHS-compatible
- AEC-Q200D compliant

**Terminals**

- Strap terminals, tinned copper or brass (max. torque 10 Nm)



Roland D'AUTHIER, R&D Ing.

11

**Ordering codes and packing units**

$V_R$ V DC	$V_{RMS}$ f≤1kHz V AC	$C_R$ nF	Max. dimensions w × h × l mm	$I_{RMS}$ 100 kHz A	$ESR_{typ}$ 100 kHz mΩ	Ordering code (composition see below)	Ter- minal	pcs./ MOQ
1000	480	1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+408	T8	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+409	T9	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+410	T10	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+411	T11	64
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+418	T18	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+561	T1	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+562	T2	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+563	T3	96
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+566	T6	48
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+577	T7	96
		2200	30.0 × 45.0 × 42.0	19.0	4.0	B32656S0225+408	T8	48

 - AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) - 12 Roland D'AUTHIER, R&D Ing.

12

Technical data			
Reference standard: IEC 60384-16:2005 and AEC-Q200D. All data given at $T = 20^\circ\text{C}$ , unless otherwise specified.			
Operating temperature range		Max. operating temperature $T_{\text{op,max}}$ +110 °C Upper category temperature $T_{\text{max}}$ +100 °C Lower category temperature $T_{\text{min}}$ -55 °C Rated temperature $T_R$ +85 °C	
Dissipation factor $\tan \delta$ (in $10^{-3}$ ) at 20 °C (upper limit values)	at	$C_R \leq 0.1 \mu\text{F}$	$0.1 \mu\text{F} < C_R \leq 1 \mu\text{F}$
	1 kHz	-	0.5
	10 kHz	-	0.8
	100 kHz	5.0	-
Insulation resistance $R_{\text{ins}}$ or time constant $\tau = C_R \cdot R_{\text{ins}}$ at 20 °C, rel. humidity ≤ 65% (minimum as-delivered values)	$C_R \leq 0.33 \mu\text{F}$	$C_R > 0.33 \mu\text{F}$	
	100 GΩ	30000 s	
DC test voltage			
Category voltage $V_C$ (continuous operation with $V_{\text{DC}}$ or $V_{\text{AC}}$ at $f \leq 1 \text{ kHz}$ )	$T_{\text{op}} (\text{°C})$	DC voltage derating	AC voltage derating
	$T_{\text{op}} \leq 85$	$V_C = V_R$	$V_{C,\text{RMS}} = V_{\text{RMS}}$
Operating voltage $V_{\text{op}}$ for short operating periods ( $V_{\text{DC}}$ or $V_{\text{AC}}$ at $f \leq 1 \text{ kHz}$ )	$85 < T_{\text{op}} \leq 110$	$V_C = V_R \cdot (165 - T_{\text{op}})/80$	$V_{C,\text{RMS}} = V_{\text{RMS}} \cdot (165 - T_{\text{op}})/80$
	$T_{\text{op}} \leq 85$	$V_{\text{op}} = 1.25 \cdot V_C (2000 \text{ h})$	$V_{\text{op}} = 1.0 \cdot V_{C,\text{RMS}} (2000 \text{ h})$
	$85 < T_{\text{op}} \leq 100$	$V_{\text{op}} = 1.25 \cdot V_C (1000 \text{ h})$	$V_{\text{op}} = 1.0 \cdot V_{C,\text{RMS}} (1000 \text{ h})$



POWER ELEC DESIGNS



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

13

Roland D'AUTHIER, R&amp;D Ing.

13

## Capacité à encaisser des pulses



POWER ELEC DESIGNS

- On utilise des fois des tensions supérieures pour avoir plus de courant admissible

dV/dt and  $k_0$  values B32656S

$V_R$ (V DC)	$V_{\text{RMS}}$ (V AC)	dV/dt in V/μs	$k_0$ in $\text{V}^2/\mu\text{s}$
850	450	400	680 000
1000	480	450	900 000
1250	500	500	1 250 000
1700	750	600	1 920 000
2000	800	700	2 800 000

dV/dt and  $k_0$  values B32658S

$V_R$ (V DC)	$V_{\text{RMS}}$ (V AC)	dV/dt in V/μs	$k_0$ in $\text{V}^2/\mu\text{s}$
850	450	275	467 500
1000	480	300	600 000
1250	500	350	875 000
1700	750	400	1 360 000
2000	800	475	1 900 000



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

14

Roland D'AUTHIER, R&amp;D Ing.

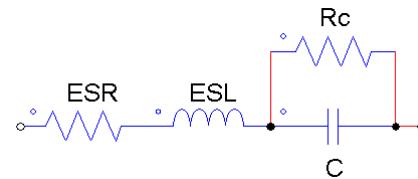
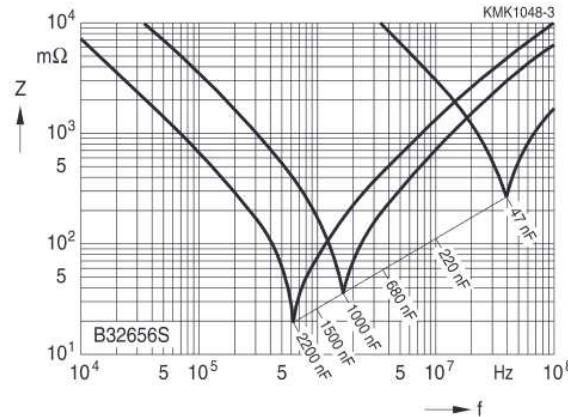
14

**Au-delà d'une certaine fréquence c'est une self ...**

**axid**  
POWELECDESIGNS

- On utilise des petites valeurs en haute fréquence

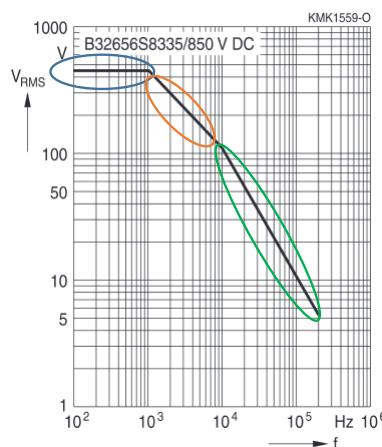
Impedance Z versus frequency f  
(typical values)

**Important :**

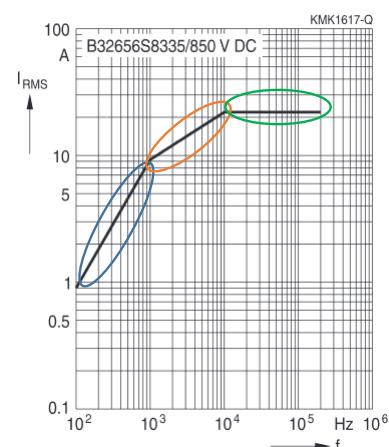
**axid**  
POWELECDESIGNS

- 10kHz -> 1/(2 pi C) -> courant max

850 V DC/450 V AC



850 V DC/450 V AC



## Conclusion



- **Plein de condensateurs différents**
- **Nombreuses données importantes dans les datasheets**
  - Ne pas utiliser en électronique de puissance de condensateur sans datasheet complet
- **Bien choisir sa techno**
- **Bien choisir ses valeurs**
  - qui peut le plus ne peut pas le moins...
  - petite valeur -> haute fréquence

- **Les questions sont les bienvenues**



## PARTIE III – INGENIERIE DE PUISSANCE



### Formation électronique de puissance

#### DATASHEET TRANSISTOR

Principe du bottom-up (on part d'un datasheet d'un produit existant plutôt que de la théorie)



## TRANSISTOR



- Pas aussi simple qu'un simple interrupteur
- BIPOLAR / IGBT / MOSFET / GaN / GaN on Si / SiC ...
- $V_{dss}$
- $I_{d25}$
- $R_{dson}$
- $T_{rise}$
- $T_{fall}$
- Safe area
- D2Pack, TO220, TO247, GaN specific,
- Des unités en mOhm, ns, pF, V, A, °C, nC, W, °C/W, Siemens,



**IXYS**

**X2-Class HiPerFET™ Power MOSFET**

**IXFK120N65X2**      **IXFX120N65X2**

$V_{DSS} = 650V$   
 $I_{D25} = 120A$   
 $R_{DS(on)} \leq 24m\Omega$

N-Channel Enhancement Mode  
Avalanche Rated  
Fast Intrinsic Diode

2 réf -> 2 boîtiers

Fermé quand on a une tension positive sur la gate

Diode intrinsèque (problèmes) TO-264 (IXFK)

EIA standard package

PLUS247 (IXFX)

Symbol	Test Conditions	Maximum Ratings	
$V_{DSS}$	$T_J = 25^\circ C$ to $150^\circ C$	650	V
$V_{DGR}$	$T_J = 25^\circ C$ to $150^\circ C$ , $R_{GS} = 1M\Omega$	650	V
$V_{GSS}$	Continuous	$\pm 30$	V
$V_{GSM}$	Transient	$\pm 40$	V
$I_{D25}$	$T_c = 25^\circ C$	120	A
$I_{DM}$	$T_c = 25^\circ C$ , Pulse Width Limited by $T_{JM}$	240	A
$I_A$	$T_c = 25^\circ C$	15	A
$E_{AS}$	$T_c = 25^\circ C$	3.5	J
$P_D$	$T_c = 25^\circ C$	1250	W
$dv/dt$	$I_S \leq I_{DM}$ , $V_{DD} \leq V_{DSS}$ , $T_J \leq 150^\circ C$	50	V/ns
$T_J$		-55 ... +150	°C
$T_{JM}$		150	°C
$T_{stg}$		-55 ... +150	°C
$T_L$	Maximum Lead Temperature for Soldering	300	°C
$T_{SOLD}$	1.6 mm (0.062in.) from Case for 10s	260	°C
$M_d$	Mounting Torque (TO-264)	1.13/10	Nm/lb.in
$F_c$	Mounting Force (PLUS247)	20..120 / 4.5..27	N/lb
<b>Weight</b>	TO-264 PLUS247	10 6	g

3

**axid**  
POWER ELEC DESIGNS

Symbol	Test Conditions	Maximum Ratings	
$V_{DSS}$	$T_J = 25^\circ C$ to $150^\circ C$	650	V
$V_{DGR}$	$T_J = 25^\circ C$ to $150^\circ C$ , $R_{GS} = 1M\Omega$	650	V
$V_{GSS}$	Continuous	$\pm 30$	V
$V_{GSM}$	Transient	$\pm 40$	V
$I_{D25}$	$T_c = 25^\circ C$	120	A
$I_{DM}$	$T_c = 25^\circ C$ , Pulse Width Limited by $T_{JM}$	240	A
$I_A$	$T_c = 25^\circ C$	15	A
$E_{AS}$	$T_c = 25^\circ C$	3.5	J
$P_D$	$T_c = 25^\circ C$	1250	W
$dv/dt$	$I_S \leq I_{DM}$ , $V_{DD} \leq V_{DSS}$ , $T_J \leq 150^\circ C$	50	V/ns
$T_J$		-55 ... +150	°C
$T_{JM}$		150	°C
$T_{stg}$		-55 ... +150	°C
$T_L$	Maximum Lead Temperature for Soldering	300	°C
$T_{SOLD}$	1.6 mm (0.062in.) from Case for 10s	260	°C
$M_d$	Mounting Torque (TO-264)	1.13/10	Nm/lb.in
$F_c$	Mounting Force (PLUS247)	20..120 / 4.5..27	N/lb
<b>Weight</b>	TO-264 PLUS247	10 6	g

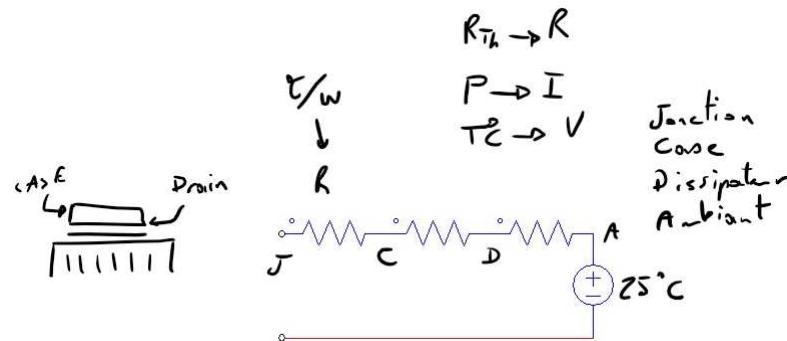
Avalanche -> le transistor se comporte comme une zener de 650V pendant un temps court (environ 300us à 15A)

Impossible dans la « vraie vie »  
(Rth case to sink)  
 $25+0,1*1250=150^\circ C$

4

## Concept de résistance thermique

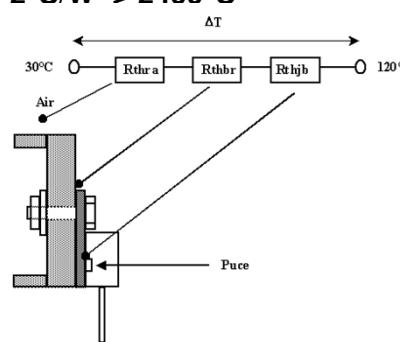
**axid**  
POWELECDESIGNS



## 2400°C et pas 25°C!!

**axid**  
POWELECDESIGNS

- 2°C/W pour un dissipateur de 10x10x2 cm atteint
- Avec un ambiant à 25°C et 1200W\*2°C/W -> 2400°C



- Remarque : 0,2°C/W pour le meilleur des meilleurs systèmes de dissipation (liquide, ...)

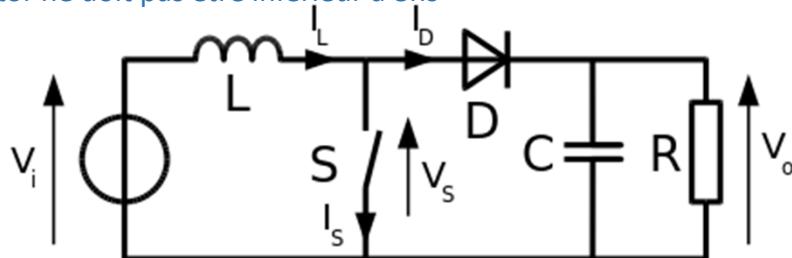
**50V/ns**
  
POWER ELEC DESIGNS

Si on va plus vite, on charge les capas parasites trop vite -> le transistor peut reconduire....

Mais normalement pas de soucis.

Coss vu plus tard

Exemple : boost avec 400V en sortie, le temps de montée en tension à la mise off du transistor ne doit pas être inférieur à 8ns



## Caractéristiques principales

  
POWER ELEC DESIGNS

$T_{stg}^{\circ}$	150 -55 ... +150 °C
$T_L$	Maximum Lead Temperature for Soldering
$T_{SOLD}$	1.6 mm (0.062in.) from Case for 10s
$M_d$	Mounting Torque (TO-264)
$F_c$	Mounting Force (PLUS247)
Weight	TO-264 PLUS247

**Features**

- International Standard Packages
- Low  $Q_g$
- Avalanche Rated
- Low Package Inductance

**Advantages**

- High Power Density
- Easy to Mount
- Space Savings

**Applications**

- Switch-Mode and Resonant-Mode Power Supplies
- DC-DC Converters
- PFC Circuits
- AC and DC Motor Drives
- Robotics and Servo Controls

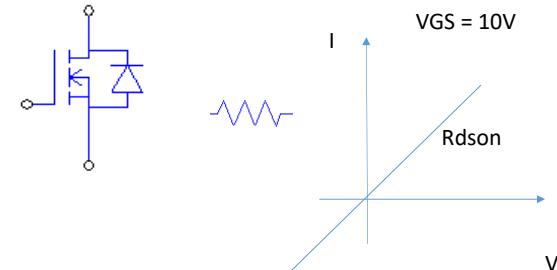
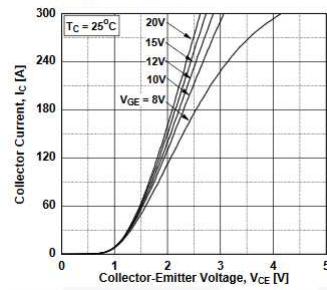
Characteristic Values		
		Min.   Typ.   Max.
$\text{BV}_{\text{DSS}}$	$V_{\text{GS}} = 0\text{V}$ , $I_D = 3\text{mA}$	650
$V_{\text{GS(th)}}$	$V_{\text{DS}} = V_{\text{GS}}$ , $I_D = 8\text{mA}$	3.5
$I_{\text{GSS}}$	$V_{\text{GS}} = \pm 30\text{V}$ , $V_{\text{DS}} = 0\text{V}$	$\pm 100$ nA
$I_{\text{DSS}}$	$V_{\text{DS}} = V_{\text{DSS}}$ , $V_{\text{GS}} = 0\text{V}$ $T_j = 125^\circ\text{C}$	50 $\mu\text{A}$ 5 mA
$R_{\text{DS(on)}}$	$V_{\text{GS}} = 10\text{V}$ , $I_D = 0.5 \cdot I_{\text{D25}}$ , Note 1	24 m $\Omega$

$$0.5 * 120 = 60\text{A}$$

## Rdson pour les mosfet, Vce pour les IGBT

**axid**  
POWER ELEC DESIGNS

Figure 1. Typical Output Characteristics

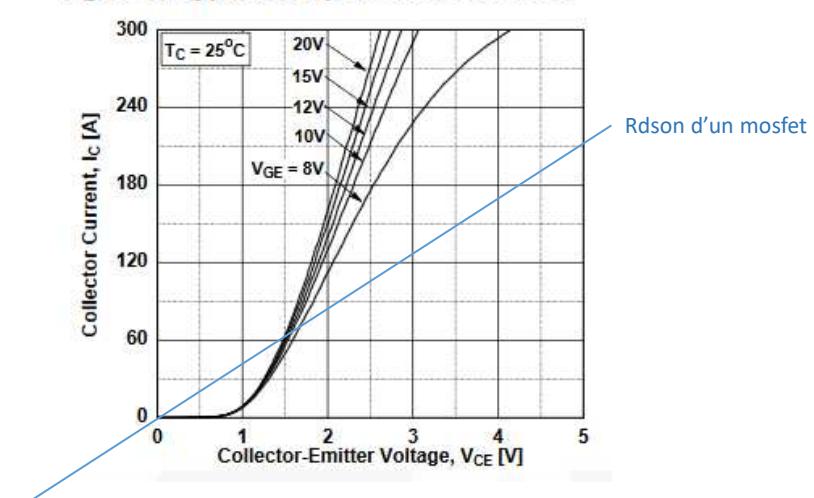


## IGBT-> meilleur à très fort courant

**axid**  
POWER ELEC DESIGNS

### ▪ Pour propulsion VE

Figure 1. Typical Output Characteristics



## Diode intrinsèque

**axid**  
POWELECDESIGNS

- 1,4V -> tension faible mais ce n'est pas un avantage...
- Trr = recovery diode time 10 fois plus lent qu'une diode rapide

### Source-Drain Diode

Symbol	Test Conditions ( $T_j = 25^\circ\text{C}$ , Unless Otherwise Specified)	Characteristic Values		
		Min.	Typ.	Max.
$I_s$	$V_{GS} = 0\text{V}$		120	A
$I_{SM}$	Repetitive, Pulse Width Limited by $T_{JM}$		480	A
$V_{SD}$	$I_F = I_s$ , $V_{GS} = 0\text{V}$ , Note 1		1.4	V
$t_{rr}$ $Q_{RM}$ $I_{RM}$	$I_F = 60\text{A}$ , $-\frac{dI}{dt} = 100\text{A}/\mu\text{s}$ $V_R = 100\text{V}$ , $V_{GS} = 0\text{V}$	220 2.3 21.0	ns $\mu\text{C}$ A	



## Hard switching – la problématique

**axid**  
POWELECDESIGNS

- Self parasite -> à la variation du courant -> surtension
- Dépend fortement de la température

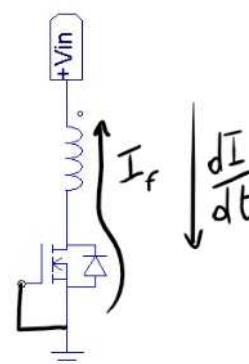
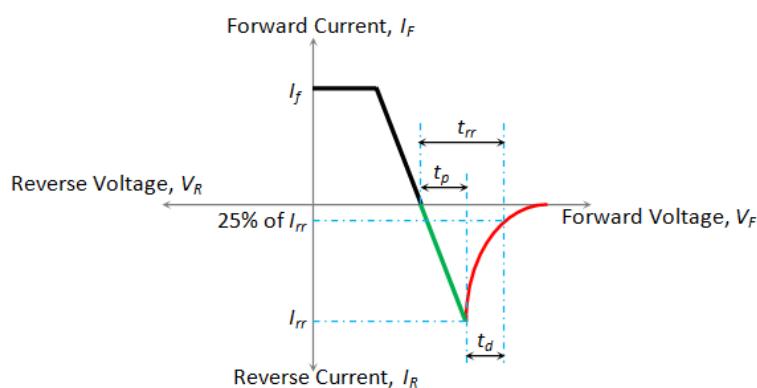
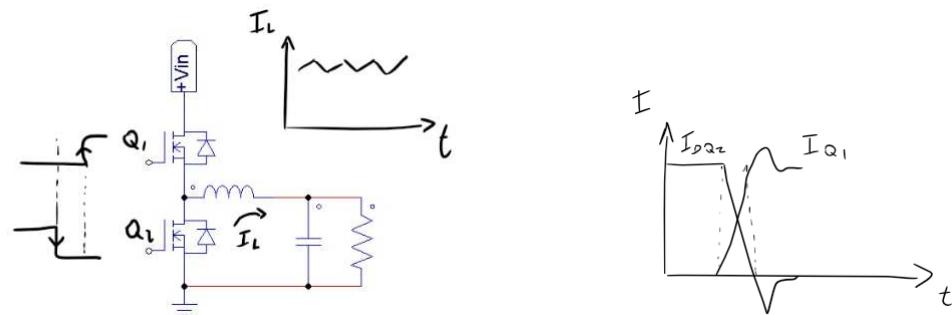


Figure 1 Reverse Recovery Characteristics of the Diode

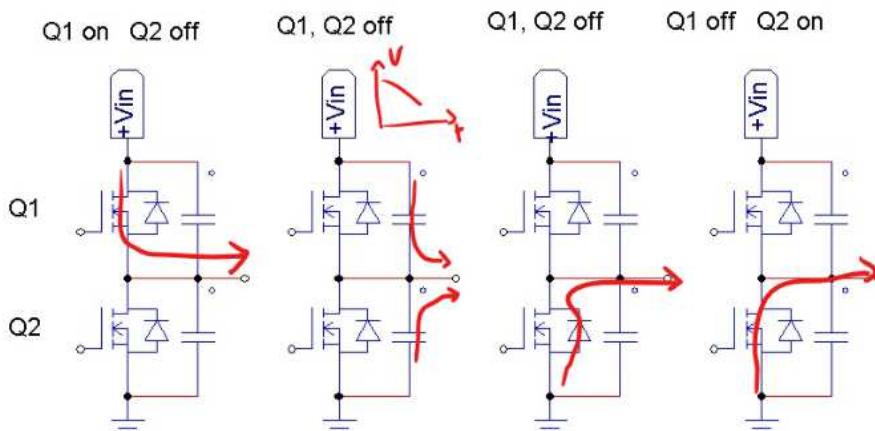


## Pertes en hard switching

- $P_{trr} = Q_{rr} * V_{in} * F_{sw}$
- $P = 2,3 \mu C * 400V * 100kHz = 92W !!$

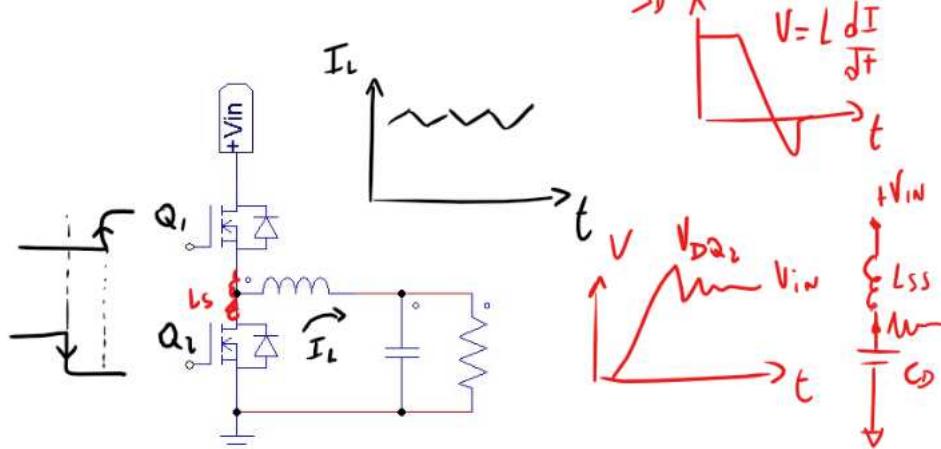


## Synchronous buck – ZVS of Q2 at turn off



## Oscillation parasites

**axid**  
POWELECDESIGNS



- AXID – Power Electronics Design Office - www.axid-system.com -

15

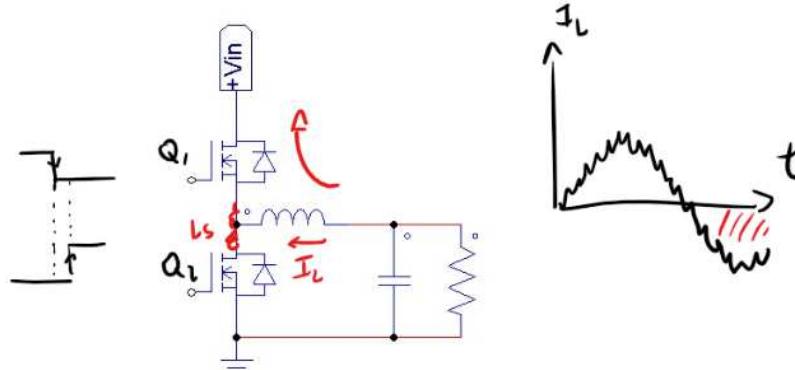
Roland D'AUTHIER, R&D Ing.

15

## Un bras d'onduleur

**axid**  
POWELECDESIGNS

- Suivant le sens du courant, le hard switching est soit sur le transistor du haut soit sur celui du bas



- AXID – Power Electronics Design Office - www.axid-system.com -

16

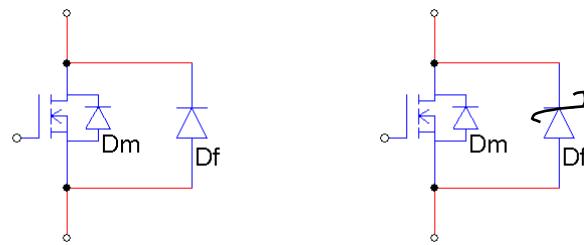
Roland D'AUTHIER, R&D Ing.

16

## Remède 1 : diode externe rapide mais ...



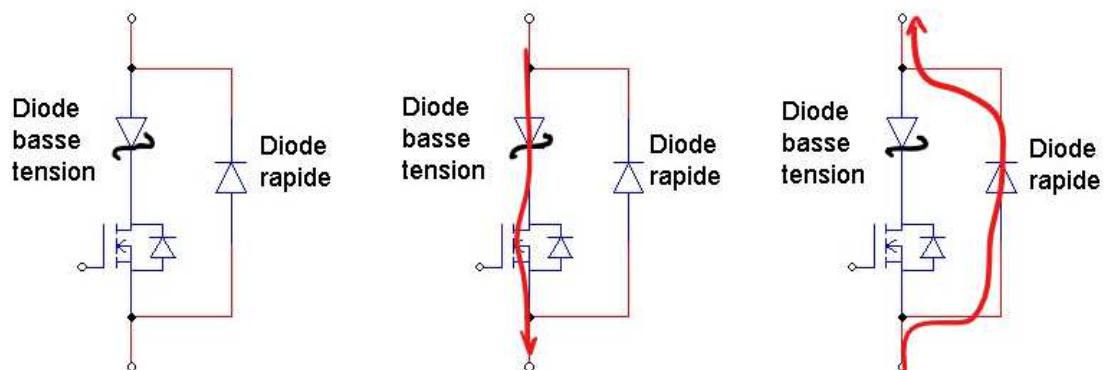
- Si  $V_{in} < 100V$  -> Diode Sillicium Schottky (limitée à 100V)
- Si  $V_{in} > 100V$  Impossible de placer une diode rapide en parallèle
  - -> Diode SiC rapide  $V_{d\_fast} > V_{d\_mosfet}$
  - -> Diode Si rapide  $V_{d\_fast} > V_{d\_mosfet}$



## Remède 2 : Diodes série et parallèle



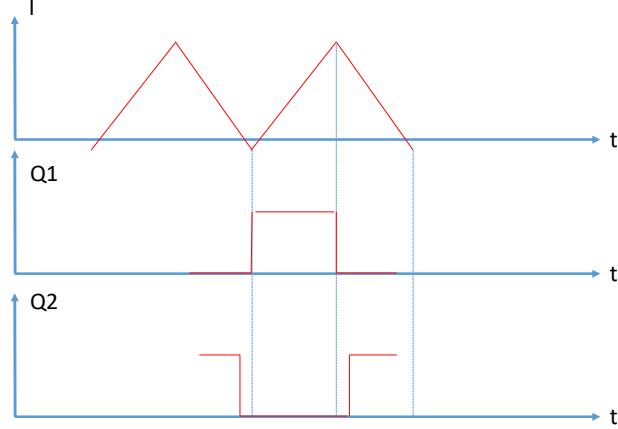
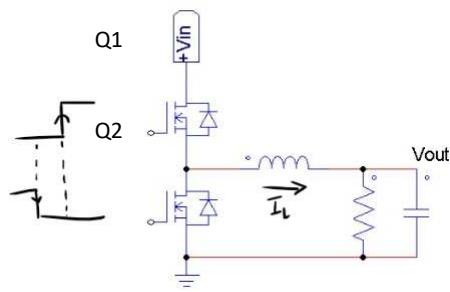
- Pertes dans  $R_{dson} + V_d$  dans un sens
- $V_d$  diode rapide dans l'autre



### Remède 3 : CCM-DCM borderline

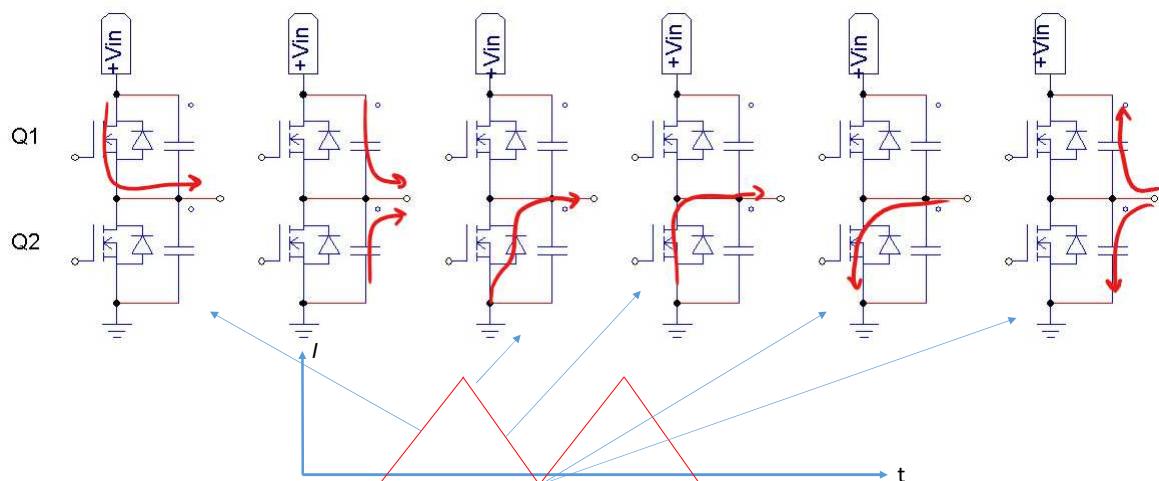
**axid**  
POWELECDESIGNS

- On switche juste au moment où le courant change de sens (->ZVS)
- Contrepartie = fort Irms



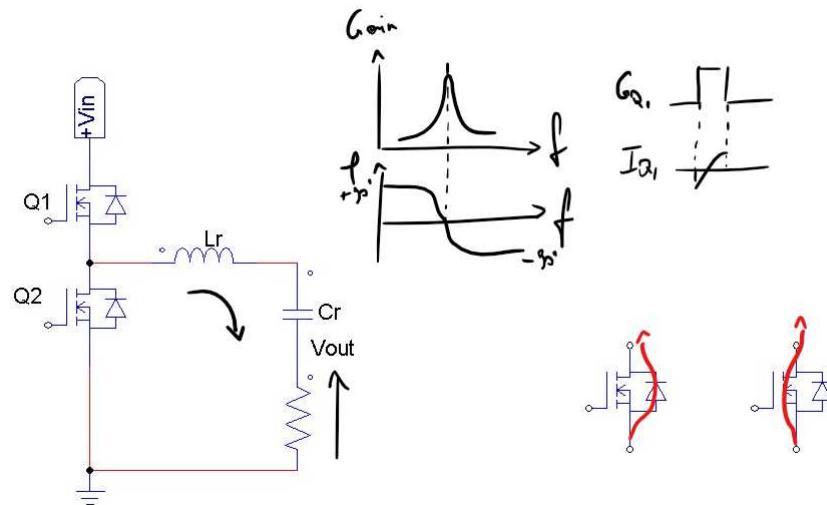
### Soft switching – CCM-DCM borderline

**axid**  
POWELECDESIGNS



## Remède 4 : soft switching sur banc résonant LC

**axid**  
POWELECDESIGNS



- AXID – Power Electronics Design Office - www.axid-system.com -

21

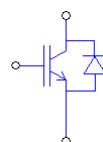
Roland D'AUTHIER, R&D Ing.

21

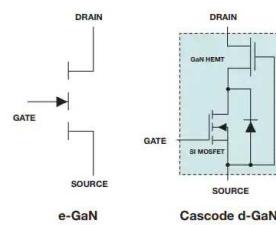
## Autre remède : changer de techno de transistor

**axid**  
POWELECDESIGNS

- IGBT -> diode externe



- GaN -> certains n'ont pas de diodes interne



(Source de l'image : Texas Instruments)

- AXID – Power Electronics Design Office - www.axid-system.com -

22

Roland D'AUTHIER, R&D Ing.

22

## En switching on travaille à environ 10V

**axid**  
POWELECDESIGNS

Fig. 1. Output Characteristics @  $T_J = 25^\circ\text{C}$

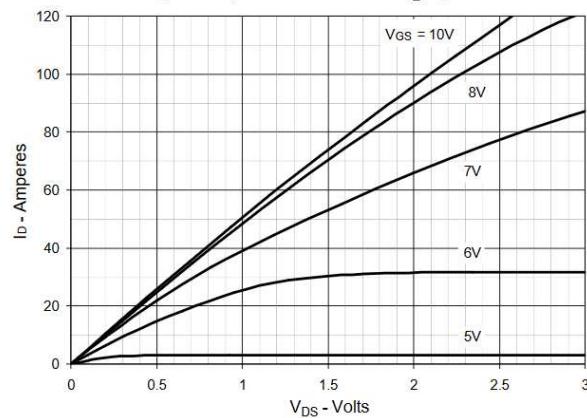
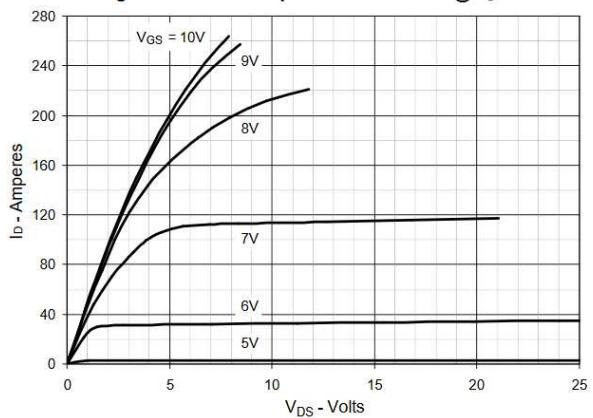


Fig. 2. Extended Output Characteristics @  $T_J = 25^\circ\text{C}$



## En switching on travaille à environ 10V sur ce mosfet

**axid**  
POWELECDESIGNS

Fig. 3. Output Characteristics @  $T_J = 125^\circ\text{C}$

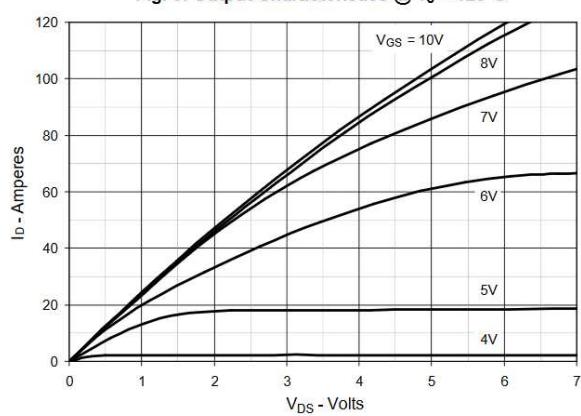
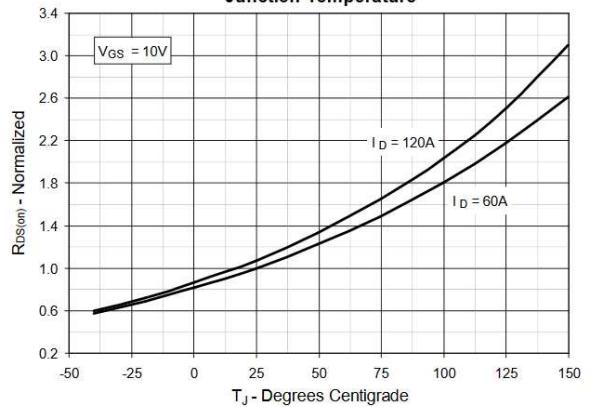


Fig. 4.  $R_{DS(on)}$  Normalized to  $I_D = 60\text{A}$  Value vs. Junction Temperature



**+ on chauffe + Rdson augmente + on chauffe ...**

**axid**  
POWER ELEC DESIGNS

Fig. 5.  $R_{DS(on)}$  Normalized to  $I_D = 60A$  Value vs.  
Drain Current

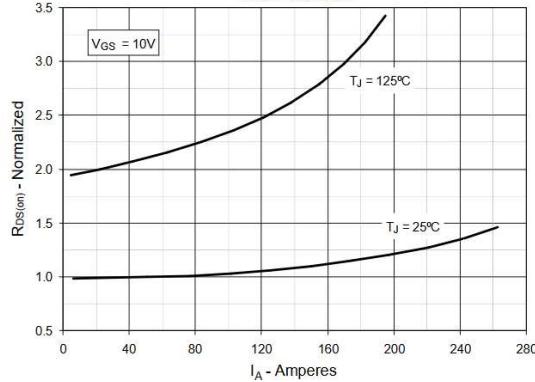
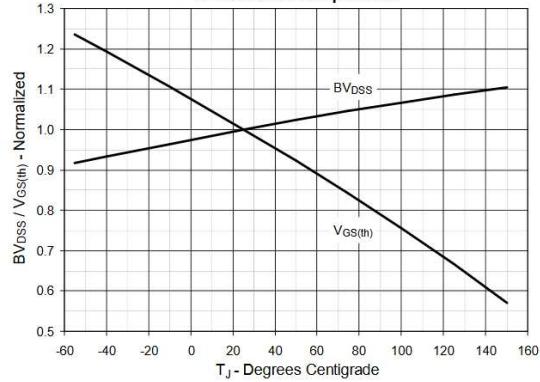


Fig. 6. Normalized Breakdown & Threshold Voltages  
vs. Junction Temperature



**Derating en température et seuil de conduction**

**axid**  
POWER ELEC DESIGNS

▪ Admittance = inverse impédance =  $1/Z = I/U$

Fig. 7. Maximum Drain Current vs. Case Temperature

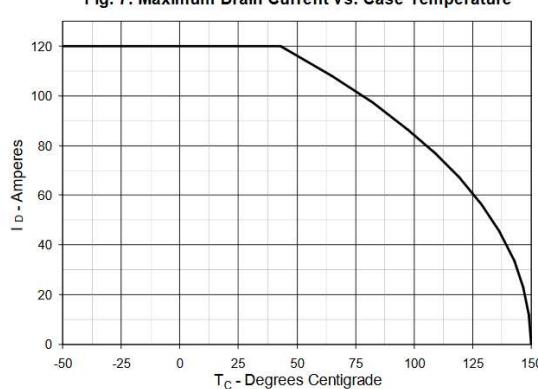
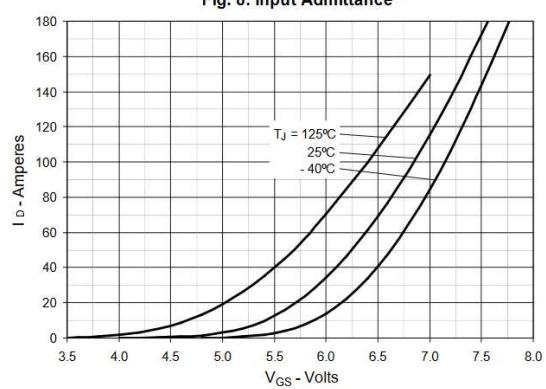


Fig. 8. Input Admittance



■ Transconductance en Siemens = 1/Ohm

Fig. 9. Transconductance

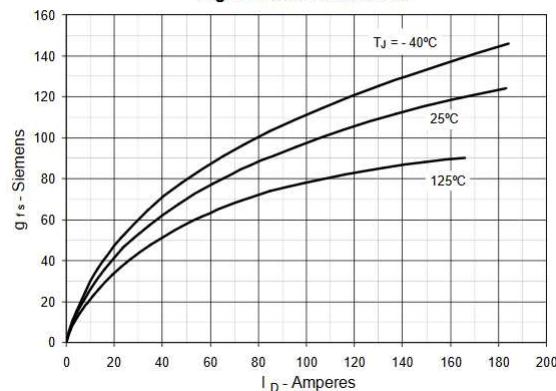
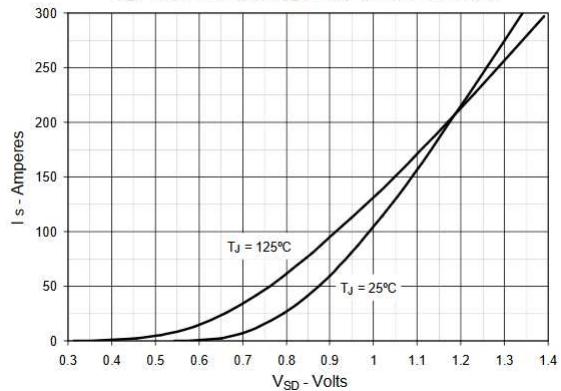


Fig. 10. Forward Voltage Drop of Intrinsic Diode



Coss ultra non-linéaire

Fig. 11. Gate Charge

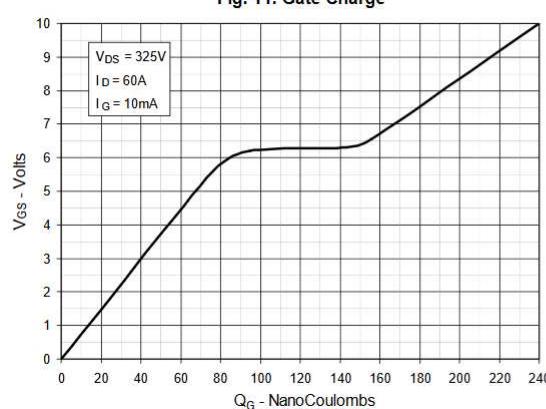
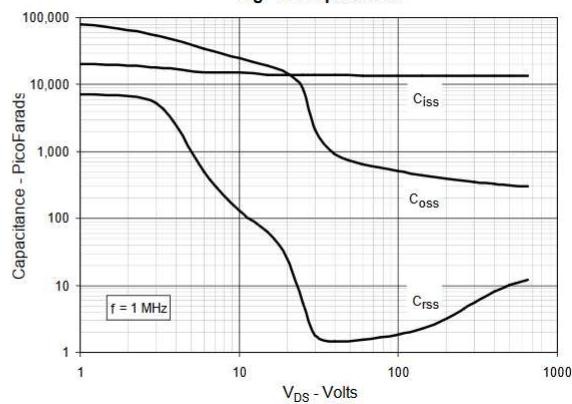


Fig. 12. Capacitance



## SOA – Pas utilisé en switching

**axid**  
POWELECDESIGNS

- **V<sub>DS</sub> n'est pas la tension de switching**
- **Transistor pas complètement fermé sur ce graphique**
- **La limite Rdson U=Rdson\*Id > V<sub>DS</sub> impossible**

Fig. 13. Output Capacitance Stored Energy

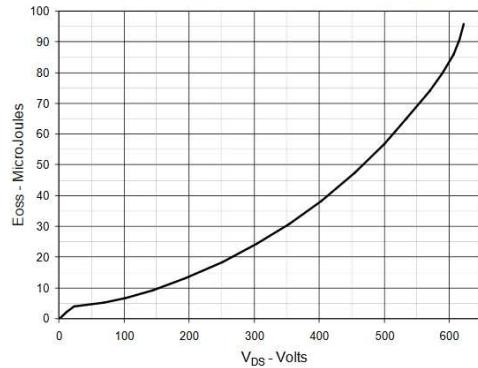
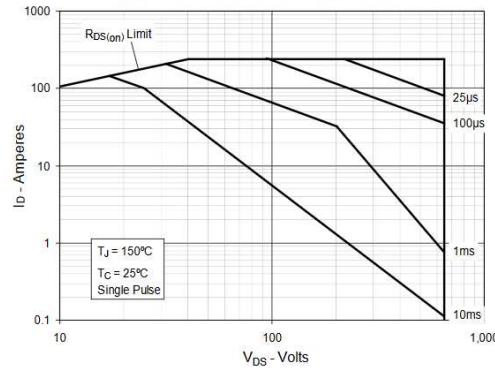


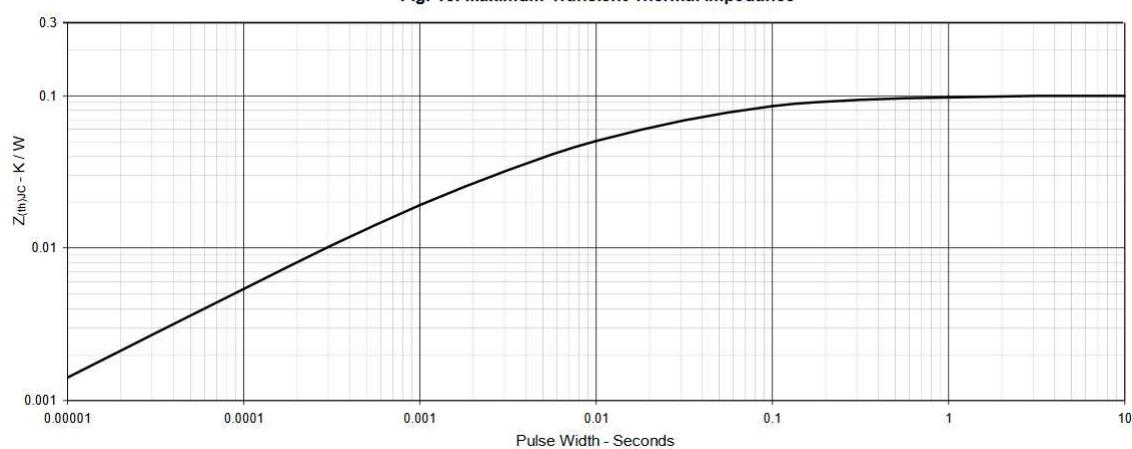
Fig. 14. Forward-Bias Safe Operating Area



## Inertie du boîtier

**axid**  
POWELECDESIGNS

Fig. 15. Maximum Transient Thermal Impedance



## PARTIE IV – INTEGRATION DANS LES SYSTEMES



### PCB - Formation Electronique de Puissance

#### Challenge du design des PCB de puissance

Roland d'Authier - Axid

## Sommaire



- Préambule
- Tensions et isolements
- Forts courants dans les PCB
- Evacuation des calories dans les packages SMD de puissance

## PARTIE IV – INTEGRATION DANS LES SYSTEMES



### PCB - Formation Electronique de Puissance

#### Challenge du design des PCB de puissance

Roland d'Authier - Axid

## Sommaire



- Préambule
- Tensions et isolements
- Forts courants dans les PCB
- Evacuation des calories dans les packages SMD de puissance

## Préambule

- **Un PCB, qu'est ce que c'est:**
  - **Un support pour des conducteurs électriques (substrat en Fr4 par ex)**
  
- **Ces conducteurs électriques sont définit par:**
  - **Une tension (potentiel) avec les conducteurs voisins**
  - **Un courant qui les traverse,**
  - **Un échauffement,**
  - **Des composants électroniques soudés (SMD ou traversant)**

## Tensions et isolements

- **C'est la tension qui crée les défauts dans un PCB**
  
- **Une tension c'est une différence entre deux potentiels,**
  - **Si la distance dans l'air entre ces deux potentiels n'est pas suffisante , un courant se crée et c'est l'arc électrique**



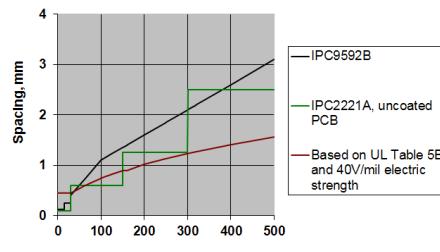
## Quelles normes appliquer



- Malheureusement, pas de règle unique car il existe de nombreux standards différents, chacun liés à un type industrie (spatial, automobile, grand public)
- Chaque industrie a ses propres règles d'espacement (spacings)

- Les slides suivantes s'appuieront sur la norme IEC 60950-1 (2007)

- Normes existantes
  - IEC 60950-1
  - IPC9592B
  - IPC2221B
  - GB4943.1



Exemple des différences entre normes pour une isolation fonctionnelle.

Bien vérifier la norme applicable pour le produit



## Isolation fonctionnelle, principale, supplémentaire, renforcée,



### ▪ Distances d'isolement :

- éviter les arcs électriques,
- la sécurité des personnes

### ▪ Ainsi on retrouve:

- |                           |  |
|---------------------------|--|
| • Isolation fonctionnelle | = par exemple entre neutre et phase                      |
| • Isolation principale    | = par exemple entre 2 zones BT, ou port de communication |
| • Isolation renforcée     | = par exemple entre 1 zone TBTS et BT                    |

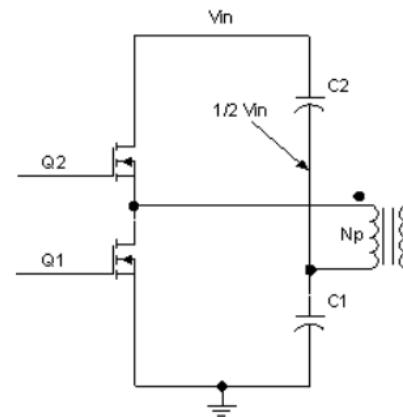


## Isolation fonctionnelle

**axid**  
POWELECDESIGNS

### Exemple:

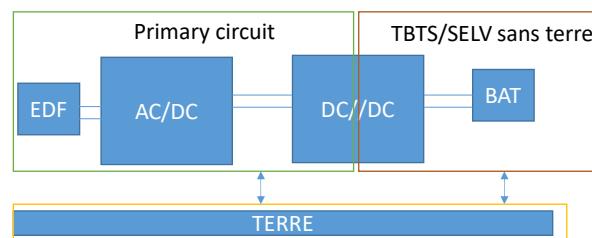
- Si Q1 passant,
- Q2 doit tenir la tension Vin à ses bornes



## Cas d'application: chargeur batterie

**axid**  
POWELECDESIGNS

- Ex : Batterie TBTS raccordée au réseau avec batterie accessible



## Matrice d'isolation

**axid**  
POWER ELEC DESIGNS

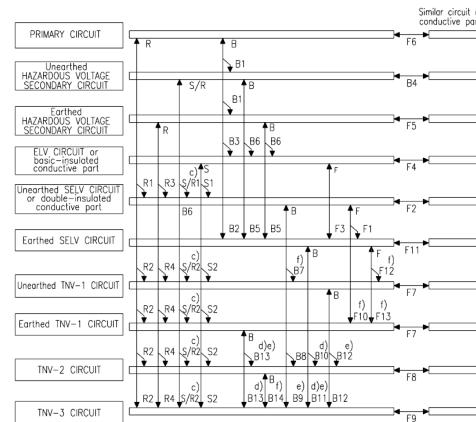
	Primary	TBTS	Terre
Primary	F	R	R
TBTS	X	F	F
Terre	X	X	F

F: Fonctionnelle

S: Supplémentaire

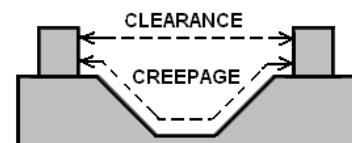
R: Renforcée

B: Principale



## Distances dans l'air (clearance) et lignes de fuite(creepage) **axid** POWER ELEC DESIGNS

- Les ruptures d'isolation peuvent avoir lieu de deux manières différentes:

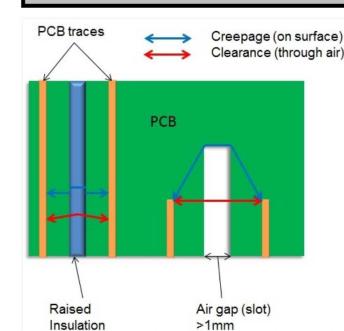


### Propagation du défaut dans l'air (clearance)

- Chemin direct , rigidité diélectrique de l'air:
- fct(Pression, humidité)

### Propagation du défaut dans le PCB

- Suit le chemin le plus court en prenant en compte de la « géométrie du PCB »



## Clearance ( fuites dans l'air)



- Les fuites dans l'air sont la distance minimale à laquelle un arc peut se former dans l'air
- Cette distance est donc fonction:
  - De la tension RMS
  - Du vernissage
  - Du degré de pollution du substrat ( Poussière, humidité,,)

On peut augmenter artificiellement cette distance :

- En mettant une tropicalisation

Table 2M – Minimum clearances in secondary circuits

PEAK WORKING VOLTAGE up to and including	CLEARANCES in mm																	
	Highest transient overvoltage in the SECONDARY CIRCUIT (V peak)			Up to and including 71 V			Over 71 V up to and including 800 V			Over 800 V up to and including 1 500 V			Over 1 500 V up to and including 2 500 V*					
	1 and 2 <sup>b</sup>			3			1 and 2 <sup>b</sup>			3			1, 2 <sup>b</sup> and 3					
V	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R			
71	0,2 (0,2)	0,4 (0,4)	0,8 (0,4)	0,2 (0,2)	0,7 (0,4)	1,4 (0,4)	0,8 (0,8)	1,3 (1,6)	2,6 (1,6)	0,5 (0,5)	1,0 (1,0)	2,0 (0,8)	0,8 (1,6)	1,3 (1,6)	2,6 (1,6)	1,5 (1,5)	2,0 (3,0)	4,0 (3,0)
140	0,2 (0,2)	0,7 (0,4)	1,4 (0,4)	0,2 (0,2)	0,7 (0,4)	1,4 (0,4)	0,8 (0,8)	1,3 (1,6)	2,6 (1,6)	0,5 (0,5)	1,0 (1,0)	2,0 (0,8)	0,8 (1,6)	1,3 (1,6)	2,6 (1,6)	1,5 (1,5)	2,0 (3,0)	4,0 (3,0)
210	0,2 (0,2)	0,7 (0,4)	1,4 (0,4)	0,2 (0,2)	0,9 (0,4)	1,8 (0,4)	0,8 (0,8)	1,3 (1,6)	2,6 (1,6)	0,5 (0,5)	1,0 (1,0)	2,0 (0,8)	0,8 (1,6)	1,3 (1,6)	2,6 (1,6)	1,5 (1,5)	2,0 (3,0)	4,0 (3,0)
280	0,2 (0,2)	1,1 (0,4)	2,2 (0,4)		F 0,8	B/S 1,4	(0,8)	R 2,8	(1,6)							1,5 (1,5)	2,0 (3,0)	4,0 (3,0)
420	0,2 (0,2)	1,4 (0,4)	2,8 (0,4)		F 1,0	B/S 1,6	(1,0)	R 3,8	(2,0)							1,5 (1,5)	2,0 (3,0)	4,0 (3,0)
700					F/B/S 2,5	R 5,0												
840					F/B/S 3,2	R 5,0												
1 400					F/B/S 4,2	R 5,0												
2 800					F/B/S/R 8,4													
7 000					F/B/S/R 7,5													
9 800					F/B/S/R 25													
14 000					F/B/S/R 37													
28 000					F/B/S/R 80													
42 000					F/B/S/R 130													

The values in the table apply to FUNCTIONAL INSULATION (F) if required by 5.3.4 a) (see 2.10.1.3), BASIC INSULATION (B), SUPPLEMENTARY INSULATION (S) and REINFORCED INSULATION (R). Linear insulation is permitted between the nearest two points, the calculated minimum CLEARANCE being rounded up to the next higher 0,1 mm increment.

If the CLEARANCE path is partly along the surface of insulation that is not Material Group I, the test voltage is applied across the air gap and Material Group I only. The part of the path along the surface of any other insulating material is bypassed.

The values in parentheses apply to BASIC INSULATION, SUPPLEMENTARY INSULATION or REINFORCED INSULATION if manufacturing is subjected to a quality control programme that provides at least the same level of assurance as the example given in Clause R.2 of Annex R. DOUBLE INSULATION and REINFORCED INSULATION shall be subjected to ROUTINE TESTS for electric strength.

<sup>a</sup> For transient overvoltages higher than 2 500 V peak, either Table 2K shall be used or the minimum CLEARANCE shall be determined using Annex G.

<sup>b</sup> It is not required to pass the tests of 2.10.10 for Pollution Degree 1.

<sup>c</sup> In a SECONDARY CIRCUIT, for PEAK WORKING VOLTAGES above 1 400 V, the minimum CLEARANCE is 5 mm. If the CLEARANCE path passes an electric strength test according to 5.2.2 using:

- an a.c. test voltage whose r.m.s. value is 10% of the PEAK WORKING VOLTAGE (peak value 150 % of the PEAK WORKING VOLTAGE), 0
- a d.c. test voltage equal to 150 % of the PEAK WORKING VOLTAGE.



Table 2K – Minimum clearances for insulation in primary circuits and between primary and secondary circuits

PEAK WORKING VOLTAGE <sup>a</sup> up to and including	CLEARANCES in mm														
	MAINS TRANSIENT VOLTAGE														
	1 500 V <sup>c</sup>			2 500 V <sup>c</sup>			4 000 V <sup>c</sup>			Pollution degree					
V	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R			
71	0,4 (0,5)	1,0 (1,0)	2,0 (2,0)	0,8 (0,8)	1,3 (1,6)	2,6 (1,6)	0,5 (0,5)	1,0 (1,6)	2,6 (1,6)	1,0 (1,5)	2,0 (3,0)	4,0 (3,0)			
210	0,5 (0,5)	1,0 (1,0)	2,0 (2,0)	0,8 (0,8)	1,3 (1,6)	2,6 (1,6)	1,4 (1,6)	2,0 (2,0)	4,0 (3,0)	1,5 (1,5)	2,0 (3,0)	4,0 (3,0)			
420							F 1,5	B/S 2,0	(1,5)	R 4,0	(3,0)		2,5 (3,0)	3,2 (6,0)	6,4 (6,0)
840							F 3,0	B/S 3,2	(3,0)	R 6,4	(6,0)				
1 400							F 4,0	B/S 4,2	R 6,4						
2 800							F/B/S/R 8,4								
7 000							F/B/S/R 17,5								
9 800							F/B/S/R 25								
14 000							F/B/S/R 37								
28 000							F/B/S/R 80								
42 000							F/B/S/R 130								

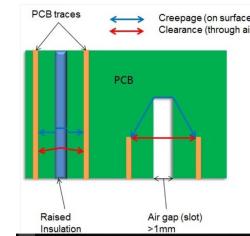
The values in the table are applicable to FUNCTIONAL INSULATION (F) if required by 5.3.4 a) (see 2.10.1.3), BASIC INSULATION (B), SUPPLEMENTARY INSULATION (S) and REINFORCED INSULATION (R).

## Creepage ( lignes de fuites)

- Les lignes de fuites sont la distance minimale à laquelle un arc peut se former dans le substrat.
- Cette distance est donc fonction:
  - De la tension RMS
  - Du type de substrat utilisé ( FR4...)
  - Du degré de pollution du substrat ( Poussière, humidité,,)

On peut augmenter artificiellement cette distance :

- Avec des fentes
- Avec une barrière



## Creepage ( lignes de fuites)

- Les valeurs à droite sont pour une isolation FONCTIONNELLE ou PRINCIPALE ou SUPPLÉMENTAIRE,
- Si besoin, doubler la valeur pour passer en RENFORCÉ
- Note: si la distance de creepage demandée est plus petite que la distance de clearance, on retient la valeur du clearance

RMS WORKING VOLTAGE up to and including V	CREEPAGE DISTANCES in mm									
	t =	Pollution degree		Material group		Other materials				IIIa, IIIb (see note)
		1	2	I	II	IIIa, IIIb	I	II	IIIa, IIIb	
10	0.025	0.04	0.08	0.4	0.4	0.4	1.0	1.0	1.0	1.0
12.5	0.025	0.04	0.09	0.42	0.42	0.42	1.05	1.05	1.05	1.05
16	0.025	0.04	0.1	0.45	0.45	0.45	1.1	1.1	1.1	1.1
20	0.025	0.04	0.11	0.48	0.48	0.48	1.2	1.2	1.2	1.2
25	0.025	0.04	0.125	0.5	0.5	0.5	1.25	1.25	1.25	1.25
32	0.025	0.04	0.16	0.6	0.6	0.6	1.3	1.3	1.3	1.3
40	0.025	0.04	0.16	0.56	0.56	0.56	1.4	1.4	1.4	1.4
50	0.025	0.04	0.18	0.6	0.6	0.6	1.5	1.5	1.5	1.5
63	0.04	0.063	0.2	0.6	0.6	0.6	1.25	1.25	1.25	1.25
80	0.063	0.10	0.22	0.67	0.67	0.67	1.3	1.3	1.3	1.3
100	0.1	0.16	0.25	0.71	0.71	0.71	1.4	1.4	1.4	1.4
125	0.16	0.25	0.28	0.75	0.75	0.75	1.5	1.5	1.5	1.5
160	0.25	0.40	0.35	0.8	0.8	0.8	2.0	2.0	2.0	2.0
1 250		4.2	6.3	9.0	12.5	16	18	20		
1 600		5.6	8.0	11	16	20	22	25		
2 000		7.5	10	14	20	25	28	32		
2 500		10	12.5	18	25	32	36	40		
3 200		12.5	16	22	32	40	45	50		
4 000		16	20	28	38	48	55	63		
5 000		20	25	36	50	63	71	80		
6 300		25	32	45	63	80	90	100		
8 000		32	40	56	80	100	110	125		
10 000		40	50	71	100	125	140	160		
12 500		50	63	90	125					
16 000		63	80	110	160					
20 000		80	100	140	200					
25 000		100	125	180	250					
32 000		125	160	220	320					
40 000		160	200	280	400					
50 000		200	250	360	500					
63 000		250	320	450	600					

The values in the table are applicable to FUNCTIONAL INSULATION if required by 5.3.4.a) (see 2.10.1.3), BASIC INSULATION and SUPPLEMENTARY INSULATION. For REINFORCED INSULATION the values are twice those in the table.  
Linear interpolation is performed between the values given in the table. The calculated minimum CREEPAGE DISTANCE is doubled to the next highest 0.1 mm increment. For REINFORCED INSULATION, the calculated value for BASIC INSULATION shall be doubled first before applying the rounding off.  
NOTE: Material Group IIIb is not recommended for applications in Pollution Degree 3 with an RMS WORKING VOLTAGE above 630 V.  
\* It is permitted to use the values for Pollution Degree 1 if one sample passes the tests of 2.10.10.

## Interlayer spacing

- En électronique de puissance, il peut arriver qu'il faille séparer deux potentiels en les mettant sur 2 couches différentes,
- Pour respecter une isolation renforcée entre deux couches voisines il faut:
  - Soit avoir 0,4mm entre les couches
  - Soit respecter une des lignes de la table 2R

Table 2R – Insulation in printed boards

Specification of insulation	TYPE TESTS <sup>a</sup>	ROUTINE TESTS for electric strength <sup>c</sup>
Two layers of sheet insulating material including pre-preg <sup>b</sup>	No	Yes
Three or more layers of sheet insulating material including pre-preg <sup>b</sup>	No	No
An insulation system with ceramic coating over a metallic substrate, cured at $\geq 500^{\circ}\text{C}$	No	Yes
An insulation system, with two or more coatings other than ceramic over a metallic substrate, cured at $< 500^{\circ}\text{C}$	Yes	Yes
NOTE 1 Pre-preg is the term used for a layer of glass cloth impregnated with a partially cured resin.		
NOTE 2 For definition of ceramic, see IEV 212-05-24.		
<sup>a</sup> Thermal conditioning of 2.10.8.2 followed by the electric strength test of 5.2.2.		
<sup>b</sup> Layers are counted before curing.		
<sup>c</sup> Electric strength testing is conducted on the finished printed board.		

- AXID – Power Electronics Design Office - www.axid-system.com -

15

Roland D'AUTHIER, R&amp;D Ing.

15

## Taille des pistes ( IPC2221-A)

- 35u, 70u, jusqu'à 400um de cuivre
- Plein d'outil en ligne simplifient le dimensionnement:
- ex: <https://www.4pcb.com/trace-width-calculator.html>

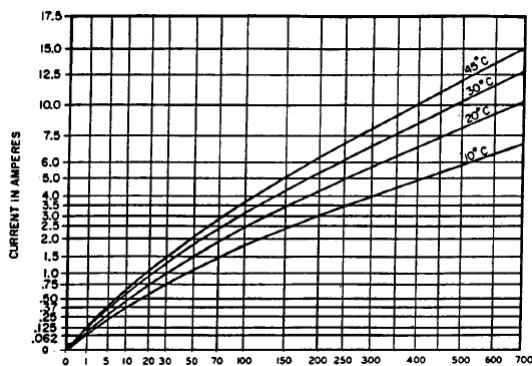


Figure C Internal Conductors

En mil (millièmes de pouce)

- AXID – Power Electronics Design Office - www.axid-system.com -

16

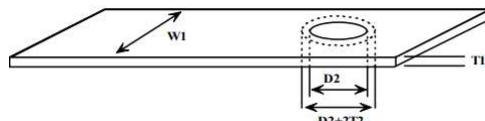
Roland D'AUTHIER, R&amp;D Ing.

16

## Taille des via

**Les vias servent au passage d'une couche à l'autre de conducteurs électriques.**

**Ils doivent être dimensionnés de manière à ce que la cross-section cumulée des vias soit égale à la largeur de la piste**

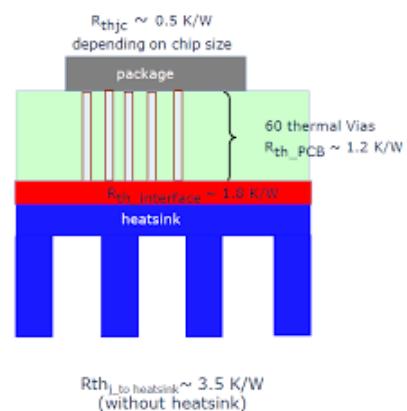


- $W1 \cdot T1 = \pi \cdot (D2 + T2) \cdot T2$
- Souvent plusieurs vias en puissance
- <http://circuitcalculator.com/wordpress/2006/03/12/pcb-via-calculator/>
- <https://www.ultracad.com/articles/viacurrents.pdf>

## Transistors ou diodes en SMD

- La technologie SMD pour les composants de puissance se développe de plus en plus:
- Cout moins élevé, meilleures performances CEM..
- Nécessite d' évacuer les watts perdus au travers du PCB au moyen de vias thermiques,
- Maîtrise du plaquage mécanique très important,

R<sub>th</sub> globale de la cellule de commutation difficile à anticiper, il se mesure en faisant passer un nombre de Watts connus dans un composant et en mesurant le DeltaT°C  
**Environ 20W max dans un D2Pack**



## PARTIE IV – INTEGRATION DANS LES SYSTEMES



### Normes convertisseurs - Formation Electronique de Puissance

L'amour des « normes », ça ne se juge pas

Roland d'Authier - Axid

## Les normes convertisseurs et installation



Plan de la présentation

- Préambule
- Les familles de normes
- Les normes obligatoires
- La CEM
- La DBT
- L'EN 50160
- La NFC 15-100
- Tensions d'essai des appareils

## Les normes convertisseurs et installation



### Préambule

Le document présenté ci-après ne prétend pas être une étude exhaustive des normes , mais seulement une tentative de dégager l'essentiel.

## Quelles sont les familles de normes



**Selon la NF EN 45020 (juillet 2007) Normalisation et activités connexes – Vocabulaire général (norme identique à la norme ISO/CEI guide 2 :2004)**

« La norme est un document établi par consensus, qui fournit, pour des usages communs et répétés, des règles, des lignes directrices ou des caractéristiques, pour des activités ou leurs résultats, garantissant un niveau d'ordre optimal dans un contexte donné. »

**Il y a quatre grands types de normes :**

**Les normes fondamentales qui concernent la terminologie, les symboles, la métrologie.**

**Les normes d'essais qui décrivent des méthodes d'essais et d'analyse et qui mesurent des caractéristiques.**

**Les normes de spécifications qui fixent les caractéristiques d'un produit ou d'un service, les seuils de performance à atteindre et l'aptitude à l'emploi.**

**Les normes d'organisation qui s'intéressent à la description d'une fonction dans l'entreprise, d'un mode de fonctionnement.**

## Quelles sont les familles de normes



L'objectif d'une norme peut être de décrire précisément les caractéristiques d'un produit ou d'un service. Il s'agit alors d'une **norme de performance**.

### Autres documents appelés normes

**Normes professionnelles** : les professions sont généralement organisées autour d'une instance qui défend leurs intérêts et consigne les règles de l'art, l'état de la technique ou du savoir-faire. Ces documents n'ont pas de portée légale mais s'imposent de fait au sein de la profession et de ses partenaires (spécifications OTUA office Technique pour l'Utilisation de l'Aacier. , BNIF13 Bureau de Normalisation des Industries de la Fonderie. ... )

**Normes industrielles** : certains fabricants élaborent leurs propres spécifications de produits. Elles peuvent parfois faire référence à des normes nationales ou internationales existantes ou constituer un référentiel privé sans lien avec le système normatif. Ces normes internes ont pour but de capitaliser un savoir-faire unique dans un domaine précis.

**Règlement technique** : le règlement technique est un document qui contient des exigences techniques, soit directement, soit par référence à une norme, une spécification technique ou un code de bonne pratique, ou bien en intégrant le contenu. Il peut s'accompagner d'indications techniques décrivant certains moyens pour se conformer aux exigences du règlement, c'est-à-dire une disposition réputée satisfaisante à ces exigences . Définition extraite de la norme NF EN 45020 (juillet 2007) Normalisation et activités connexes – Vocabulaire général (norme identique à la norme ISO/CEI guide 2:2004).

## Normes obligatoires



### Des directives européennes :

Directive CEM ( Compatibilité électromagnétique )

Directive Basse tension ( DBT ) portant sur la sécurité

Directive machines qui concerne les constructeurs de machines

Ces directives nécessitent pour prouver la conformité des appareils qu'ils soient conformes à des normes génériques ou produits .



### Normes francaises d'application obligatoire

Tableau 1 « Liste des normes d'application obligatoire »

1

Tableau 2 « Liste des textes réglementaires »

66

Les présentes listes sont uniquement fournis à titre d'information par l'AFNOR. Bien que toutes les démarches aient été effectuées pour nous assurer de la fiabilité de ces dernières, AFNOR n'assume aucune responsabilité en cas d'errance ou d'inexactitude ou d'imprécision des informations fournies dans le présent document. Toute utilisation de ces informations reste à la charge de l'utilisateur.

Tableau 1 « Liste des normes d'application obligatoire »

Écriture des références des textes réglementaires ci-dessous. Chaque référence est suivie de la date de signature de l'ordre de la direction (format AAAAMMJJ / Année-Mois-Jour) et d'une lettre permettant de distinguer plusieurs textes ayant la même date de signature. Les décrets sont identifiés par les lettres DC suivies du numéro du texte. Lorsqu'il existe plusieurs textes portant la même date de signature, mention du texte d'origine et du dernier texte modificatif mentionnant la norme concernée.

Dans cette liste, les normes sont triées par thème à partir de leur indice de classement.

Le tableau 2 « Liste des textes réglementaires » donne la liste des textes réglementaires cités, triés par type de texte et par date croissante de signature, avec le titre de chaque texte.

Pour consulter les notices des normes :

[www.boutique.afnor.org](http://www.boutique.afnor.org)

Rubrique : Normes & Produits d'édition / Normes en ligne

#### Tables des matières

[Général](#) [Géologie](#) [Vermes](#) [Rétardateurs à Bois](#) [Liège](#)

[Economie domestique](#) [Hôtellerie](#) [Aménagement](#) [Aménagements](#)

[Meubles](#) [Textile et cuir](#)

[Bâtiment et aménagements](#) [Assurances](#)

[Combustibles](#) [Carburants](#) [Energie nucléaire](#)

[Réglementation](#) [Réglementation](#)

[Industries diverses](#)

[Industries chimiques](#)

[Mécanique et métallurgie en agriculture](#)

[Normes biologiques](#) [Coopératives](#) [Documentation](#) [Traitement de l'information](#)

[Administration](#) [Commerce](#) [Documentation](#) [Traitement de l'information](#)

### La CEM



#### les normes d'émission

**NF EN 55011 ( EN 55011 = CISPR11)**  
appareils industriels, scientifiques, médicaux

**NF EN 55014 ( EN 55014 = CISPR14)**  
appareils électrodomestiques et analogues

**NF EN 55022 ( EN 55022 = CISPR22)**  
appareils de traitement de l'information

**NF EN 61000-3-2 ( CEI 61000-3-2)**  
Harmoniques pour  $I \leq 16 A$

**NF EN 61000-3-12 ( CEI 61000-3-12)**  
Harmoniques pour  $I \leq 75 A$

### La CEM



#### les principales normes d'immunité ( essais )

##### NF EN et CEI

- q **61000-4-2** : décharges électrostatiques
- q **61000-4-3** : champs rayonnés
- q **61000-4-4** : transitoires rapides
- q **61000-4-5** : ondes de choc
- q **61000-4-6** : tensions HF induites
- q **61000-4-8** : champ magnétique 50/60 Hz
- q **61000-4-9** : champ magnétique impulsionnel
- q **61000-4-10** : champ magnétique oscillatoire amorti
- q **61000-4-11** : creux de tension et interruptions brèves
- q **61000-4-12** : ondes oscillatoires
- q **61000-4-13** : harmoniques et interharmoniques

##### Pour les ASI

- n **NF EN et CEI 62040-2** Emission , immunité et essais

## La DBT



**EN 60950 :** Cette norme s'applique normalement aux appareils de traitement de l'information , mais elle est souvent retenue pour la conception des circuits imprimés car elle est la plus exigeante et aussi parce la norme 62040-1 des ASI y fait systématiquement référence pour le moment ; elle va être remplacée par la CEI 62477-1 Ed.1: Exigences de sécurité applicables aux systèmes et matériels électroniques de conversion de puissance - Partie 1: Généralités

Un guide a été rédigé pour mettre en évidence les principales contraintes à prendre en compte pour les distances d'isolation et les lignes de fuite .

## La DBT



### **EN61439-1 et EN61439-2 :**

Ensemble d'appareillage à basse tension :  
partie 1 : Règles générales  
partie 2 : Ensembles d'appareillage de puissance

Ces normes décrivent l'ensemble des dispositions constructives pour assurer la sécurité des biens et des personnes . Elle définissent en outre les différents essais à réaliser sur les appareils .

Jusqu'à fin 2014, une période transitoire entre les normes EN 60439 et EN 61439 permettait de se référer à l'une ou à l'autre de ces séries.  
Depuis janvier 2015, seule la série NF EN 61439 est le référentiel attestant de la conformité aux directives.

Un guide pour mettre en évidence les principales contraintes à prendre en compte a été rédigé

## La DBT



### EN 50178

Equipement électronique utilisé dans les installations de puissance.

Cette norme s'utilise pour les petits convertisseurs pour lesquels il n'y a pas de norme produit et la NF EN 61439 est trop générale .

Cette Norme Européenne s'applique à l'utilisation d'équipements électroniques (EE) dans les installations de puissance où un niveau technique uniforme est nécessaire en ce qui concerne la sécurité et la fiabilité. Elle s'applique également aux EE qui ne sont pas couverts par une norme de produit spécifique . Cette Norme Européenne spécifie les exigences minimales de conception, de fabrication, de protection contre les chocs électriques, d'essais et d'intégration des EE, dans des systèmes comprenant de la puissance

## La norme NF EN 50160



### Caractéristiques de la tension fournie par les réseaux publics de distribution

Cette norme est importante car elle définit les principales caractéristiques de la tension en ce qui concerne sa fréquence , son amplitude sa forme et la symétrie des tensions triphasées . Elle s'applique autant aux chargeurs de batteries qu'aux onduleurs qui utilisent le réseau pour la voie by-pass .

Les valeurs indiquées correspondent à des conditions normales d'exploitation et peuvent parfois être dépassées ; c'est pourquoi il faut retenir pour certains paramètres d'autres valeurs tirées d'autres normes qui peuvent être plus contraignantes ou bien de cahier des charges qui compte tenu des habitudes de certains clients peut exiger des valeurs particulières .

Les valeurs indiquées constituent toutefois un minimum à respecter pour les applications .

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension

Cette norme qui est obligatoire en France est très importante car elle définit les règles à respecter pour une installation aussi bien pour les conducteurs que pour les appareillages associés ainsi que pour les sous-ensembles et appareils installés .

Elle décrit en particulier les différents schéma de liaison à la terre du neutre improprement appelés régimes de neutre , ainsi que les différentes mesures à prendre pour chacun d'eux pour assurer la sécurité des biens et des personnes .

Une autre notion importante est celle de très basse tension de sécurité **TBTS** .

Selon le règlement de sécurité pour l'éclairage de sécurité , le fait d'être en TBTS permet de simplifier l'installation puisqu'alors il n'est plus nécessaire d'avoir un contrôleur d'isolation et de câbler un conducteur de protection

*Article EL16 (du règlement de sécurité )&4 : lorsque l'installation de sécurité n'est pas alimentée en très basse tension de sécurité , elle doit être réalisée suivant le schéma IT , tel que défini par la norme NFC 15-100*

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension suite : TBTS

**414.1.1** La protection par très basse tension est une mesure de protection constituée par deux types différents de circuits à très basse tension :

- Très Basse Tension de Sécurité (TBTS, circuits non reliés à la terre),
  - Très Basse Tension de Protection (TBTP, circuits reliés à la terre),
- pour lesquels la protection est assurée par :
- une limitation de la tension TBTS ou TBTP à 50 V en courant alternatif et 120 V en courant continu ;
  - une séparation de protection entre les circuits TBTS ou TBTP et tous les autres circuits autres que TBTS ou TBTP, et une isolation principale entre les circuits TBTS et TBTP,  
Pour les seuls circuits TBTS, une isolation principale est assurée entre le circuit TBTS et la terre.

**414.1.2** L'utilisation de la TBTS ou de la TBTP est considérée comme une mesure de protection dans toutes les situations.

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension suite : TBTS

En plus de ces niveaux de tensions des précautions particulières doivent être prises dans la conception de la source :

**414.4.1** Les circuits TBTS et TBTP doivent présenter :

- une séparation de protection entre leurs parties actives et celles des autres circuits, à l'exception des parties actives d'autres circuits TBTS ou TBTP, constituée par une double isolation ou une isolation renforcée dimensionnée pour la tension la plus élevée ou par une isolation principale et un écran de protection dimensionnée pour la tension la plus élevée présente ;
- une isolation principale entre leurs parties actives et les parties actives des autres circuits TBTS ou TBTP.

NOTE – La mise à la terre des circuits TBTP peut être réalisée par une connexion appropriée à la terre dans la source elle-même.

Les circuits TBTS doivent présenter une isolation principale entre leurs parties actives et la terre.

**414.4.2** La séparation de protection entre les canalisations des circuits TBTS et TBTP et les parties actives des autres circuits peut être réalisée par une des dispositions suivantes :

- les conducteurs des circuits TBTS et TBTP sont munis, en plus de leur isolation principale, d'une gaine ou d'une enveloppe non métallique ;
- les conducteurs des circuits TBTS et TBTP sont séparés des conducteurs à des tensions différentes par un écran métallique relié à la terre ou par une gaine métallique reliée à la terre ;

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension suite : TBTS

Les transformateurs doivent de plus être conformes à la norme NF EN 61558-1 qui est la norme de sécurité des transformateurs , mais en fait c'est la l'EN 61558-2-6 qui s'applique ( norme pour les transformateurs de sécurité )

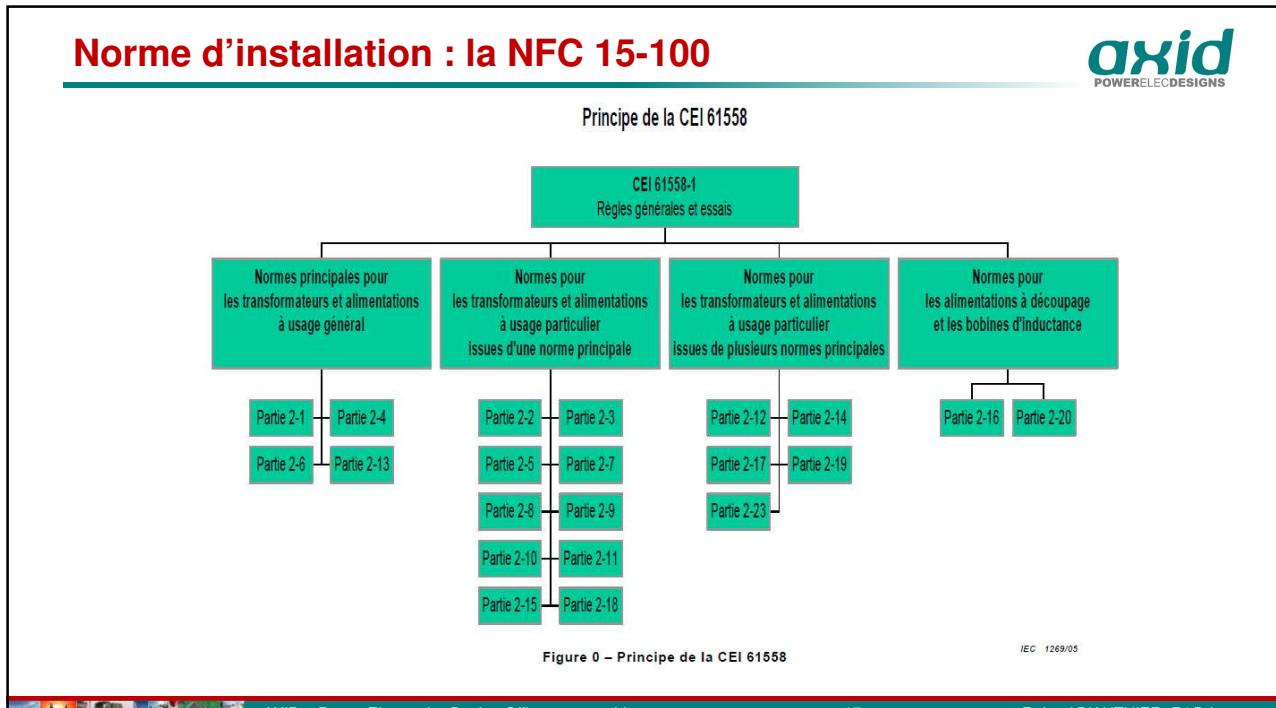
Pour les alimentations à découpage c'est la EN 61558-2-16 qui s'applique . Les normes de la série EN 61558 sont décrites sur le diagramme de la page suivante .

Pour les circuits imprimés nous retenons les règles édictées par l'EN 60950 sauf en ce qui concerne les niveaux de tension relatifs à la TBTS qui sont bien inférieurs à ceux de la NFC 15-100 .

Ci-dessous extrait de l'EN 60950 .

#### 2.2.2 Tensions dans les conditions normales

Dans un CIRCUIT TBTS unique ou dans des CIRCUITS TBTS interconnectés, la tension entre deux conducteurs quelconques du CIRCUIT ou des CIRCUITS TBTS et entre un de ces conducteurs quelconques et la terre (voir 1.4.9), ne doit pas dépasser 42,4 V valeur de crête, ou 60 V tension continue, dans les conditions normales de fonctionnement.



## Norme d'installation : la NFC 15-100



### Raccordement des cellules à la terre

Ce point est important pour la sécurité et mérite une attention particulière . En effet quel que soit le schéma de liaison à la terre du neutre , pour les appareils de classe I qui sont de loin les plus répandus les cellules doivent être reliées à la terre , pour garantir la sécurité . Le fichier ci-contre décrit les principales exigences pour ces raccordements .

### Rappel sur les classes de sécurité selon la NFC 15-100

**Raccordement des cellules à la terre**

**Extrait: NFC 15-100**

**237.2**  
**materiel de la classe I**  
 matériel dans lequel la protection contre les chocs électriques ne repose pas uniquement sur l'isolation principale, mais qui comporte une mesure de sécurité supplémentaire sous la forme de moyens de protection supplémentaires. Cela peut être un conducteur de protection ou un dispositif de protection mis à la terre, faisant partie du câblage fixe de l'installation, d'une manière telle que des parties conductrices accessibles ne puissent devenir dangereuses en cas de défaut de fonctionnement.

**NOTE** - Pour un matériau destiné à être utilisé avec un câble souple, ces moyens comprennent un conducteur de protection mis à la terre relié au bâti par l'intermédiaire d'un disjoncteur de protection.

**Les règles essentielles de la classe I concernant la réalisation de l'équivalente entre toute la masse et la borne de terre reliant le matériel au conducteur de protection de l'installation.**

**558.3.2.1 à 558.3.2.3 Mise à la terre des masses**  
 toutes les masses doivent être reliées directement entre elles soit par des asserrages approuvés ou par un autre moyen équivalent. L'application de l'équivalence entre deux masses nécessite une bonne conductibilité et doit pouvoir supporter le courant maximal de défaut, compte tenu des caractéristiques de l'assurage et de l'isolant.

**La liaison électrique entre toutes les masses doit être exécutée de telle façon que le débranchement de l'une de ces masses n'affecte pas la continuité de service ou d'urgence, ne porte pas atteinte à la continuité électrique du circuit de protection.**

Pour raccorder le conducteur de protection extérieur, une borne assurant un contact efficace et fiable entre le conducteur de protection et l'isolant doit être prévue et reportée, soit par la douce coloration vert et jaune, soit par le symbole 417.0019.

**558.3.2.4 à 558.3.2.5 Raccordement des conducteurs de protection**  
 Pour chaque arrivée et départ de conducteur de protection, un point de raccordement distinct doit être prévu.

Lorsque le conducteur de protection est incorporé à un câble, il est recommandé de l'écarter des conducteurs actifs de façon à permettre la mise en place d'une pièce de mesure de courant.

L'emploi des éléments de construction de l'ensemble comme conducteurs de protection est permis si ces éléments sont fabriqués en métal et sont utilisés conformément aux exigences respectées.

L'emploi des éléments de construction comme conducteur neutre et PEN est interdit.

Lorsque des appareils électriques non alimentés en TBSI ou TBTF (voir 411.3) sont montés sur des portes ou des couvercles, les solutions suivantes sont à considérer :

- les masses doivent être reliées directement entre elles et entre elles et la terre par les portes ou couvercles ;
- les portes ou couvercles en matériaux conducteurs doivent être reliés électriquement par un conducteur de protection aux éléments conducteurs de l'installation. La section de ce conducteur de protection doit être au moins égale à la section de l'appareil dont le port de la porte ou le couvercle et ayant le plus grand courant attendu.

Dans le cas de portes et couvercles ne portant pas d'appareils électriques ou ne supportant que des appareils de classe II TBSI ou TBTF, la protection contre les chocs électriques n'est pas nécessaire. Dans ce cas, les éléments de fixation métalliques usuels (chamères, loquets, etc.) sont régulés assurent suffisamment la continuité de la masse.

Si la porte ou le couvercle est en matériau isolant et comporte des appareils électriques alimentés sous une tension supérieure à la limite de la très basse tension, avec des masses accessoires de l'appareil, celle-ci doivent être reliées au conducteur de protection.

**Classes de sécurité des matériaux selon la NFC15-100**

**237.1**  
**materiel de la classe 0**  
 matériel dans lequel la protection contre les chocs électriques repose sur l'isolation principale. Cela implique qu'aucune mesure n'est prévue pour le raccordement des parties conductrices accessibles, y compris en , à un conducteur de protection faisant partie du câblage fixe de l'installation, la protection en cas de défaut de l'isolation principale reposant sur l'environnement.

**Les matériaux de la classe 0 ne sont plus admis.**

**237.2**  
**materiel de la classe I**  
 matériel dans lequel la protection contre les chocs électriques ne repose pas uniquement sur l'isolation principale, mais qui comporte une mesure de sécurité supplémentaire sous la forme de moyens de protection supplémentaires. Cela peut être un conducteur de protection mis à la terre, faisant partie du câblage fixe de l'installation, d'une manière telle que des parties conductrices accessibles ne puissent devenir dangereuses en cas de défaut de l'isolation principale.

**NOTE** - Pour un matériau destiné à être utilisé avec un câble souple, ces moyens comprennent un conducteur de protection mis à la terre relié au bâti par l'intermédiaire d'un disjoncteur de protection.

**Les règles essentielles de la classe I concernant la réalisation de l'équivalente entre toute la masse et la borne de terre reliant le matériel au conducteur de protection de l'installation.**

**237.3**  
**materiel de la classe II**  
 matériel dans lequel la protection contre les chocs électriques ne repose pas uniquement sur l'isolation principale, mais qui comporte une mesure de sécurité supplémentaire sous la forme de moyens de protection supplémentaires. Cela peut être un conducteur de protection mis à la terre, faisant partie du câblage fixe de l'installation, d'une manière telle que des parties conductrices accessibles ne puissent devenir dangereuses en cas de défaut de l'isolation principale.

**NOTE** - Pour un matériau destiné à être utilisé avec un câble souple, ces moyens comprennent un conducteur de protection mis à la terre relié au bâti par l'intermédiaire d'un disjoncteur de protection.

**Le principe de la classe II est qu'il faut assurer par elle-même la propre sécurité et qu'il ne nécessite pas de mesures supplémentaires pour assurer la protection contre les chocs électriques. Cela signifie que le matériel est conçu de telle manière que tout défaut entre les parties actives et les parties accessibles soit rendu inopérable. Autrement dit, un matériau de classe II possède une protection intégrée contre les chocs électriques et il n'y a pas de mesure de protection supplémentaire à l'exception d'un défaut risquant de proposer un potentiel dangereux vers sa partie active.**

**Il existe deux types de matériau de la classe II, mais qui ont équivalents du point de vue de la sécurité et par conséquent des conditions de protection contre les contacts indirects. Les matériaux de la classe II peuvent être classifiés en deux catégories : les matériaux de classe II qui sont destinés à être utilisés dans les installations domestiques et les matériaux de classe II qui sont destinés à être utilisés dans les installations industrielles.**

## Norme d'installation : la NFC 15-100



La NF 58-311

Cette norme qui est une procédure d'essai est rendue pratiquement obligatoire surtout pour les batteries à recombinaison (appelées improprement étanches) , par la NF C 15-100 au paragraphe 554-2.

En effet cette norme stipule que pour pouvoir utiliser des batteries à recombinaison dans des locaux à usage général il faut qu'elles soient associées à un redresseur-chARGEUR répondant aux prescriptions de la NFC 58-311 .

Si le redresseur-chARGEUR ne répond pas à cette exigence, le volume d'air de renouvellement doit être calculé comme pour des batteries ouvertes ce qui signifie que les batteries doivent être installées dans des locaux spécifiques.

## Tension d'essai des appareils



Les essais diélectriques doivent être faits sur chacun des appareils produits (essais de série)

Selon les normes utilisées des valeurs différentes peuvent être demandées .

Les convertisseurs doivent satisfaire à la norme CEI 60146-1-1 pour les essais demandés par de nombreux clients

Les niveaux demandés par cette norme sont indiqués dans le tableau ci-contre

Tensions d'essai ca ou cc applicables aux équipements directement raccordés au secteur basse tension

Colonne 1	2	3
	Tensions d'essai (V)	
Tension d'isolation assignée (V) (voir 3.12. 9)	c.a. (valeur efficace)	c.c.
≤ 50	1 250	1 770
100	1 300	1 840
150	1 350	1 910
300	1 500	2 120
600	1 800	2 550
1 000	2 200	3 110

L'interpolation est admise

## Tension d'essai des appareils

**axid**  
POWELECDESIGNS

Tableau 8 – Tableau des tensions d'essai

Par ailleurs les transformateurs doivent être conformes à la norme EN 61558-1

Les niveaux demandés par cette norme sont indiqués dans le tableau ci-contre. Les niveaux de tension pour l'isolation renforcée correspondant à la TBTS sont indiqués

Points d'application de la tension d'essai	Tension locale				
	<50	150	300	600	1 000
1) Entre parties actives des circuits primaires et parties actives des circuits secondaires (isolation principale)	250	1 400	2 100	2 500	2 750
2) Entre parties actives des circuits primaires et parties actives des circuits secondaires (isolation double ou renforcée)	500	2 800	4 200	5 000	5 500
3) A travers l'isolation principale ou supplémentaire, entre:	250	1 400	2 100	2 500	2 750
a) les parties actives de polarité différente					
b) les parties actives et la masse si elle est destinée à être connectée au conducteur de protection					
c) les parties métalliques accessibles et une tige de métal de même diamètre que le câble souple (ou une feuille métallique enroulée autour du câble) insérée dans les traversées, dispositifs de protection et d'arrêt, et dispositifs analogues					
d) les parties actives et une partie métallique intermédiaire					
e) les parties métalliques intermédiaire et la masse					
4) A travers l'isolation renforcée, entre la masse et les parties actives	500	2 800	4 200	5 000	5 500

\* Les valeurs de tension d'essai pour les valeurs intermédiaires de tension locale sont obtenues par interpolation entre les valeurs du tableau.

## Tension d'essai des appareils

**axid**  
POWELECDESIGNS

Nous devons, pour les essais, retenir les valeurs les plus élevées des divers tableaux ce qui donne la synthèse ci-dessous

Tension assignée			Tensions d'essai					Tensions retenues		
			CEI 60950-1		CEI 60 146-1-1					
			renforcée	renforcée	renforcée					
≤ 50	1000	2000	1250	250	500	1000	1250	2000		
≤ 60	1000	2000	1260	415	730	1000	1260	2000		
100	1000	2000	1300	825	1650	1500	1500	2000		
130	1000	2000	1330	2340	2340	1500	1500	2340		
150	1500	3000	1350	2800	2800	1500	1500	2800		
250	1500	3000	1450	1870	3700	1500	1870	3700		
300	1605	3000	1500	2100	4200	1890	2100	4200		
400	1834	3000	1600	2230	4470	1890	2230	4470		
600	2225	3000	1800	2500	5000	1890	2500	5000		

## PARTIE IV – INTEGRATION DANS LES SYSTEMES

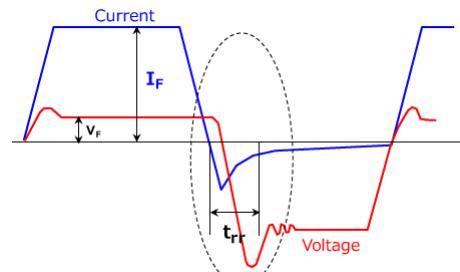
**axid**  
POWELECDESIGNS

### La CEM en Electronique de Puissance

Roland d'Authier – Axid

### Les spécificités de l'électronique de puissance

**axid**  
POWELECDESIGNS



- Forts courants +  $dI/dt$
- Fortes tensions +  $dV/dt$
- Des isolments entre zones
- Des selfs et des transformateurs
- PCB de grandes dimensions (-> capas)
- Switching de plus en plus rapide (jusqu'à 1MHz avec SiC ou GaN)
  
- Plus, bien sûr, l'électronique « comme d'habitude »:
  - Cœur microcontrôleur / DSP
  - Mesures analogiques
  - Bus de com (BusCan, Rs485, Ethernet, USB, Bluetooth,...)

## Accroissement du bruit

**axid**  
POWELECDESIGNS

### ▪ Technologies des composants:

- Miniaturisation des convertisseurs => augmentation des fréquences
- DC-DC : 50 kHz à 500 kHz en 10 ans ... actuellement jusqu'à 1 MHz

### ▪ Diminution des temps de commutation

- => diminution des pertes
- => miniaturisation
  - Maîtrise des procédés de fabrication (motifs ...),
  - Structures innovantes (COOLMOS, IGBT Trench ...),
  - Nouveaux matériaux (SiC, GaN)

### ▪ Augmentation des contraintes de CEM

- Augmentation des dV/dt
- Augmentation des dI/dt
- Drivers

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

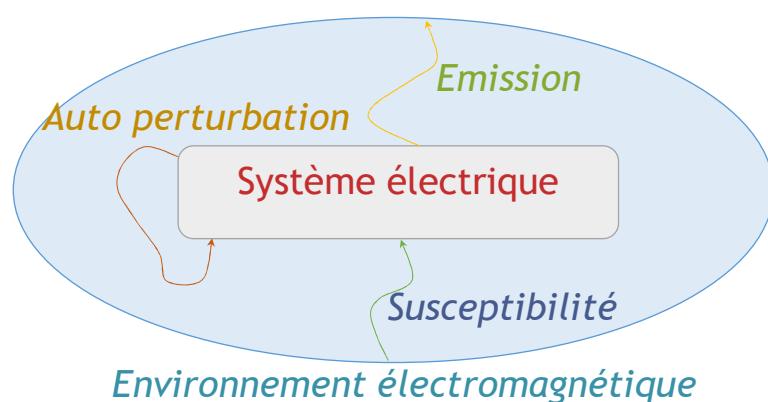
3

Roland D'AUTHIER, R&D Ing.

3

## Représentation des 3 composantes CEM

**axid**  
POWELECDESIGNS



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

4

Roland D'AUTHIER, R&D Ing.

4

## Les perturbations émises par un convertisseur

The diagram illustrates a power converter circuit with the following components and connections:

- ENTRÉE (3):** Input stage with two diodes connected to ground.
- ZC1:** Common-mode扼抗器 (common-mode choke) consisting of two inductors in series with the input lines.
- UMD:** Common-mode扼抗器 (common-mode choke) located between the input and output stages.
- Conducteur PE (Ground wire):** Ground connection for the input stage.
- châssis conducteur (Chassis conductor):** Chassis connection point.
- ZC2:** Common-mode扼抗器 (common-mode choke) located between the output stage and the output line.
- UMD:** Common-mode扼抗器 (common-mode choke) located between the output stage and the output line.
- SORTIE (4):** Output stage with a load resistor  $Z$ .
- Source : AEMC**

Numbered arrows indicate noise emission paths:

- 1 Mode commun – Entrée à châssis:** Noise from the input stage entering the chassis.
- 2 Mode commun Entrée à Sortie:** Noise from the input stage entering the output line.
- 3 Mode différentiel en entrée:** Noise from the input stage entering the differential mode path.
- 4 Mode différentiel en sortie:** Noise from the output stage entering the differential mode path.
- 5 Rayonnements électromagnétiques (E & H):** Electromagnetic radiation (E & H) from the output stage.

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

5

Roland D'AUTHIER, R&D Ing.

5

## Mode commun et mode différentiel

The diagram shows two modes of signal transmission:

- Mode Commun:** Two parallel lines carry current  $I_{MC}$  in the same direction. The voltage  $U_{MC}$  is measured between these two lines and the common ground reference.
- Mode Différentiel:** Two parallel lines carry currents  $I_{MD}$  in opposite directions. The voltage  $U_{MD}$  is measured between the two lines.

Annotations provide context:

- Mode Commun:** "C'est LE problème de la CEM" (This is THE problem of EMI).
- Mode Différentiel:** "C'est le mode « normal » de transmission de la puissance" (This is the normal mode of power transmission).

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

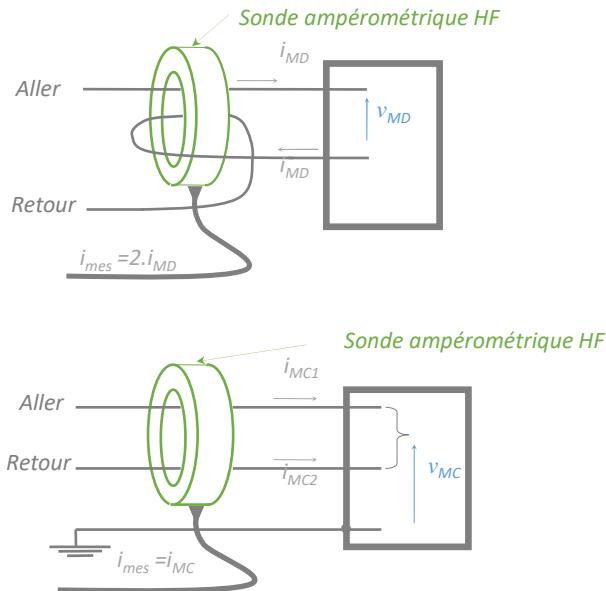
6

Roland D'AUTHIER, R&D Ing.

6

## Mesures du mode commun et différentiel

**axid**  
POWELECDESIGNS



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

7

Roland D'AUTHIER, R&D Ing.

7

## Normes (non exhaustif)

**axid**  
POWELECDESIGNS

### ■ Emission

- NF EN 55011 ( EN 55011 = CISPR11) appareils industriels, scientifiques, médicaux
- NF EN 55014 ( EN 55014 = CISPR14) appareils électrodomestiques et analogues
- NF EN 55022 ( EN 55022 = CISPR22) appareils de traitement de l'information
- NF EN 61000-3-2 ( CEI 61000-3-2 ) Harmoniques pour  $I \leq 16 A$
- NF EN 61000-3-12 ( CEI 61000-3-12) Harmoniques pour  $I \leq 75 A$

### ■ Immunité (essais NF EN et CEI)

- NF EN 61000-4-2 : décharges électrostatiques
- NF EN 61000-4-3 : champs rayonnés
- NF EN 61000-4-4 : transitoires rapides
- NF EN 61000-4-5 : ondes de choc
- NF EN 61000-4-6 : tensions HF induites
- NF EN 61000-4-8 : champ magnétique 50/60 Hz
- NF EN 61000-4-9 : champ magnétique impulsionnel
- NF EN 61000-4-10 : champ magnétique oscillatoire amorti
- NF EN 61000-4-11 : creux de tension et interruptions brèves
- NF EN 61000-4-12 : ondes oscillatoires
- NF EN 61000-4-13 : harmoniques et inter-harmoniques

### ■ DO160G aviation ...

- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

8

Roland D'AUTHIER, R&D Ing.

8

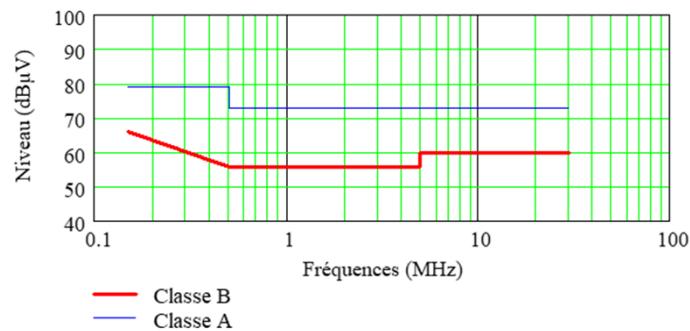
## Gabarits classe A et B



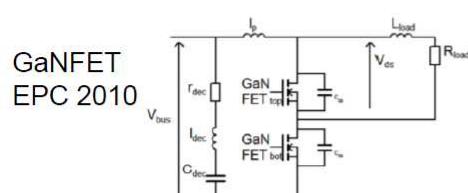
- Les spécifications des normes relatives aux perturbations conduites dans la bande des fréquences radio (150kHz-30MHz) se divisent en deux catégories :

- La Classe A, définit le niveau d'émission pour des appareils destinés au secteur industriel,
- La Classe B, certainement non la moindre, est réservée au secteur domestique et hospitalier.

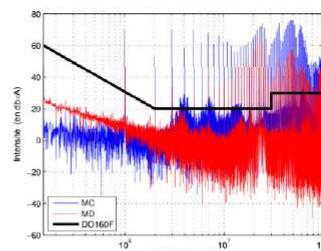
$$dB\mu V = 20 \cdot \log \left( \frac{V_f}{1\mu V} \right)$$



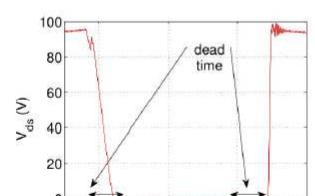
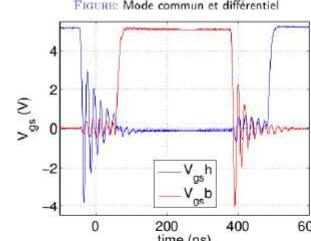
## Exemple : commutation des composants GaN



(a) Schéma du bras d'onduleur + la charge



Mesures Sur RSIL (DO160)

(a)  $V_{ds}$  sur un cycle(b)  $V_{gs}$  sur un cycle

Source : CNRS

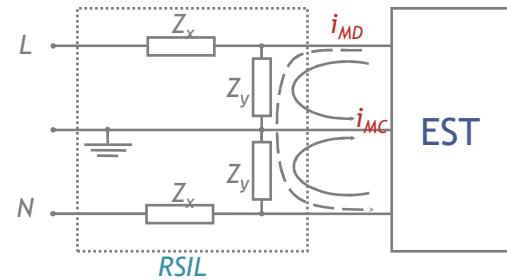
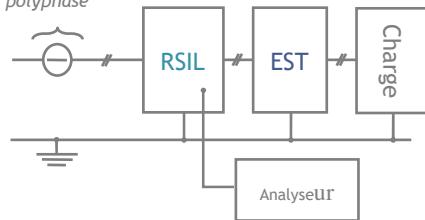
FIGURE: Fonctionnement du bras pour une fréquence de 1 MHz

## Le RSIL – Réseau Stabilisateur d'Impédance de Ligne

**axid**  
POWELECDISIGNS

- Objectif = collecter l'ensemble des courants haute fréquence générés par l'EST
- 150kHz - 30MHz

Système d'alimentation continu ou polyphasé



- AXID – Power Electronics Design Office - www.axid-system.com -

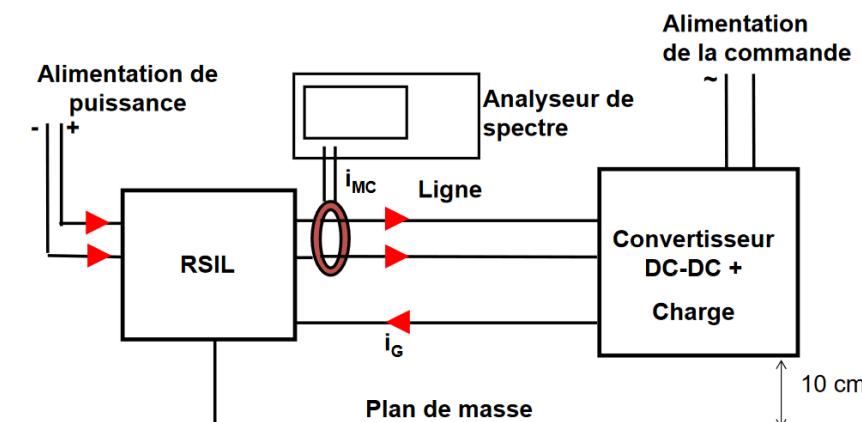
11

Roland D'AUTHIER, R&D Ing.

11

## Mesure des perturbations de mode commun (MC)

**axid**  
POWELECDISIGNS



**Mesure du courant de mode commun  $I_{CM}$**

Source : L2EP

- AXID – Power Electronics Design Office - www.axid-system.com -

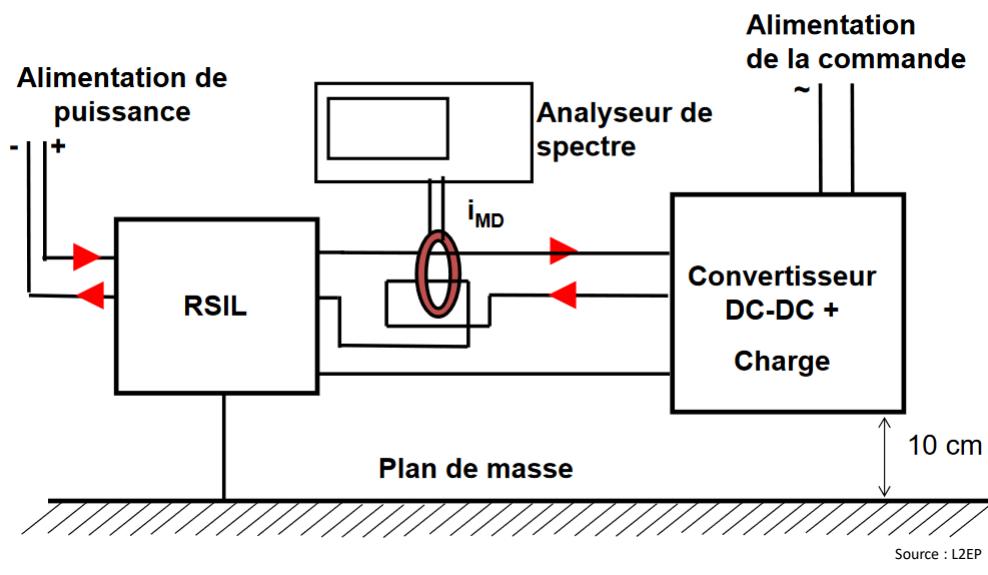
12

Roland D'AUTHIER, R&D Ing.

12

## Mesure de perturbation de Mode Différentiel (MD)

**axid**  
POWELECDISEGNS



Source : L2EP

- AXID – Power Electronics Design Office - www.axid-system.com -

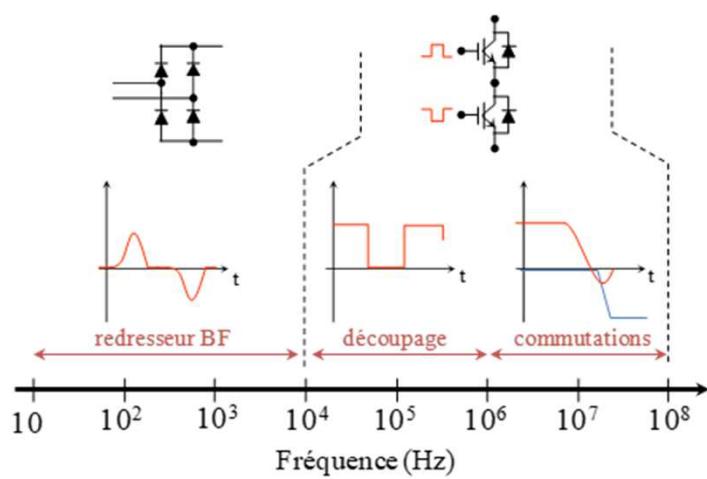
13

Roland D'AUTHIER, R&D Ing.

13

## Plages spectrales en électronique de puissance

**axid**  
POWELECDISEGNS

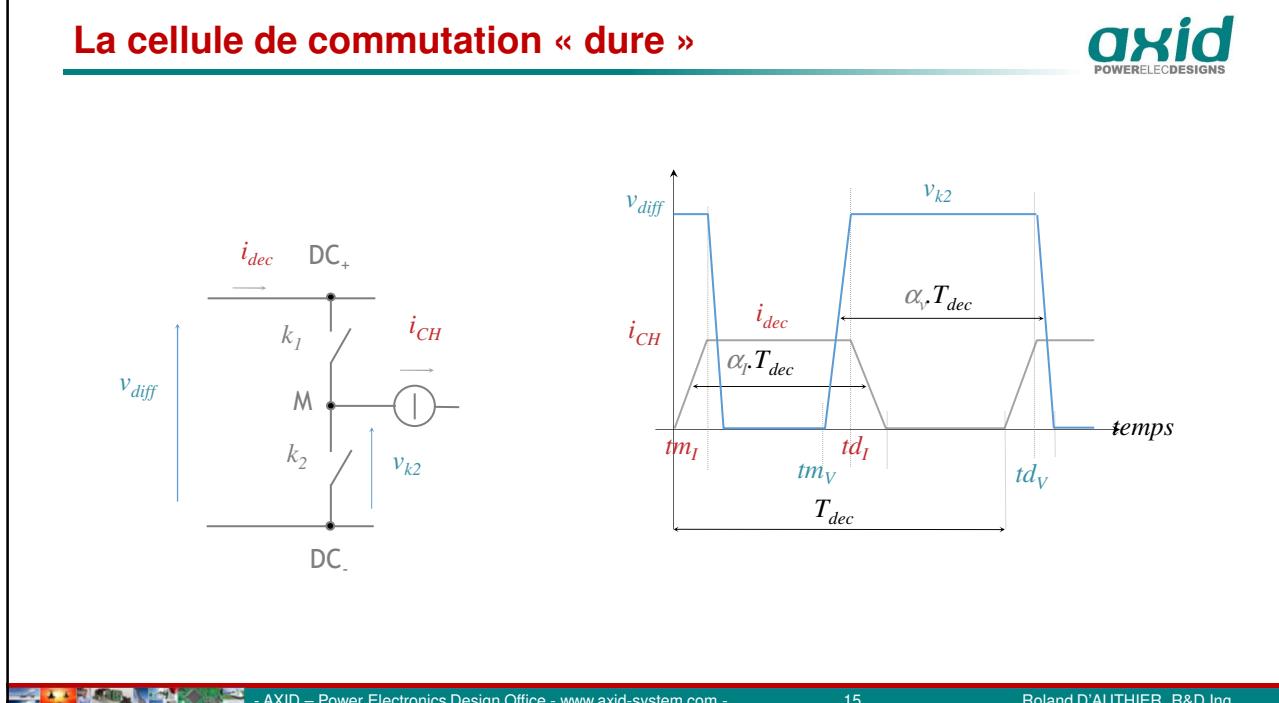


- AXID – Power Electronics Design Office - www.axid-system.com -

14

Roland D'AUTHIER, R&D Ing.

14

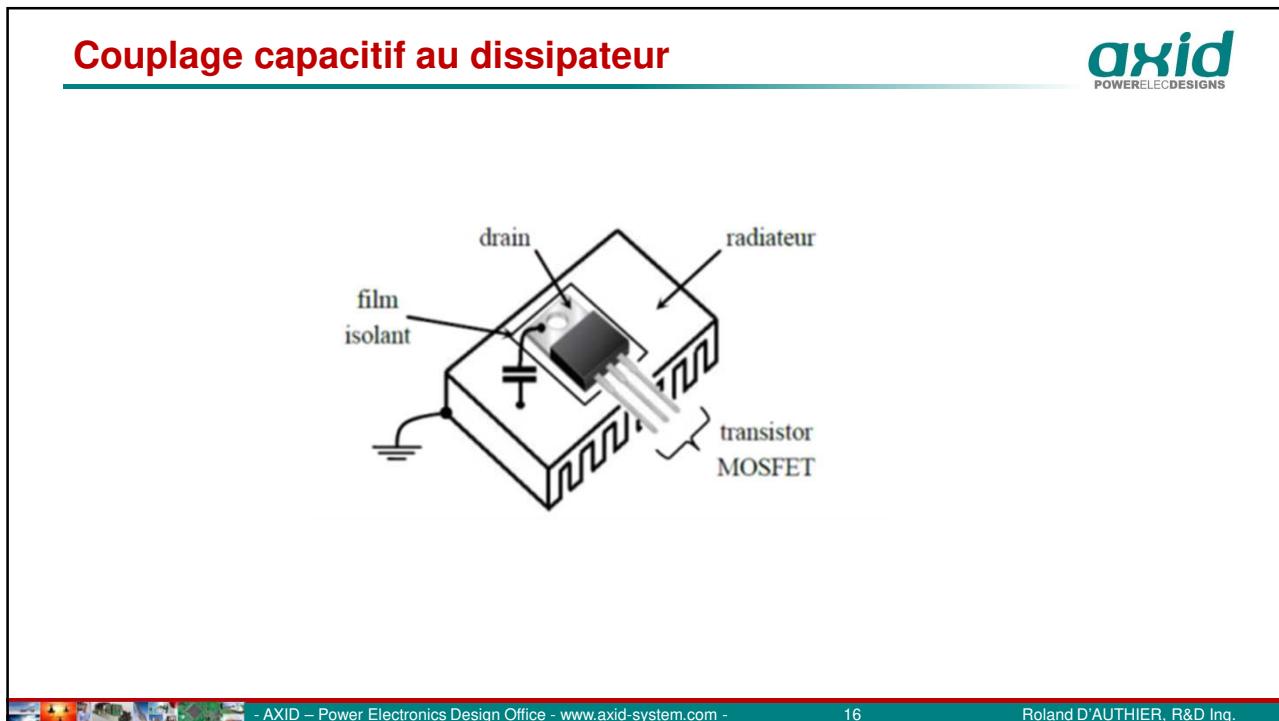


15

- AXID – Power Electronics Design Office - www.axid-system.com -

15

Roland D'AUTHIER, R&D Ing.

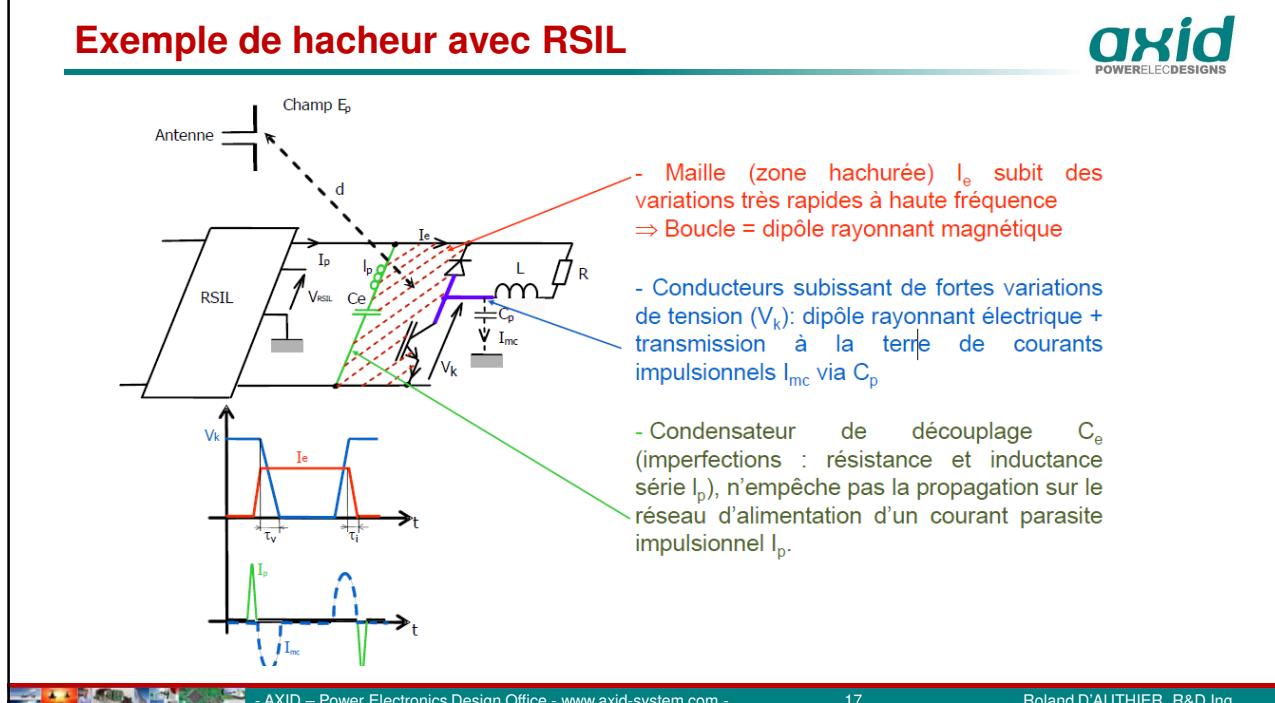


16

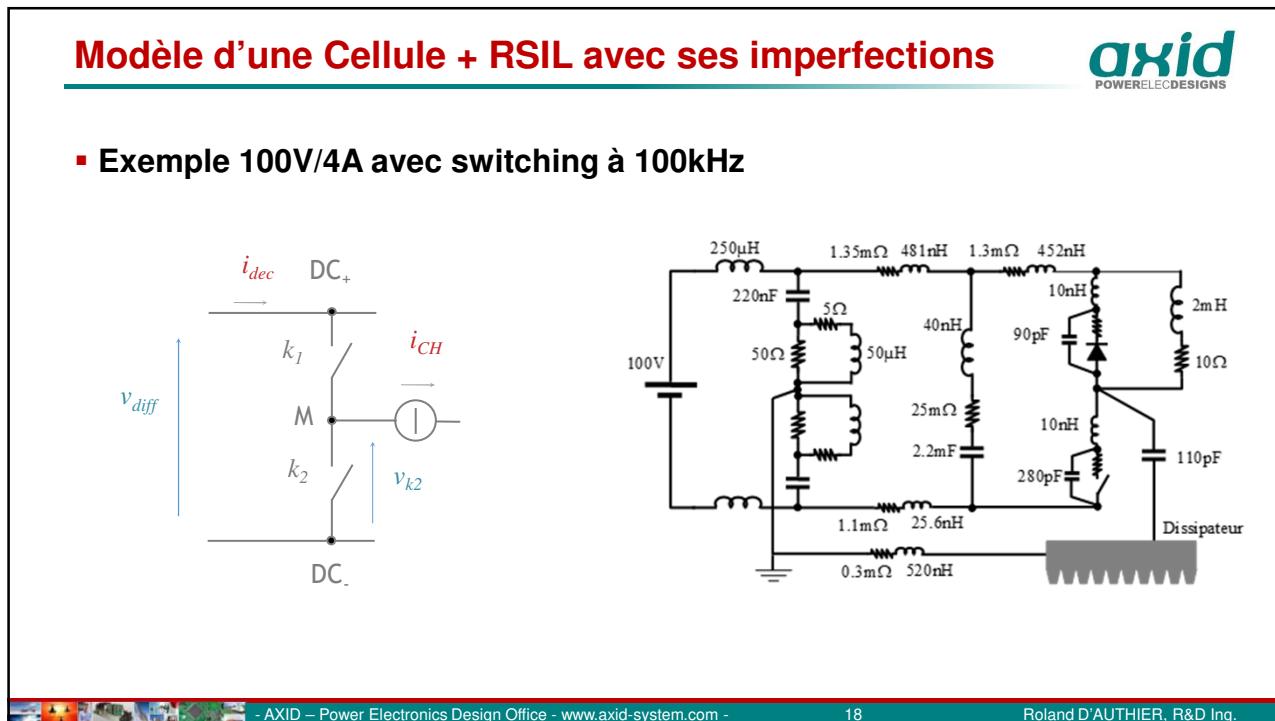
- AXID – Power Electronics Design Office - www.axid-system.com -

16

Roland D'AUTHIER, R&D Ing.



17



18

## Couplages – sources vers victimes

**axid**  
POWER ELEC DESIGNS

### ▪ Impédances communes

- Vigilance avec forts courants -> des plans obligatoires

### ▪ Couplage capacitif à châssis

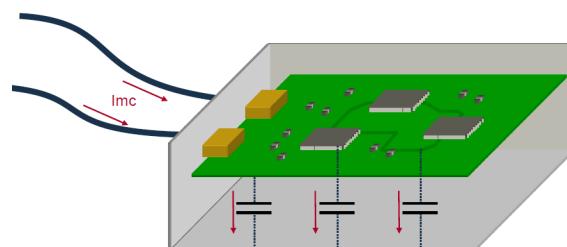
- Transistors <-> dissipateur
- Fuites inévitables avec des forts dV/dt

### ▪ Couplage champ à boucle

### ▪ Couplage champ à fil

### ▪ Diaphonie capacitive

### ▪ Diaphonie inductive



## Plan de masse : impédance

**axid**  
POWER ELEC DESIGNS

### ▪ En BF $R = \frac{17}{e}$

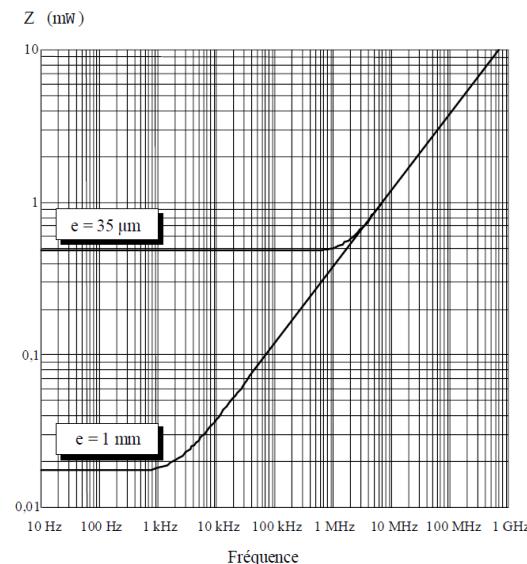
- R impédance par carré (mΩ)
- e épaisseur du plan (μm)

### ▪ En HF $Z = 370 \sqrt{F}$

- Z impédance par carré (mΩ)
- F fréquence en MHz

### ▪ Aucune dépendance

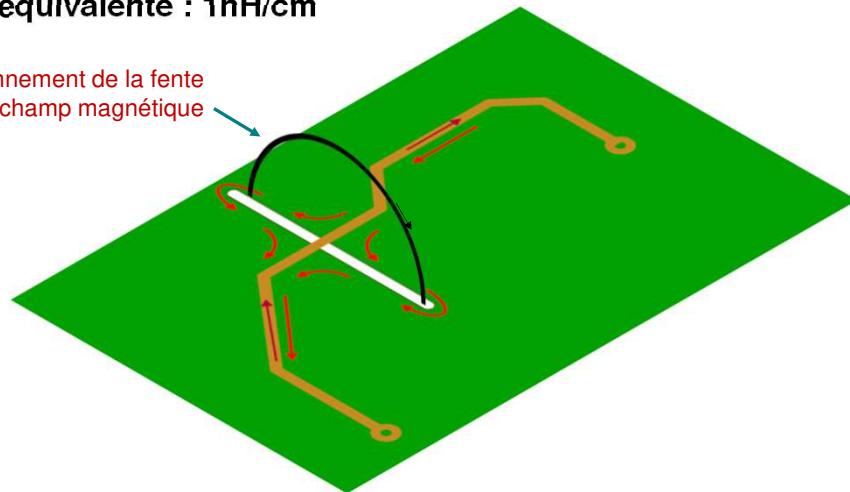
- de la distance si carré (plan)



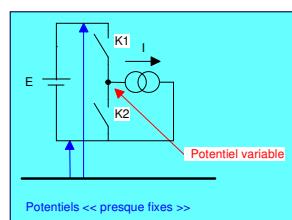
## Plan de masse : la fente interdite

- Self équivalente :  $1\text{nH/cm}$

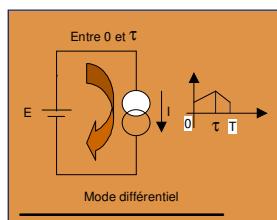
Rayonnement de la fente  
en champ magnétique



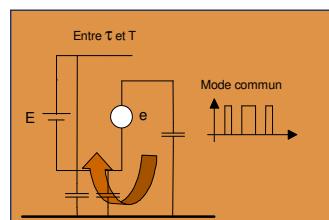
## La cellule de commutation perturbe



- K1 et K2 ne peuvent être fermés simultanément car alors, il y aurait un court-circuit de la source de tension.  
- Afin d'éviter l'ouverture de la source de courant il est nécessaire qu'il y ait toujours un interrupteur fermé. Les commandes de K1 et K2 sont donc complémentaires.



MD : Lié à la forme d'onde globale



MC : Lié à la commutation

## Les composants bobinés

**■ Ils ont mauvaise réputation**

Transformateur d'isolement galvanique

dB $\mu$ V

Hz

• Justifiée en champ proche :

Appareil horizontal-Polarisation vertical-Batteries à gauche

dBm

Hz

• Négligeable en champ lointain : « décroissance rapide »

- AXID – Power Electronics Design Office - www.axid-system.com -

23

Roland D'AUTHIER, R&D Ing.

## Points chauds

**■ Bras d'onduleur**  
Hacheur série

MD : facile, rien à faire  
MC : plus difficile

**■ Buck**  
Hacheur parallèle

- AXID – Power Electronics Design Office - www.axid-system.com -

24

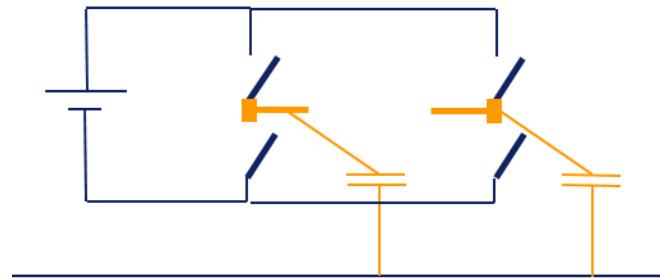
Roland D'AUTHIER, R&D Ing.

## Points chauds

**axid**  
POWELECDESIGNS

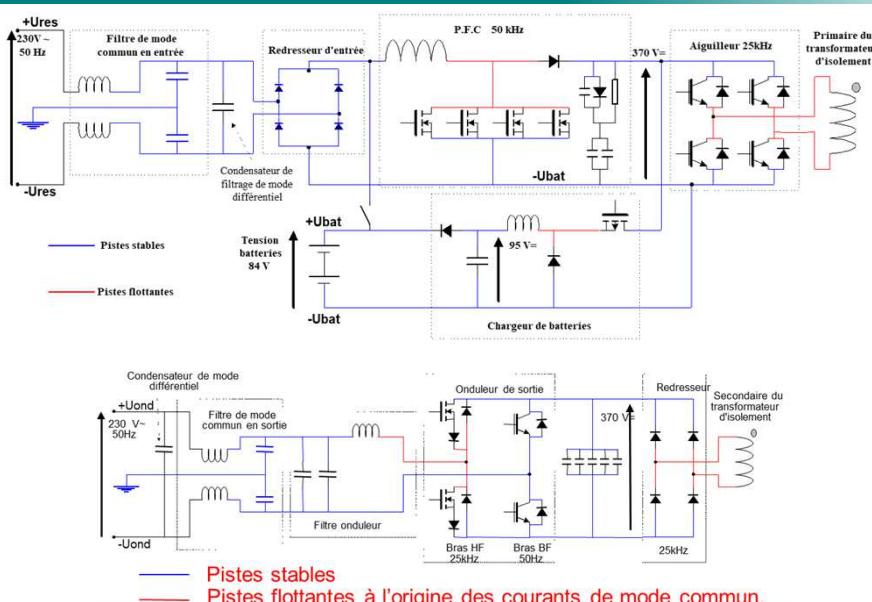
### ■ Onduleur

- Recyclage théoriquement possible des courants de mode commun mais difficilement « industrialisable »



## Exemple d'un onduleur UPS

**axid**  
POWELECDESIGNS



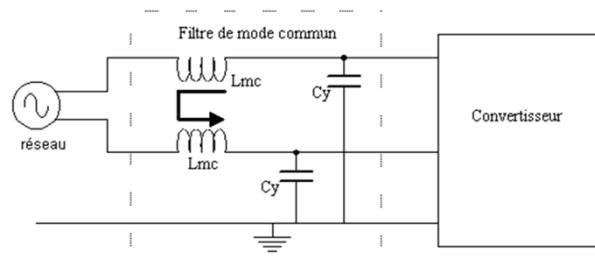
## Réduction des perturbations

### Perturbations

- Conduites 150 kHz-30 MHz
- Rayonnées 30MHz-1GHz
- 150 kHz-5 MHz
  - Filtre de mode commun
  - Filtre de mode différentiel
  - (avec selfs et condensateurs)
- 5 MHz-200 MHz
  - Filtre LC
  - (avec ferrites CMS ou tores et condensateurs)
- 200 MHz-1 GHz
  - Routage des cartes

## Filtre de mode commun

- En HF le courant prend le chemin le moins impédant



Les deux inductances de mode commun sont bobinées sur un même tore de manière à ce que les flux se compensent lorsque le courant de mode différentiel circule.

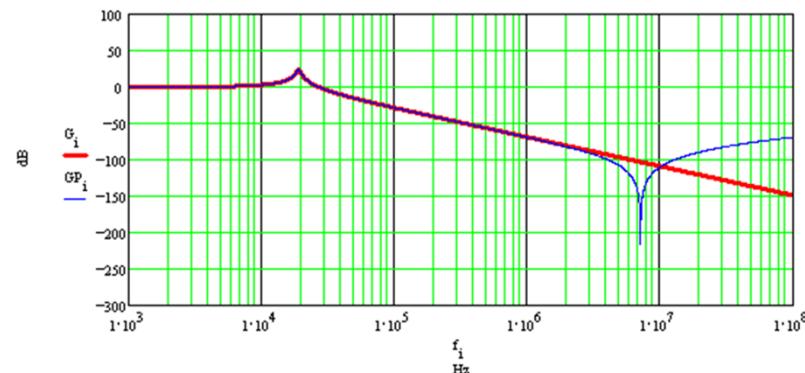
Les inductances ne perturbent donc pas le fonctionnement du convertisseur.

La valeur de l'inductance de mode commun est alors calculée à partir de la valeur du condensateur Cy et de la fréquence de coupure du filtre.

## Filtre de mode commun

**axid**  
POWER ELEC DESIGNS

### ▪ Gain du filtre de mode commun avec et sans parasites (selfs)

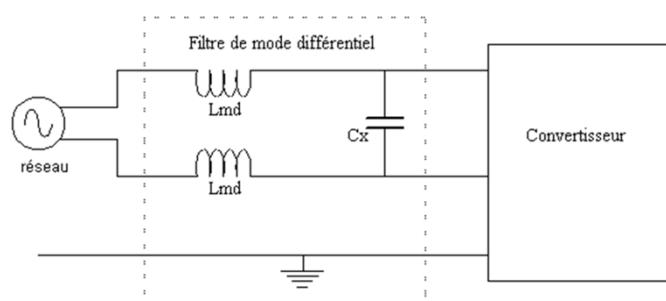


$G_i$  : Filtres avec éléments parasites

$G_{pi}$  : Filtre théorique

## Le filtre de mode différentiel

**axid**  
POWER ELEC DESIGNS



Pour des raisons de coût, il est souvent réalisé à partir de l'inductance de fuite du tore de mode commun.

La fréquence de coupure du filtre ainsi réalisé, est alors obtenue en adaptant la valeur du condensateur  $C_x$  qui cette fois n'est pas limitée à cause des courants de fuite.

## Réduction des champs rayonnés



### ■ Bloquer les courants de MC vers :

- le réseau
- la charge
- un autre convertisseur
- -> « Recyclage » au plus près de chaque convertisseur

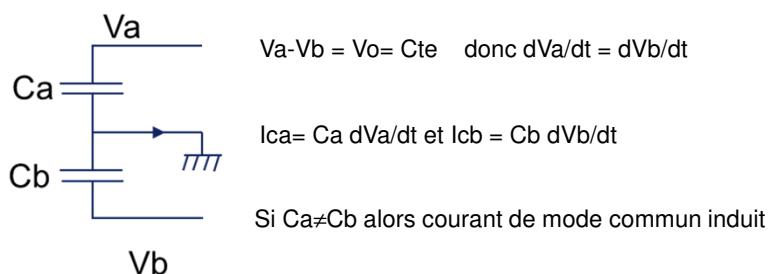
### ■ Grace à des filtres passifs de MC

- ferrites (problème de calibre en courant)
- attention aux problèmes de conversion dus aux dissymétries des condensateurs
- Conversion Mode Différentiel--> Mode Commun

## Symétrie des filtres



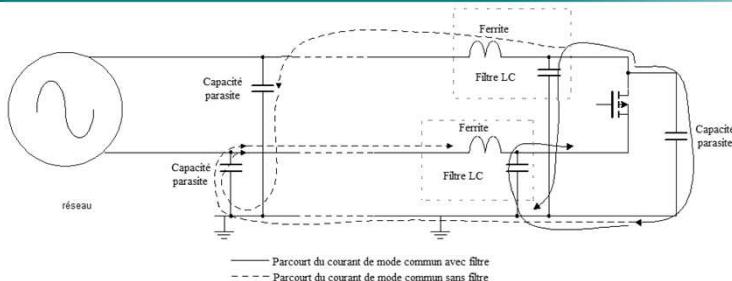
### ■ Conversion Mode Différentiel--> Mode Commun



## Les ferrites

- Les filtres de mode commun ou de mode différentiel placés en entrée des convertisseurs ont donc une efficacité limitée en fréquence. Au-delà de 5Mhz, ils font apparaître des résonances parasites pouvant augmenter les niveaux de perturbation. Il va donc falloir ajouter au sein du convertisseur de nouveaux filtres, efficaces à partir de 5MHz. Toutefois, il est important que ces nouveaux filtres ne résonnent pas avec les filtres d'entrée.
- Ceci justifie l'emploi de composant ferrite pour effectuer l'inductance du filtre. Les ferrites possédant une impédance bien définie dans un domaine de fréquence déterminé et variant selon le type de matériau utilisé .Ainsi il est possible, avec différents matériaux et en adaptant la valeur du condensateur, de fabriquer des filtres LC pouvant être efficace sur des plages de fréquence allant de 5MHz à 200MHz.

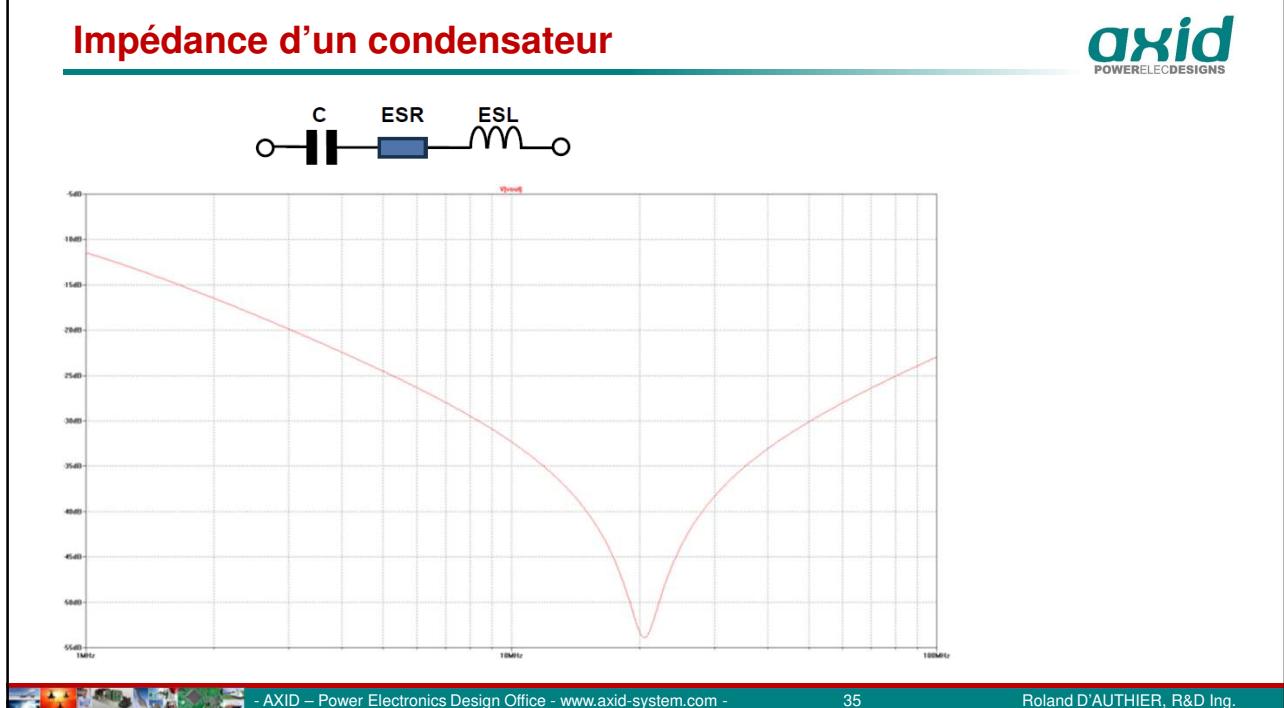
## Quelle ferrite, quel condensateur?



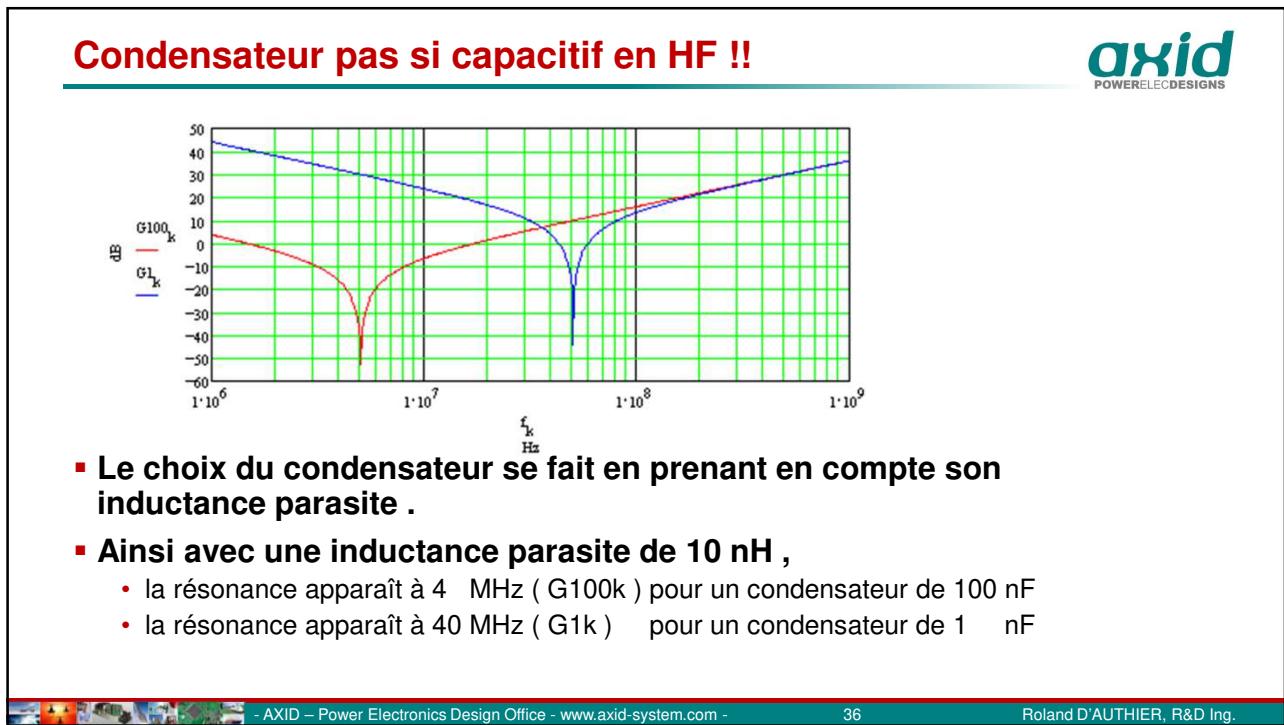
- Les ferrites augmentent l'impédance des pistes en HF.

- Les condensateurs

- près des sources de perturbation -> chemin de faible impédance .
- Les courants MC se referment par ces condensateurs.
- Condensateurs CMS ou
- Augmentation de la surface de certaines pistes
  - -> augmenter la capacité piste, pour la HF.



35

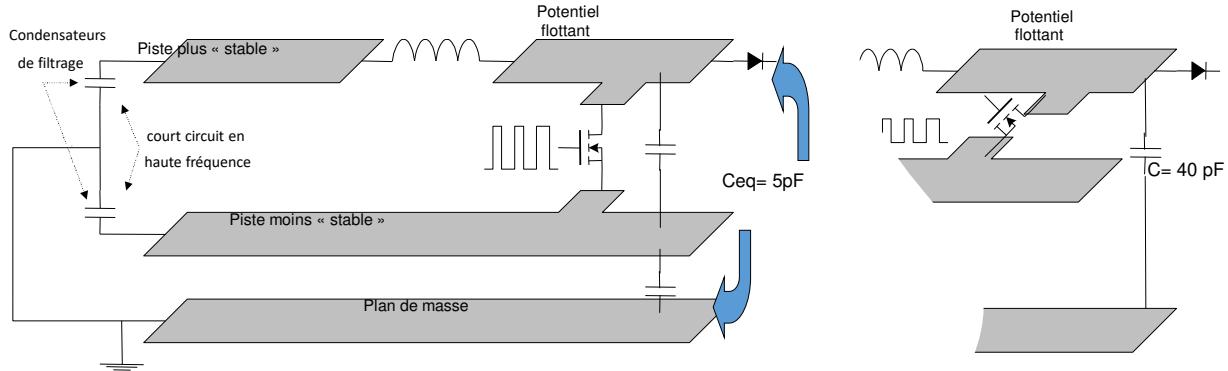


36

## Piste écran entre point chaud et plan de masse

**axid**  
POWER ELEC DESIGNS

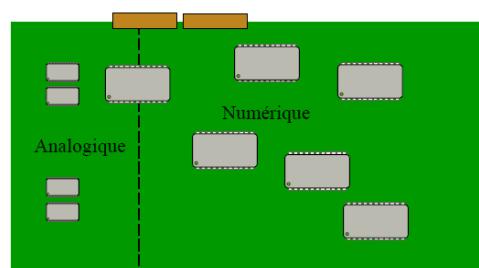
- Minimise la capacité parasite vers le plan de masse



## Plans de masse

**axid**  
POWER ELEC DESIGNS

- Placement des composants
  - Séparation des parties analogiques et numériques
- Gestion des masses
  - Utiliser un plan de masse **UNIQUE** analogique / numérique
  - Pas de séparation des masses ou
  - Pas de fente dans le plan de masse



## Exemples de filtres complets

**axid**  
POWELECDESIGNS

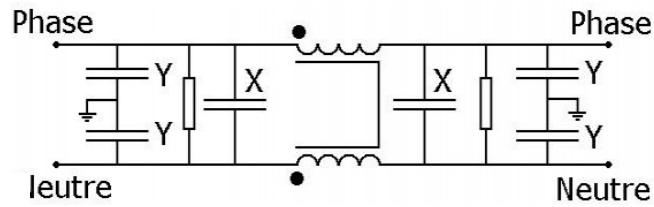
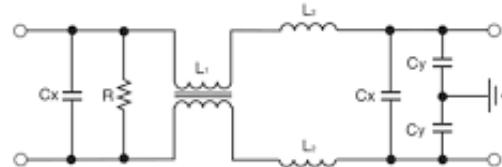
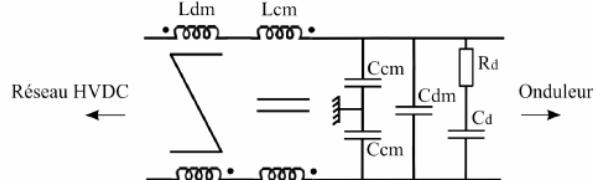


Figure 19: Typical structure of power supply EMC filters



Cx: "X" capacitor  
 L<sub>c</sub> : Common mode choke coil  
 L<sub>d</sub> : Differential mode inductance  
 (Usually L<sub>d</sub> leakage inductance components are utilized.)  
 Cy: "Y" capacitor



## Exemples de routage multicouche

**axid**  
POWELECDESIGNS

### Sur un PCB 6 couches zone puissance

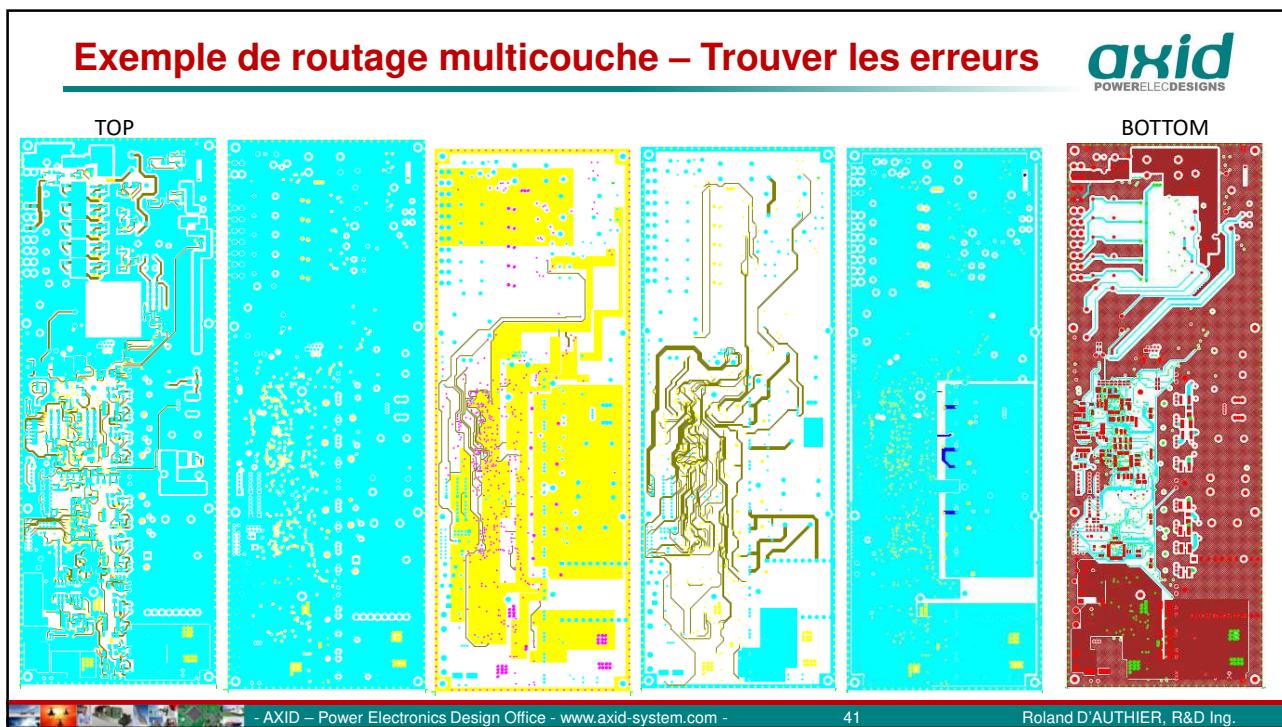
- 1 : Top : tension stable 400V en plan
- 2 : Plan de référence
- 3 : Pistes chaudes compactes
- 4 : Pistes chaudes compactes
- 5 :
- 6 : Bottom : tension stable 0v en plan

### Sur un PCB 4 couches zone contrôle

- 1 : Top signaux
- 2 : plan de référence
- 3 : Alims
- 4 : signaux
- 5 : 0V
- 6 : Bottom : Signaux

### Remplissage à l'anglaise sur toutes les couches avec plan stable

- attention si passage à la vague -> « maillage 1mm » en bottom



41

**PARTIE IV – INTEGRATION DANS LES SYSTEMES**

**axid**  
POWELECDESIGNS

## SOFT vs HARD Switching - Formation Electronique de Puissance

### ZVS ZCS démystification

Roland d'Authier - Axid

- Power Electronics Design Office - www.axid-system.com -

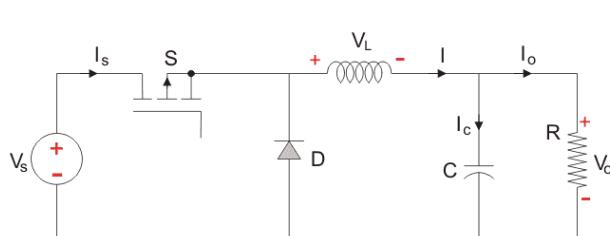
1

1

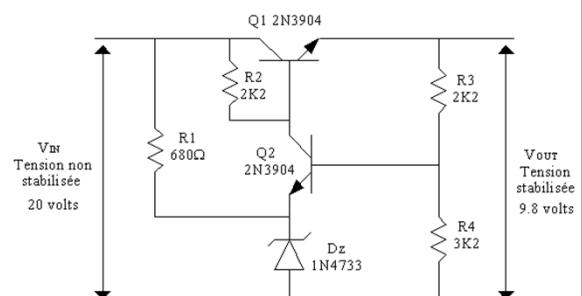
## Alimentation à découpage

**axid**  
POWELECDESIGNS

- Plus compacte et plus légère qu'une alimentation linéaire
- Meilleur rendement, moins de dissipation
- Commutation de MOSFET de quelques kHz à plusieurs centaines de kHz
- Pollution CEM
- Ripple plus important



**VS**



- AXID – Power Electronics Design Office - www.axid-system.com -

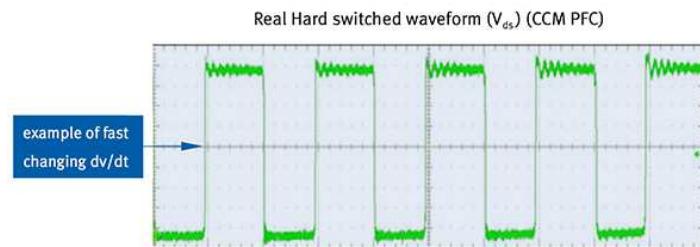
2

2

## Commutations

**axid**  
POWELECDESIGNS

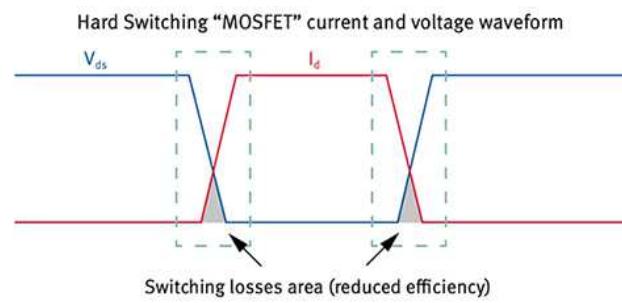
- Les fabricants de MOSFET augmentent le dv/dt et le di/dt
  - Avantage -> Chevauchement réduit ou évité, moins de pertes, plus de rendement
  - Inconvénient -> augmentation des perturbations électromagnétiques car front très pentus



## Commutation dure

**axid**  
POWELECDESIGNS

- Chevauchement courant et tension dans deux cas :
  - Fermeture du MOSFET, si la tension  $V_{ds} > 0$
  - Ouverture du MOSFET, si le courant  $I_d > 0$
- Engendre des pertes à chaque commutation et fait chauffer le MOSFET
- Limite la montée en fréquence et donc la réduction des magnétiques



## Pertes commutation dans un MOSFET en hard-switching

**axid**  
POWELECDISEGNS

- Calcul des pertes au moment des commutations

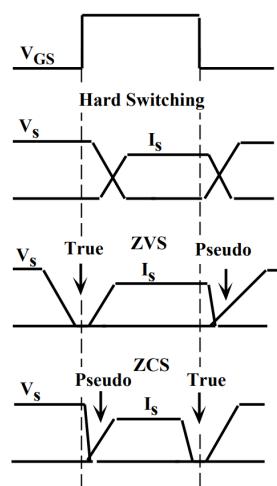
$$P_{sw} = \frac{1}{2} \times V_{in} \times I_o \times (t_r + t_f) \times F_{sw} \quad [W]$$

- $V_{in}$  : Input Voltage [V]
- $I_o$  : Output current [A]
- $t_r$  : High – side MOSFET rise time [sec]
- $t_f$  : High – side MOSFET fall time [sec]
- $F_{sw}$  : Switching frequency [Hz]

## Pseudo soft switching

**axid**  
POWELECDISEGNS

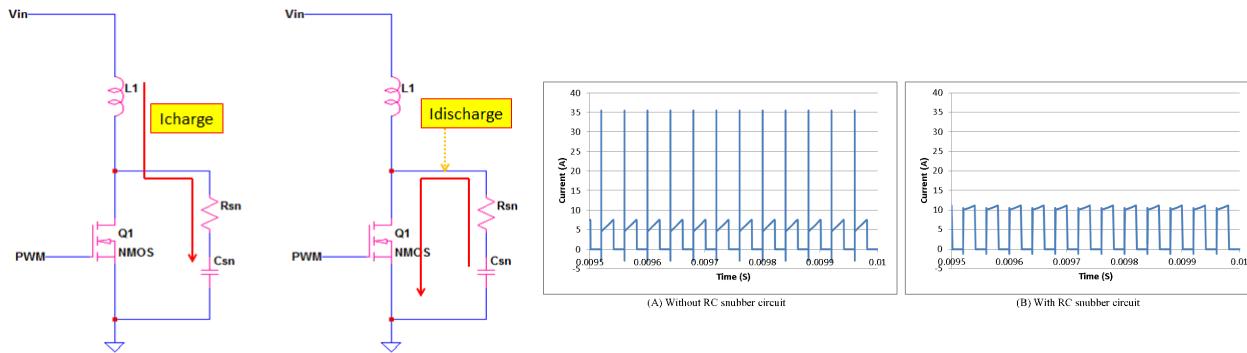
- Voir video Ben Yakov <https://www.youtube.com/watch?v=w4cxLPI2Wsg>



## Snubber

**axid**  
POWELECDESIGNS

- Circuit d'amortissement à base de composants passifs (R, L, C) et diode
- Gommer les pic de tensions et transitoires, notamment durant les commutations
- Réduit les  $di/dt$  et  $dv/dt$



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

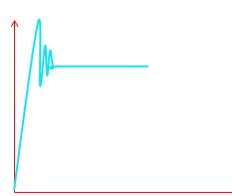
7

7

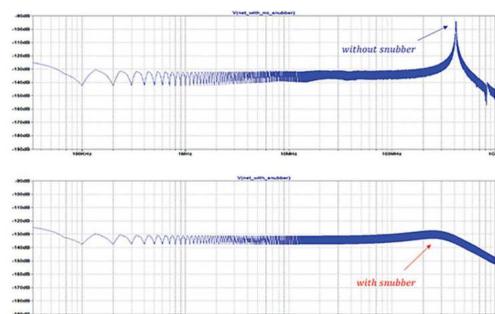
## Snubber

**axid**  
POWELECDESIGNS

Without RC Snubber



With RC Snubber



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

8

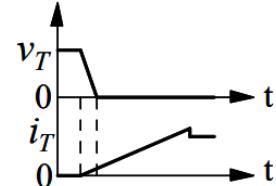
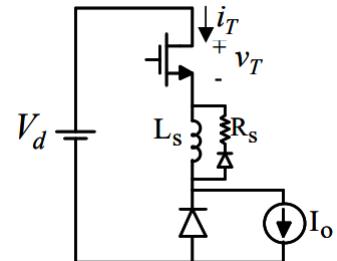
8

4

## Turn-on Snubbers

**axid**  
POWELECDISEGNS

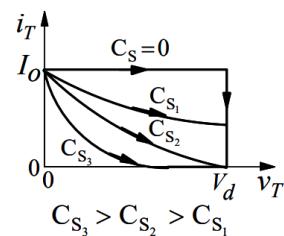
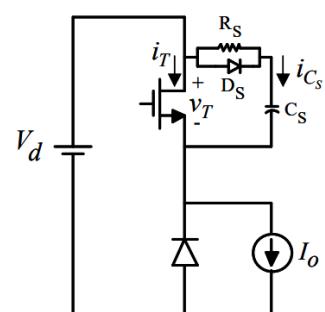
- Rarement utilisé
- A la fermeture du MOSFET
  - $i_T(t) = \frac{V_d}{L_s} t$
  - Faible di/dt
  - Plus faibles pertes à la fermeture
  - Faible courant inverse de recouvrement
- Inconvénient à l'ouverture
  - Énergie dissipée =  $\frac{1}{2} L_i^2$  durant le temps d'ouverture
  - Le temps d'ouverture > 2 à 3 fois la constante de temps  $L_s/R_s$
  - La tension de commutation augmente par  $R_s \times I_o$



## Turn-off Snubbers

**axid**  
POWELECDISEGNS

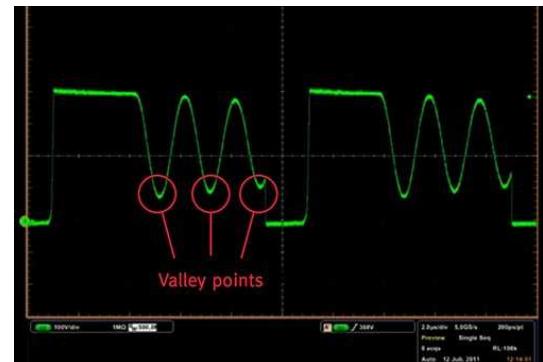
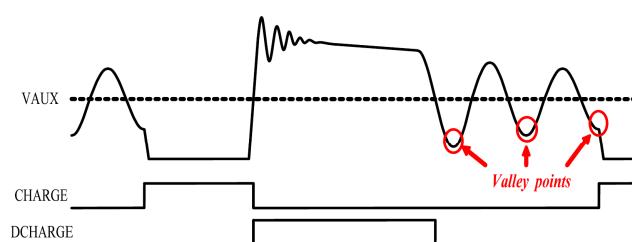
- A l'ouverture du MOSFET
  - Lorsque  $V_T$  monte :
 
$$i_T = I_o - i_{C_s}$$
  - Pertes fortement diminuées
  - Plus faible dv/dt
- Inconvénient à la fermeture
  - Énergie dissipée =  $\frac{1}{2} C V^2$  dans  $R_s$  et dans le MOSFET
  - Le temps de fermeture > 2 à 3 fois la constante de temps  $L_s/R_s$
  - Le courant de commutation augmente par  $R_s \times I_o$



## Commutation quasi-résonnante

**axid**  
POWELECDESIGNS

- Commutation déclenchée lors de la détection d'un creux et non à fréquence fixe
  - Gigue de fréquence pour commuter au niveau d'un creux
  - Elargit le spectre d'émission RF et donc réduit les interférences électromagnétiques
  - Pertes importantes à faibles charges
  - Exemple en flyback



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

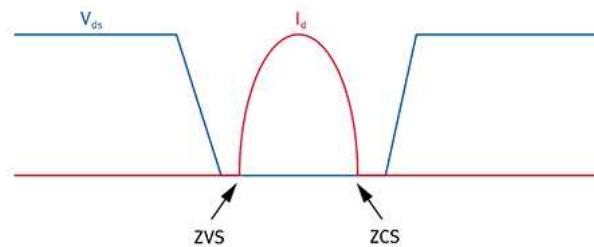
11

11

## Commutation douce

**axid**  
POWELECDESIGNS

- Deux cas possibles :
  - ZVS : fermeture du MOSFET lorsque la tension est nulle
  - ZCS : ouverture du MOSFET lorsque le courant est nulle
- Pas de perte en commutation, rendement amélioré
- Augmentation de la fréquence > 100 kHz donc réduction des magnétiques
- Haute fréquence plus facile à filtrer
- Plus léger et plus compact
- Limite les interférences électromagnétiques



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

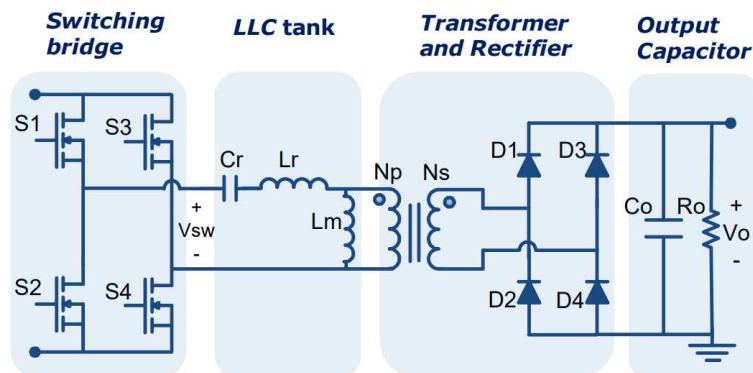
12

12

## Topologie à commutation douce

**axid**  
POWELECDISEGNS

- LLC
- Boost, Buck, Flyback en mode discontinue ou en mode borderline



- AXID – Power Electronics Design Office - www.axid-system.com -

13

13

## Calculs des pertes d'un MOSFET en ZVSFB Phase-shifted

**axid**  
POWELECDISEGNS

PIN - input power to the power supply

TCR - temperature coefficient of resistance

RDS - typical on-resistance value of the device

Qsw - switching change, being a combination / ratio of Qgs and Qgd

Igoff - MOSFET gate drive turn OFF current

fsw - switching frequency of the phase-shifted ZVSFB

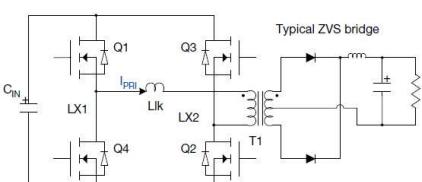
Qoss - output charge

VDR - output voltage of the gate driver that drives the MOSFET

Qg - gate charge

Vfwd - forward voltage drop of the MOSFET body diode

tdead - dead time for the MOSFET body diode to recover before turning the MOSFET on



$$P_d = \left(\frac{P_{IN}}{V_{IN}}\right)^2 \times \frac{TCR}{2} \times R_{DS} + \frac{P_{IN}}{2} \times \frac{Q_{sw}}{I_{goff}} \times f_{sw} + \frac{1}{2} \times V_{IN} \times Q_{oss} \times f_{sw} + V_{drv} \times Q_g \times f_{sw} + \frac{P_{IN}}{V_{IN}} \times V_{fwd} \times t_{dead} \times f_{sw}$$

Conduction loss

Switching loss

Output loss

Gate drive loss

Body diode loss

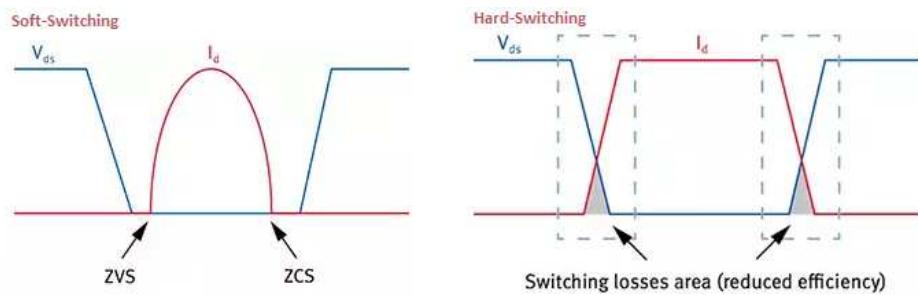
- AXID – Power Electronics Design Office - www.axid-system.com -

14

14

## Commutation douce VS commutation dure

**axid**  
POWELECDESIGNS



**axid**  
POWELECDESIGNS

- Les questions sont les bienvenues



# FRAMATECH

**Une offre de formations adaptée  
à vos situations professionnelles**



---

#### Contacts

Tél. 04 91 95 55 70  
Mail : [contact@framatech.fr](mailto:contact@framatech.fr)

**Alain BARONI, CEO**  
[alain.baroni@framatech.fr](mailto:alain.baroni@framatech.fr)

**Sheina GUEDJ, Formations**  
[sheina.guedj@framatech.fr](mailto:sheina.guedj@framatech.fr)

**FRAMATECH S.A. au capital de 38112 Euros**  
**Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : [contact@framatech.fr](mailto:contact@framatech.fr)  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)