

CYCLE FABRICATIONS ELECTRONIQUES

**INTEGRER L'ELECTRONIQUE DE PUISSANCE
« MODERNE » DANS LES SYSTEMES**



FRAMATECH

Session organisée par le pôle de compétitivité



***Les 14, 15 et 16 octobre 2024
STMicroelectronics, Tours***

**FRAMATECH S.A. au capital de 38112 Euros
Etudes & mises en œuvre de stratégies industrielles internationales Hautes
Technologies**

4 boulevard d'Arras - 13004 Marseille - France
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126
Web : www.framatech.fr

CYCLE FABRICATIONS ELECTRONIQUES

INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES



FRAMATECH

NOTE POUR LE LECTEUR QUI N'AURAIT PAS ASSISTE AU SEMINAIRE

La documentation ci-jointe est celle qui a servi de support pour illustrer les exposés faits pendant le séminaire **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES** et ne représente donc qu'une partie des informations données à cette occasion.

FRAMATECH S.A. au capital de 38112 Euros
Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies

4 boulevard d'Arras - 13004 Marseille - France
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126
Web : www.framatech.fr

CYCLE FABRICATIONS ELECTRONIQUES

**INTEGRER L'ELECTRONIQUE DE PUISSANCE
« MODERNE » DANS LES SYSTEMES**



FRAMATECH

PARTIE IV

INTEGRATION DE L'ELECTRONIQUE DE PUISSANCE DANS LES SYSTEMES

Roland D'AUTHIER, AXID

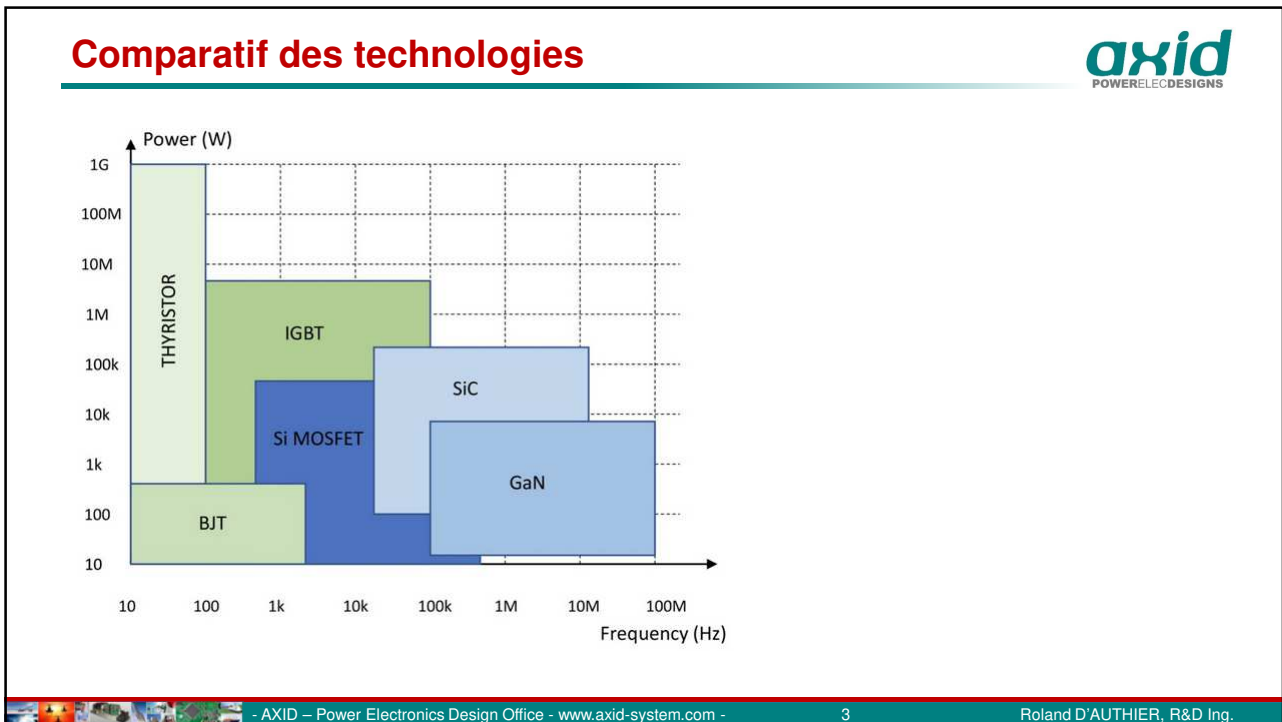
**FRAMATECH S.A. au capital de 38112 Euros
Etudes & mises en œuvre de stratégies industrielles internationales Hautes
Technologies**

4 boulevard d'Arras - 13004 Marseille - France
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126
Web : www.framatech.fr

SiC FETs

- SiC vs IGBT
- Exemple dans les onduleurs de véhicule électriques

SiC vs IGBT



3

Comparaison rapide

IGBT	SiC
▪ Jonction (lent au turn off)	▪ FET -> rapide car pas de charges
▪ Tension quasi-constante en conduction	▪ Rdson
▪ Pas cher (pour le même courant)	▪ Cher

- AXID – Power Electronics Design Office - www.axid-system.com - 4 Roland D'AUTHIER, R&D Ing.

4

SiC -> mini 600V

Product SKU	Buy Online	Request Sample	Data Sheet	CAD Model	Blocking Voltage	$R_{DS(on)}$ @ 25°C	Generation	Current Rating	Gate Charge Total	Output Capacitance	Total Power Dissipation (P _{tot})	Maximum Junction Temperature
C3M0015065K					650 V	15 mΩ	Gen 3	91 A	188 nC	289 pF	416 W	175 °C
C3M0025065K					650 V	25 mΩ	Gen 3	97 A	112 nC	178 pF	326 W	175 °C
C3M0045065K					650 V	45 mΩ	Gen 3	49 A	63 nC	101 pF	176 W	175 °C
C3M006065K					650 V	60 mΩ	Gen 3	37 A	46 nC	80 pF	150 W	175 °C
C3M0120065K					650 V	120 mΩ	Gen 3	22 A	28 nC	45 pF	98 W	175 °C
C3M0030090K					900 V	30 mΩ	Gen 3	63 A	87 nC	131 pF	149 W	150 °C
C3M0065100K					1000 V	65 mΩ	Gen 3	35 A	35 nC	60 pF	113.5 W	150 °C
C3M0120100K					1000 V	120 mΩ	Gen 3	22 A	21.5 nC	40 pF	83 W	150 °C
C3M0016120K					1200 V	16 mΩ	Gen 3	115 A	211 nC	230 pF	556 W	175 °C
C3M0021120K					1200 V	21 mΩ	Gen 3	100 A	162 nC	180 pF	469 W	175 °C
C3M0032120K					1200 V	32 mΩ	Gen 3	63 A	118 nC	129 pF	283 W	175 °C

- AXID – Power Electronics Design Office - www.axid-system.com -
5
Roland D'AUTHIER, R&D Ing.

5

SiC datasheet (exemple)

C3M0016120K
Silicon Carbide Power MOSFET
C3M™ MOSFET Technology
N-Channel Enhancement Mode

Features

- 3rd generation SiC MOSFET technology
- Optimized package with separate driver source pin
- 8mm of creepage distance between drain and source
- High blocking voltage with low on-resistance
- High-speed switching with low capacitances
- Fast intrinsic diode with low reverse recovery (Q_{rr})
- Halogen free, RoHS compliant

Benefits

- Reduce switching losses and minimize gate ringing
- Higher system efficiency
- Reduce cooling requirements
- Increase power density
- Increase system switching frequency

Applications

- Solar inverters
- EV motor drive
- High voltage DC/DC converters
- Switched mode power supplies
- Load switch

V_{DS} 1200 V

I_D @ 25°C 115 A

R_{DS(on)} 16 mΩ

Package

Halogen-Free

RoHS

Drain (Pin 1, TAB)

Gate (Pin 4)

Driver Source (Pin 3)

Power Source (Pin 2)

Part Number	Package	Marking
C3M0016120K	TO 247-4	C3M0016120K

Diode intrinsèque (pas terrible)

Novel TO-247 4pin

V_{DS}, V_{DRV}, V_{GS}, V_{BRV}, V_{LS}, V_{GS}, L_{source}, L_{gate}, L_{drain}, L_{loop}

SGND

PWM_{in}

Gate

Drain

Source

TO-247 4pin

TO-247 4pin

V=Ldi/dt

- AXID – Power Electronics Design Office - www.axid-system.com -
6
Roland D'AUTHIER, R&D Ing.

6

SiC datasheet



▪ Si on dépasse les max -> on casse

Maximum Ratings ($T_c = 25^\circ\text{C}$ unless otherwise specified)

Symbol	Parameter	Value	Unit	Test Conditions	Note
V_{DSmax}	Drain - Source Voltage	1200	V	$V_{GS} = 0\text{ V}, I_D = 100\ \mu\text{A}$	
V_{GSmax}	Gate - Source Voltage (dynamic)	-8/+19	V	AC ($f > 1\text{ Hz}$)	Note 1
V_{GSop}	Gate - Source Voltage (static)	-4/+15	V	Static	Note 2
I_D	Continuous Drain Current	115	A	$V_{GS} = 15\text{ V}, T_c = 25^\circ\text{C}$	Fig. 19
		85		$V_{GS} = 15\text{ V}, T_c = 100^\circ\text{C}$	
$I_{D(pulse)}$	Pulsed Drain Current	250	A	Pulse width t_p limited by T_{jmax}	
P_D	Power Dissipation	556	W	$T_c = 25^\circ\text{C}, T_j = 175^\circ\text{C}$	Fig. 20
T_J, T_{stg}	Operating Junction and Storage Temperature	-40 to +175	$^\circ\text{C}$		
T_L	Solder Temperature	260	$^\circ\text{C}$	1.6mm (0.063") from case for 10s	

Note (1): When using MOSFET Body Diode $V_{GSmax} = -4\text{V}/+19\text{V}$
 Note (2): MOSFET can also safely operate at 0/+15 V

SiC datasheet



Electrical Characteristics ($T_c = 25^\circ\text{C}$ unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Conditions	Note
V_{DSS}	Drain-Source Breakdown Voltage	1200			V	$V_{GS} = 0\text{ V}, I_D = 100\ \mu\text{A}$	
$V_{GS(th)}$	Gate Threshold Voltage	1.8	2.5	3.6	V	$V_{DS} = V_{GS}, I_D = 23\text{ mA}$	Fig. 11
			2.0		V	$V_{DS} = V_{GS}, I_D = 23\text{ mA}, T_j = 175^\circ\text{C}$	
I_{GSS}	Zero Gate Voltage Drain Current		1	50	μA	$V_{DS} = 1200\text{ V}, V_{GS} = 0\text{ V}$	
I_{SS}	Gate-Source Leakage Current		10	250	nA	$V_{GS} = 15\text{ V}, V_{DS} = 0\text{ V}$	Fig. 4, 5, 6
			16	22.3	nA	$V_{GS} = 15\text{ V}, I_D = 75\text{ A}$	
$R_{DS(on)}$	Drain-Source On-State Resistance		11.2	28.8	m Ω	$V_{GS} = 15\text{ V}, I_D = 75\text{ A}, T_j = 175^\circ\text{C}$	Fig. 4, 5, 6
					m Ω	$V_{GS} = 15\text{ V}, I_D = 75\text{ A}, T_j = 175^\circ\text{C}$	
g_m	Transconductance		53		S	$V_{DS} = 20\text{ V}, I_{DS} = 75\text{ A}$	Fig. 7
			47		S	$V_{DS} = 20\text{ V}, I_{DS} = 75\text{ A}, T_j = 175^\circ\text{C}$	
C_{iss}	Input Capacitance		6085		pF	$V_{GS} = 0\text{ V}, V_{DS} = 1000\text{ V}$	Fig. 17, 18
C_{oss}	Output Capacitance		230		pF	$f = 1\text{ MHz}$	
C_{rss}	Reverse Transfer Capacitance		13		pF	$V_{AC} = 25\text{ mV}$	
E_{Ciss}	C_{iss} Stored Energy		130		μJ		Fig. 16
E_{ON}	Turn-On Switching Energy (SiC Diode FWD)		1.1		mJ	$V_{DS} = 800\text{ V}, V_{GS} = -4\text{ V}/+15\text{ V}, I_D = 75\text{ A}, R_{\theta(jc)} = 2.50, L = 65.7\ \mu\text{H}, T_j = 175^\circ\text{C}$	Fig. 26
E_{OFF}	Turn Off Switching Energy (SiC Diode FWD)		0.8		mJ		Fig. 26
E_{ON}	Turn-On Switching Energy (Body Diode FWD)		2.3		mJ	$V_{GS} = 800\text{ V}, V_{DS} = -4\text{ V}/+15\text{ V}, I_D = 75\text{ A}, R_{\theta(jc)} = 2.50, L = 65.7\ \mu\text{H}, T_j = 175^\circ\text{C}$	Fig. 26
E_{OFF}	Turn Off Switching Energy (Body Diode FWD)		0.6		mJ		Fig. 26
$t_{D(on)}$	Turn-On Delay Time		34		ns		Fig. 27
t_r	Rise Time		33		ns	$V_{DD} = 800\text{ V}, V_{GS} = -4\text{ V}/15\text{ V}$ $R_{\theta(jc)} = 2.50, I_D = 75\text{ A}, L = 65.7$ Timing relative to V_{DS} Inductive load	
$t_{D(off)}$	Turn-Off Delay Time		65		ns		Fig. 27
t_f	Fall Time		13		ns		
$R_{GS(int)}$	Internal Gate Resistance		2.6		Ω	$f = 1\text{ MHz}, V_{GS} = 25\text{ mV}$	
Q_{gs}	Gate to Source Charge		67		nC	$V_{DS} = 800\text{ V}, V_{GS} = -4\text{ V}/15\text{ V}$ $I_D = 75\text{ A}$ Per IEC60747-8-4 pg 21	Fig. 12
Q_{gd}	Gate to Drain Charge		61		nC		
Q_g	Total Gate Charge		211		nC		

R_{ds(on)} dépend du lot de production
-> NOK pour la mise en parallèle

R_{ds(on)} augmente avec la T°
-> Pas sympa pour l'échauffement
-> OK pour mise en parallèle

Le plus important pour le swiching
Mais Quezacco ??????

SiC datasheet -> diode intrinsèque pas si bonne que ça



Reverse Diode Characteristics ($T_c = 25^\circ\text{C}$ unless otherwise specified)

Symbol	Parameter	Typ.	Max.	Unit	Test Conditions	Note
V_{SD}	Diode Forward Voltage	4.6		V	$V_{GS} = -4\text{ V}, I_{SD} = 37.5\text{ A}, T_J = 25^\circ\text{C}$	Fig. 8, 9, 10
		4.2		V	$V_{GS} = -4\text{ V}, I_{SD} = 37.5\text{ A}, T_J = 175^\circ\text{C}$	
I_S	Continuous Diode Forward Current		112	A	$V_{GS} = -4\text{ V}, T_c = 25^\circ\text{C}$	Note 1
$I_{S, pulse}$	Diode pulse Current		250	A	$V_{GS} = -4\text{ V}$, pulse width t_p limited by T_{Jmax}	Note 1
t_{rr}	Reverse Recover time	30		ns	$V_{GS} = -4\text{ V}, I_{SD} = 75\text{ A}, V_R = 800\text{ V}$ $di/dt = 4000\text{ A}/\mu\text{s}, T_J = 175^\circ\text{C}$	Note 1
Q_{rr}	Reverse Recovery Charge	1238		nC		
I_{rrm}	Peak Reverse Recovery Current	64		A		
t_{rr}	Reverse Recover time	27		ns	$V_{GS} = -4\text{ V}, I_{SD} = 75\text{ A}, V_R = 800\text{ V}$ $di/dt = 5500\text{ A}/\mu\text{s}, T_J = 175^\circ\text{C}$	Note 1
Q_{rr}	Reverse Recovery Charge	1261		nC		
I_{rrm}	Peak Reverse Recovery Current	77		A		

9

SiC datasheet - Test en « double pulse »

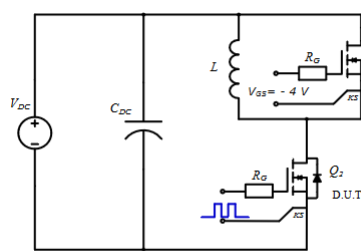
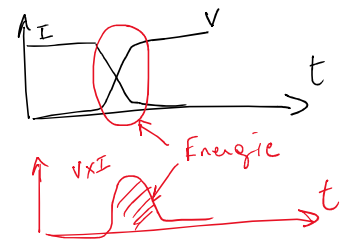
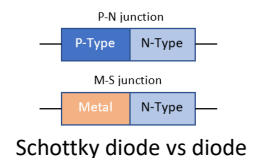


Figure 29. Clamped Inductive Switching Waveform Test Circuit

Schottky SiC diode
-> pas de recouvrement
contrairement à la diode
intrinsèque mais capacitive
(reverse current non négligeable)



- Réponse au quezaco
 - -> test avec diode intrinsèque Q1
 - -> test avec diode SiC externe en parallèle de Q1
-
- Etape 1 Q2 fermé -> établissement courant dans L
 - Etape 2 Q2 ouvert -> roue libre dans la diode de Q1
 - Etape 3 Q2 fermé -> début du test



10

SiC datasheet - Switching energy



- La fréquence est limitée par l'énergie de switching
- Exemple d'énergie dissipée dans le transistor à 75A/800V
 - Environ 3mJ à chaque fermeture + ouverture
 - Si switching à 100kHz -> $P=E*f = 0,003*100\ 000 = 300W$ à dissiper

E _{ON}	Turn-On Switching Energy (SiC Diode FWD)	1.1	mJ	V _{DS} = 800 V, V _{GS} = -4 V/+15 V, I _D = 75 A, R _{θ(j-ext)} = 2.5Ω, L = 65.7 μH, T _J = 175°C	Fig. 26
E _{OFF}	Turn Off Switching Energy (SiC Diode FWD)	0.8			
E _{ON}	Turn-On Switching Energy (Body Diode FWD)	2.3	mJ	V _{DS} = 800 V, V _{GS} = -4 V/+15 V, I _D = 75 A, R _{θ(j-ext)} = 2.5Ω, L = 65.7 μH, T _J = 175°C	Fig. 26
E _{OFF}	Turn Off Switching Energy (Body Diode FWD)	0.6			

Rappel : un excellent dissipateur bien ventilé -> environ 0,5°K/W

La jonction ne doit pas dépasser 175°C,
Dans « la vraie vie » on est pas à 75A en permanence

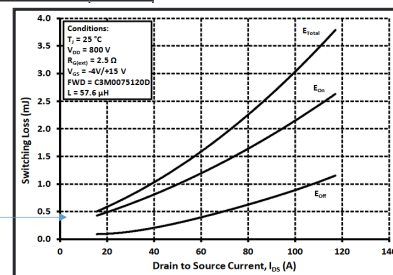


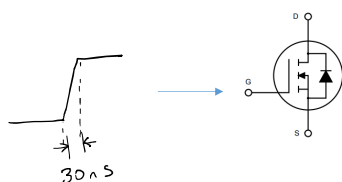
Figure 24. Clamped Inductive Switching Energy vs. Drain Current (V_{DS} = 800V)

SiC datasheet - Courant de driver



- 211nC à chaque ouverture + fermeture

Q _{gs}	Gate to Source Charge	67	nC	V _{DS} = 800 V, V _{GS} = -4 V/15 V, I _D = 75 A, Per IEC60747-8-4 pg 21	Fig. 12
Q _{gd}	Gate to Drain Charge	61			
Q _g	Total Gate Charge	211			



$$I = \frac{Q}{\Delta t} = \frac{200}{30} = 6.6 \text{ A}$$

SiC datasheet - Body diode

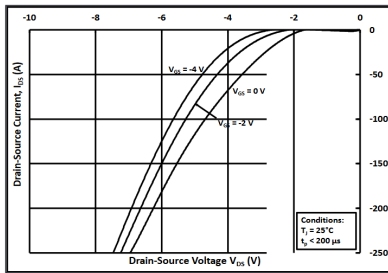


Figure 9. Body Diode Characteristic at 25 °C

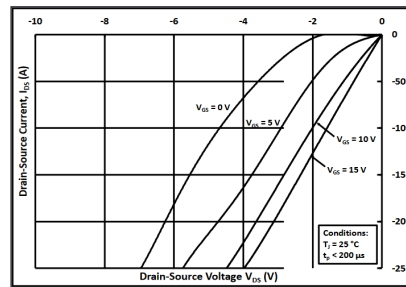
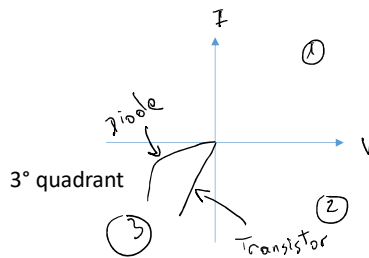


Figure 14. 3rd Quadrant Characteristic at 25 °C



- Diode 5V à 100A !!!
- Redressement synchrone obligatoire
- Transistor 1,8V à 100A (Rdson)

IGBT datasheet



IKY50N120CH3

High speed switching series third generation IGBT

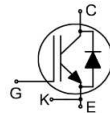
Low switching losses IGBT in Highspeed3 technology copacked with soft, fast recovery full current rated anti-parallel Emitter Controlled diode

Features:

- High speed H3 technology offers:
- Ultra-low loss switching losses thanks to Kelvin emitter pin package in combination with High speed H3 technology
 - High efficiency in hard switching and resonant topologies
 - 10μsec short circuit withstand time at $T_{vj}=175^{\circ}\text{C}$
 - Easy paralleling capability due to positive temperature coefficient in $V_{CE(sat)}$
 - Low EMI
 - Low Gate Charge Q_g
 - Very soft, fast recovery full current anti-parallel diode
 - Maximum junction temperature 175°C
 - Pb-free lead plating; RoHS compliant
 - Complete product spectrum and PSpice Models: <http://www.infineon.com/igbt/>

Applications:

- Industrial UPS
- Charger
- Energy Storage
- Three-level Solar String Inverter



- Fast silicon diode ajoutée
- Rappel : le transistor IGBT ne conduit pas dans le 3° quadran

IGBT datasheet – Energie de switching



- 50A (75A pour le SiC) -> presque 2 fois plus d'énergie
- -> 2 fois moins haut en fréquence

Switching Characteristic, Inductive Load

Parameter	Symbol	Conditions	Value			Unit
			min.	typ.	max.	
IGBT Characteristic, at $T_{vj} = 25^{\circ}\text{C}$						
Turn-on delay time	$t_{d(on)}$	$T_{vj} = 25^{\circ}\text{C}$, $V_{cc} = 600\text{V}$, $I_c = 50.0\text{A}$, $V_{ge} = 0.0/15.0\text{V}$, $R_{d(on)} = 10.0\Omega$, $R_{d(off)} = 10.0\Omega$, $L\sigma = 90\text{nH}$, $C\sigma = 67\text{pF}$ $L\sigma$, $C\sigma$ from Fig. E Energy losses include "tail" and diode reverse recovery.	-	32	-	ns
Rise time	t_r		-	28	-	ns
Turn-off delay time	$t_{d(off)}$		-	296	-	ns
Fall time	t_f		-	29	-	ns
Turn-on energy	E_{on}		-	2.30	-	mJ
Turn-off energy	E_{off}		-	1.90	-	mJ
Total switching energy	E_{ts}		-	4.20	-	mJ

SiC vs IGBT



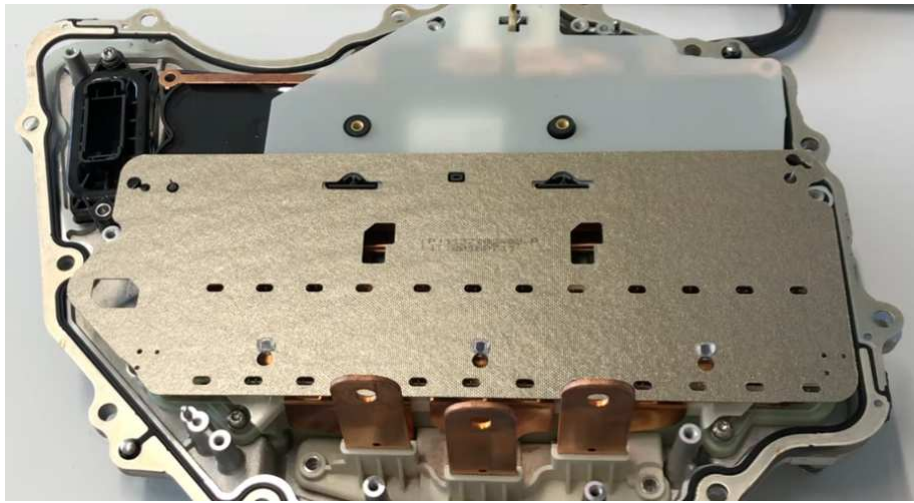
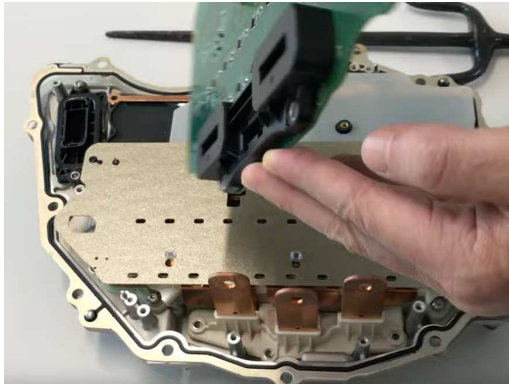
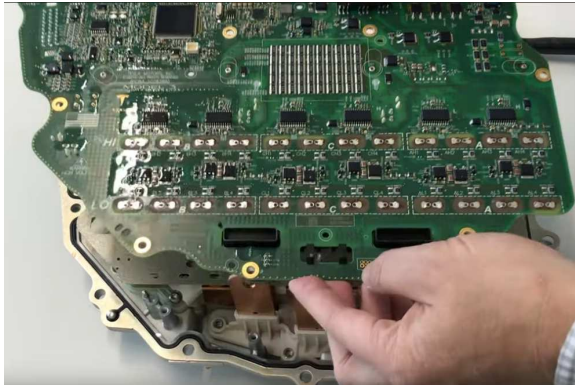
- En 2022 :
- IGBT IKY50N120CH3 -> environ 6€
- SiC C3M0016120K -> environ 50€
- -> l'IGBT a toujours son marché en 2022 !!

Exemple dans les onduleurs de véhicule électriques

TESLA MODEL 3 – Onduleur traction

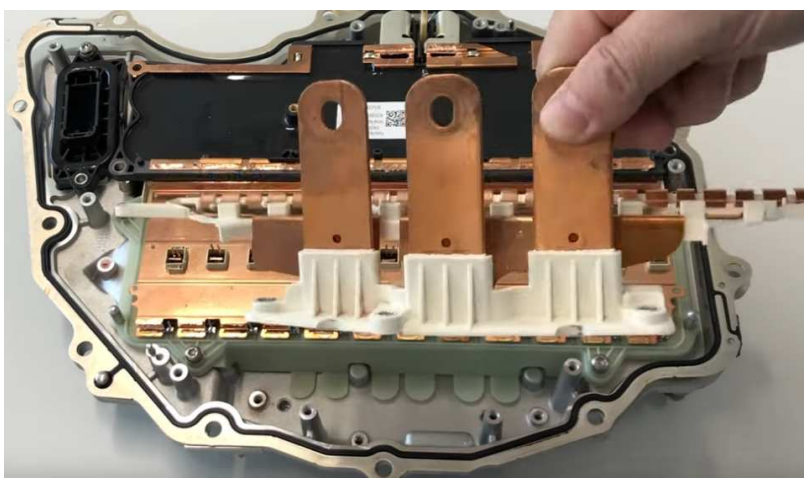


<https://www.youtube.com/watch?v=fj4KBVgJsGA>

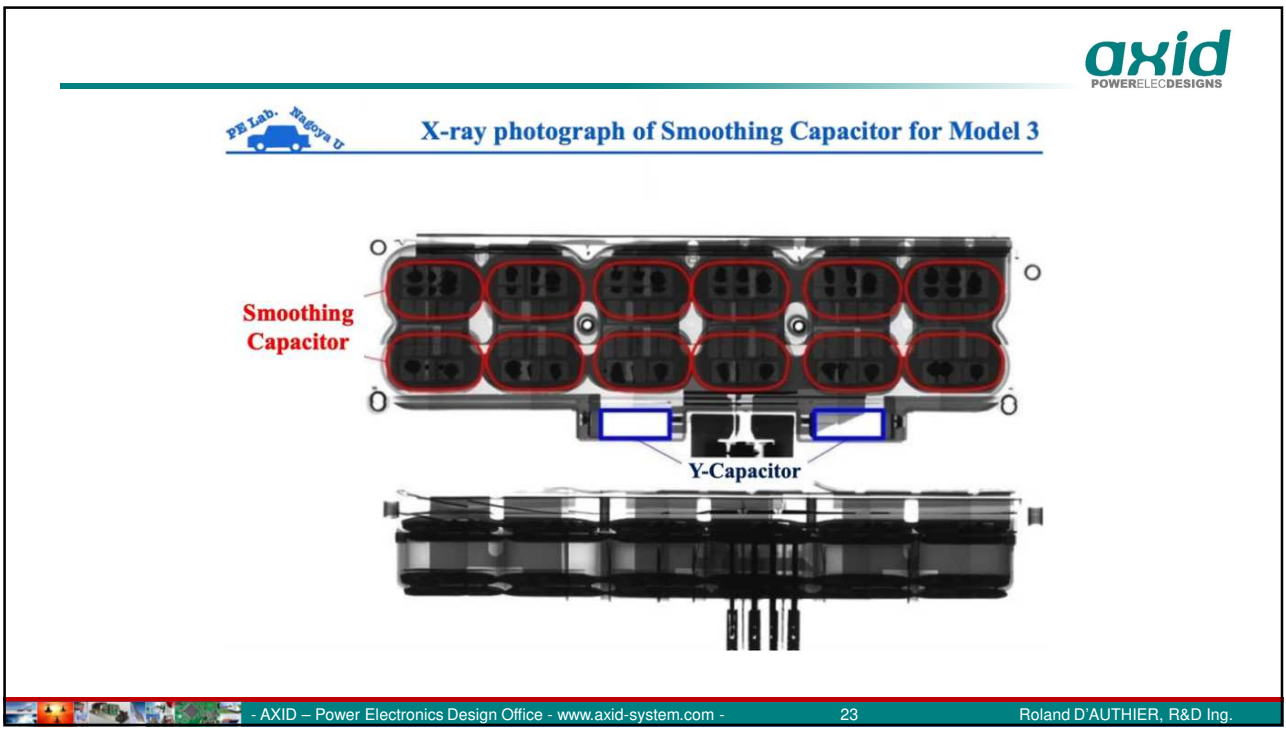




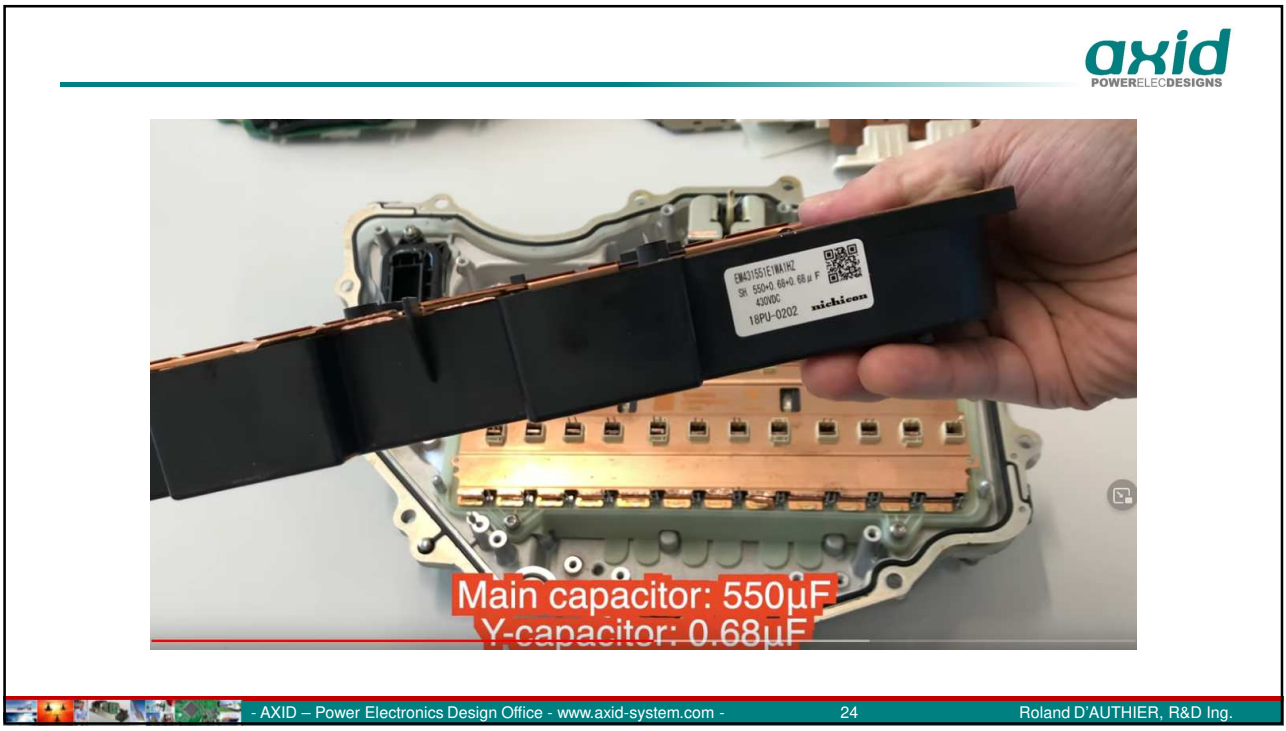
21



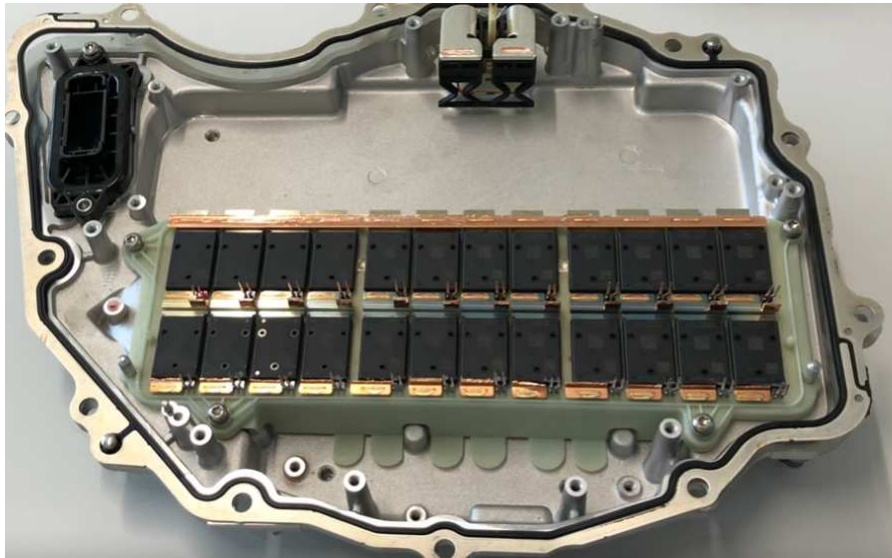
22



23

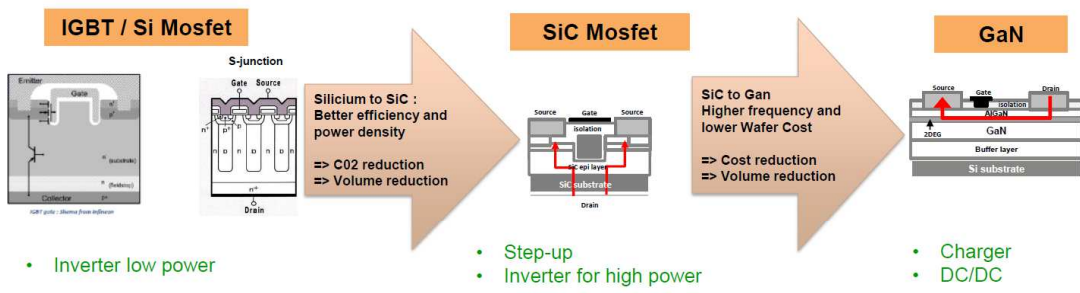


24



Le SiC chez Renault

Utilisation possible des Wide Band Gap



Source : https://nextmove.fr/wp-content/uploads/2020/06/Renault_One-Box-Power-Electronics-xEV-08-07-2020-V1.pdf

La techno n'est pas stabilisée



Constat : pas encore de standardisation de l'électronique de puissance

Alternator : produit standardisé



Valeo
Renault



Valeo
PSA Citroen



Denso Renault



Bosch Renault

Inverter : diversité importante



Valeo + ..
Renault



Valeo
PSA



Denso
Toyota



Bosch Daimler

Source : https://nextmove.fr/wp-content/uploads/2020/06/Renault_One-Box-Power-Electronics-xEV-08-07-2020-V1.pdf

27

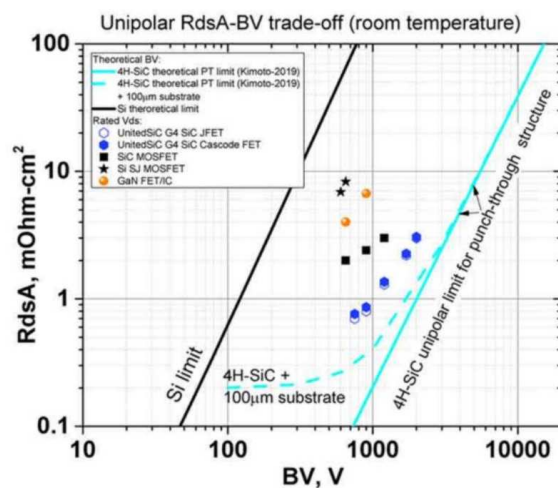


Figure 1: Figure of merit R_{DS-A} compared for technologies at increasing voltage rating



28

IGBT vs Jfet SiC

- Un IGBT à 8kHz a autant de perte de switching que de conduction...
- 2% (IGBT) de perte à comparer à 0,64% (SiC)-> c'est 3 fois mieux

Voltage Class	Device	Bus Voltage	Frequency (kHz)	Loss (W)	Power Output				
					50 kW	100 kW	150 kW	200 kW	250 kW
750	IGBT+Diode	500	8	Conduction	341	782	1322	1962	
				Switching	616	1064	1539	2042	
				Total	957	1846	2861	4004	
				Semiconductor Efficiency	98.09%	98.15%	98.09%	98.00%	
750	UJ4SC075006K4S x 6	500	8	Conduction	62	255	600	1147	2016
				Switching	82	102	121	139	157
				Total	144	357	721	1286	2173
				Semiconductor Efficiency	99.71%	99.64%	99.52%	99.36%	99.13%

Table 1: UnitedSiC FETs yield much lower losses than IGBTs in a traction inverter

MOSFET vs Jfet SiC

- 2 fois moins de surface à perte égale

Voltage Class	Devices used	No of paralleled FETs	Bus Voltage (V)	Freq(kHz)	Total Chip area all phases(mm2)	Total Semi Loss(W)	TJ (Celsius)
750	G4 SiC FET 11m, 750V	7	350	8	462	3579	159
750		9	350	8	594	2287	122
750		11	350	8	726	1753	108
650	G3 SiC MOS 15m, 650V	7	350	8	760.2	2857.5	154
650		9	350	8	977.4	2129.3	125
650		11	350	8	1194.6	1720.6	112
650	G2 SiC MOS 20m, 650V	8	350	8	1032	4007.2	164
650		10	350	8	1290	2825.8	130
650		12	350	8	1548	2254.7	115

Table 2: UnitedSiC FETs compared with SiC MOSFETs

En cas de panne

- Normally ON et normally OFF

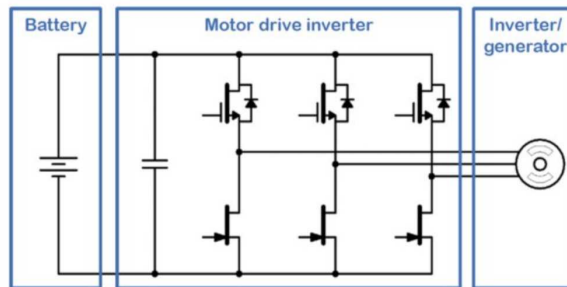


Figure 3: SiC JFETs in the low-side switch positions of an inverter

- Les questions sont les bienvenues

PARTIE IV – INTEGRATION DANS LES SYSTEMES



LLC - Formation Electronique de Puissance

Convertisseur isolé « à la mode » multi-résonant à haut rendement

Roland d'Authier - Axid

Les composants électroniques « sans perte »

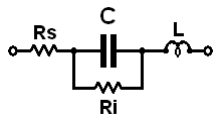


- Les condensateurs parfaits
- Les selfs parfaites
- Les fils 0 Ohm
- Les circuits ouverts
- Des diodes parfaites
- Des transistors parfaits (bloqué ou fermé)

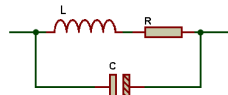
- Avec ces composants on peut tout imaginer et rester à 100% de rendement!!

- Rappel : 96% de rendement, c'est 2 fois plus de pertes qu'un rendement 98%

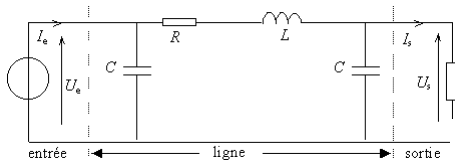
Evidemment la « vraie » vie est cruelle



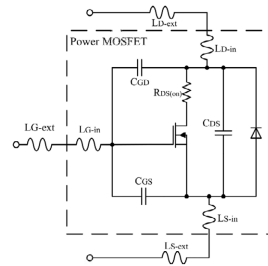
▪ Condensateur



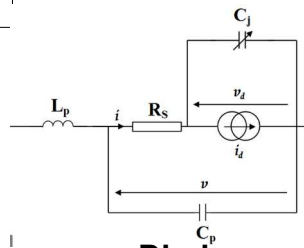
▪ Self



▪ Fils



▪ Mosfet



▪ Diode

▪ Même un simple fil nous rend la vie dure!!

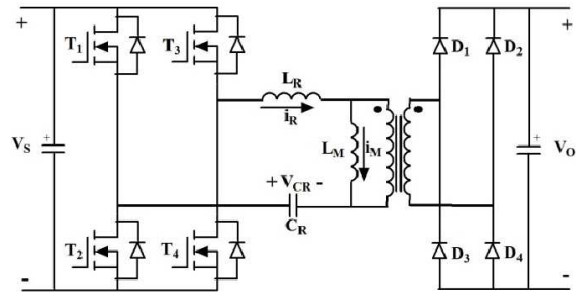
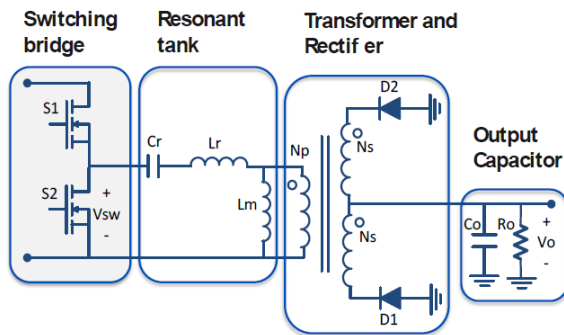
Le challenge : passer à côté des défauts ou s'en servir

▪ Dans un convertisseur résonant type LLC on va :

- Utiliser les selfs de fuites des transformateurs et des fils
- Utiliser les condensateurs parasites des transistors
- Annuler (si possible) le courant naturellement avec d'ouvrir un transistor(ZCS)
- Annuler (si possible) la tension naturellement avant de fermer un transistor (ZVS)
- « Démarrer » et « éteindre » doucement les diodes (ZCS)
- ...

▪ Objectif = passer à côté des pertes de « switching » et monter en fréquence

LLC « Half bridge » ou « full bridge » suivant le courant

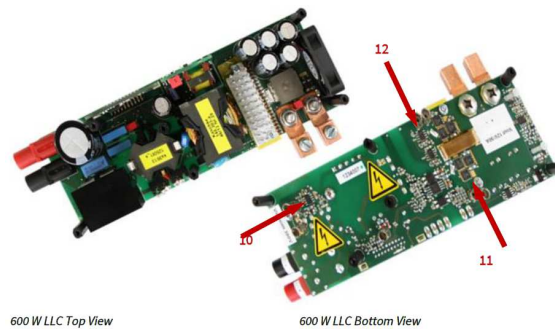


5



Exemple de design : demoboard Infineon 600W

Ceci est uniquement un exemple
« no endorsement »

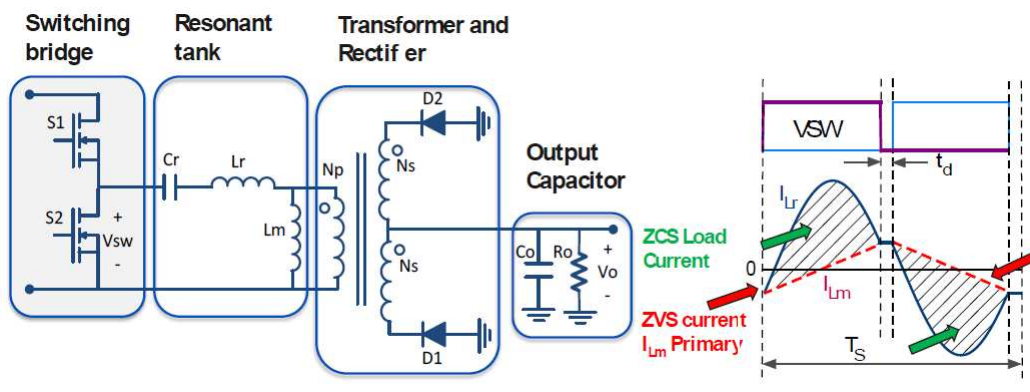


600 W LLC Top View

600 W LLC Bottom View

6


Principe de fonctionnement



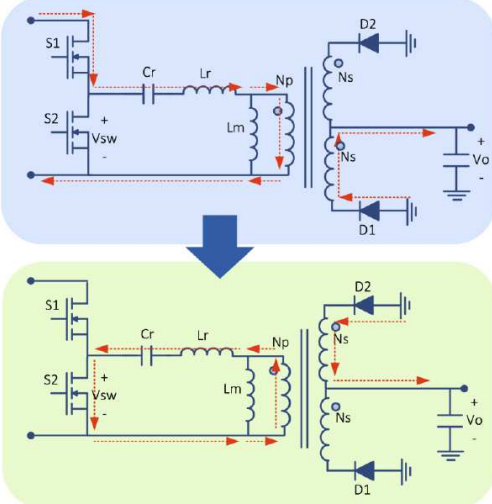
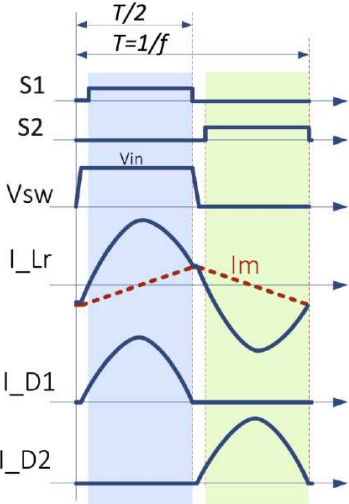
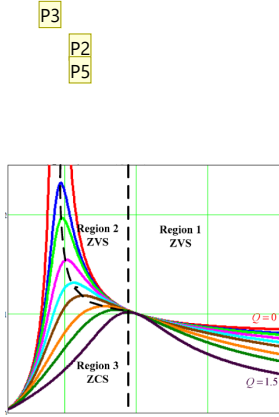
Ce convertisseur se pilote en fréquence

- Ce n'est pas une approche « naturelle »
- Le gain dépend de la charge
- D'habitude pour régler le gain d'un convertisseur on travaille en PWM
- Cette approche nous challenge
 - En math
 - En physique
 - En algorithmie
 - En modélisation (fréquentielle + temporelle)
 - En contrôle (high resolution timers)

A la résonance de Cr et Lr



ZCS turn-off au primaire!! (plus le réactif à couper)






P3
P2
P5

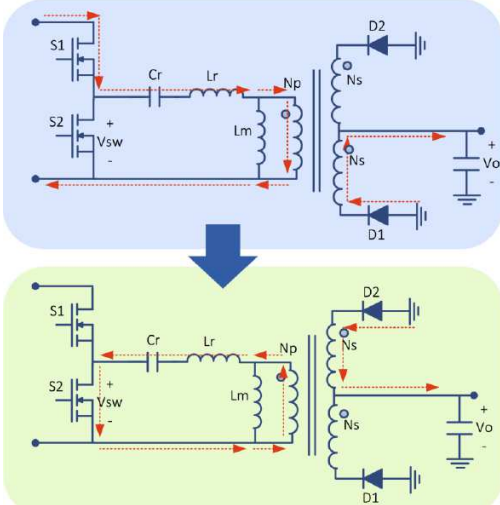
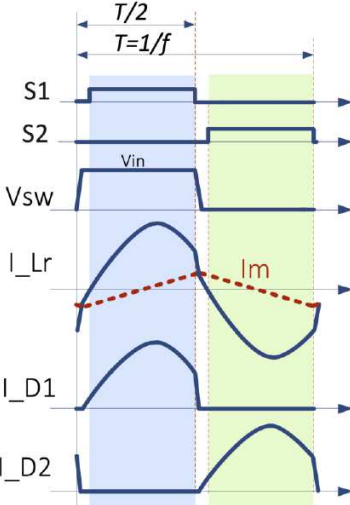
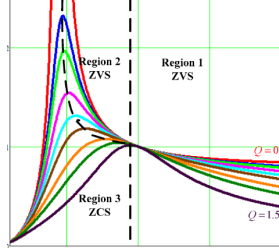
AXID – Power Electronics Design Office - www.axid-system.com -
9
Roland D'AUTHIER, R&D Ing.

9

Au dessus de la fréquence de résonance Cr Lr (Région 1)



Pas de ZCS au turn-off au primaire (actif et réactif à couper)
Pas de ZCS au turn-off au secondaire

P1
P4

AXID – Power Electronics Design Office - www.axid-system.com -
10
Roland D'AUTHIER, R&D Ing.

10

Diapositive 9

- P2** PCAxid; 01/10/2019
- P5** recouvrement de diode est fct du di/dt au moment du passage a 0 et de si la diode est sic ou non, toutefois c'est bien du ZCS
PCAxid; 01/10/2019
- P3** au secondaire (diodes)
PCAxid; 01/10/2019

Diapositive 10

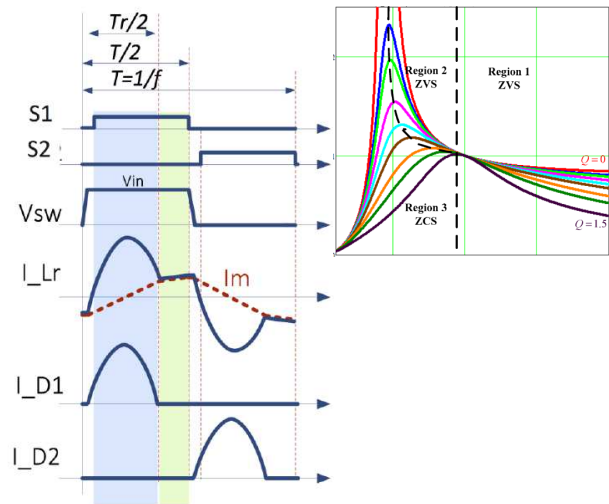
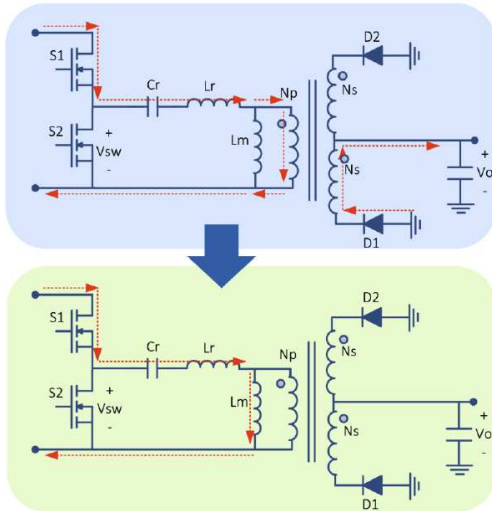
- P1** au secondaire (diodes)
PCAxid; 01/10/2019
- P4** il peut y avoir du ZCS si on est en light laod
PCAxid; 01/10/2019

Au dessous de la fréquence de résonance Cr Lr (cycle 1)



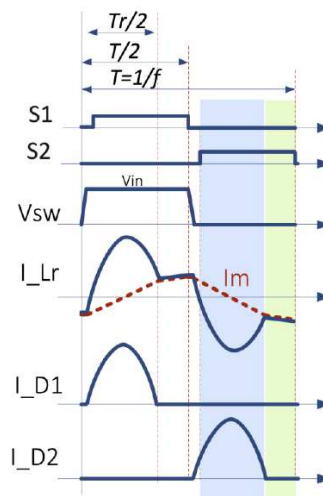
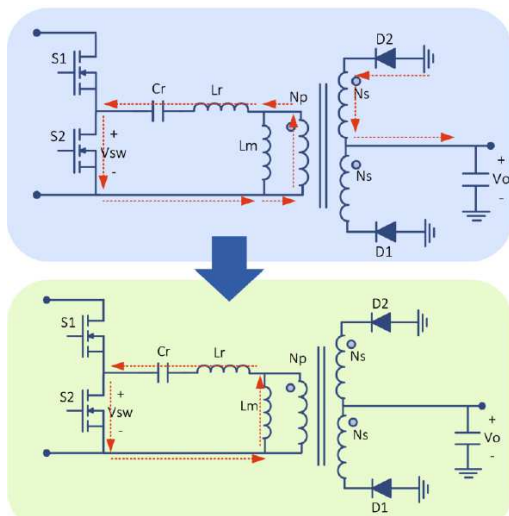
Fréquence > résonance de Cr avec Lr+Lm (Région 2) P6

ZCS au turn-off au secondaire et au primaire (que du courant magnétisant au primaire)



11

Au dessous de la fréquence de résonance Cr Lr (cycle 2)



12

Diapositive 11

P6 graphique avec les 3 zones? pour plus de clareté
PCAxid; 01/10/2019

Région 3 : Zone capacitive interdite

Apparition de hard-switching

la diode-body conduit avant que l'autre transistor se ferme

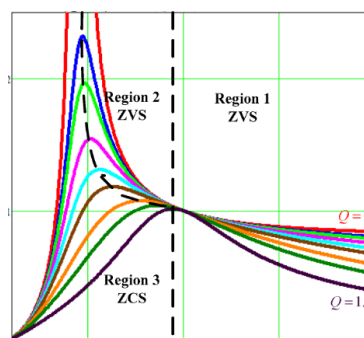
-> très forts di/dt au primaire

-> très forts dv/dt au primaire

Charge de recouvrement inverse Q_{rr}

Temps de commutation de la diode

-> casse rapide possible



FHA = First Harmonic Approximation

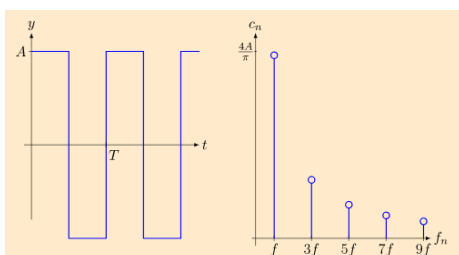
On a un banc résonant LC

- > la fréquence joue un rôle important sur le gain
- > il faut faire des simulations fréquentielles (Bode avec LTSpice par exemple)

Les logiciels de simulation en fréquence et les mathématiciens ont besoin de sinusoïdes et pas de créneaux

-> on ne va garder que la première harmonique de courant :

$$y(t) = \frac{4A}{\pi} \left[\sin(2\pi ft) + \frac{1}{3} \sin(2\pi(3f)t) + \frac{1}{5} \sin(2\pi(5f)t) + \frac{1}{7} \sin(2\pi(7f)t) + \dots \right]$$

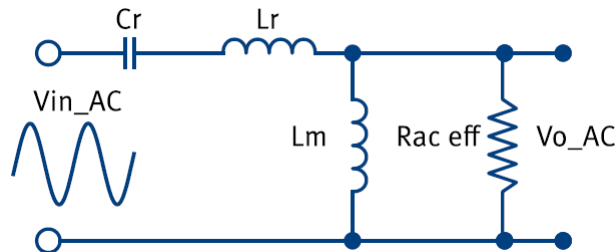


Diapositive 14

- P7** google dit que Niquist: "Le diagramme de Nyquist est un graphe utilisé en électronique et en automatique pour évaluer la stabilité d'un système en boucle fermée. Il représente, dans le plan complexe, la réponse harmonique du système en boucle ouverte correspondante."

PCAxid; 01/10/2019

FHA équivalent du circuit résonant



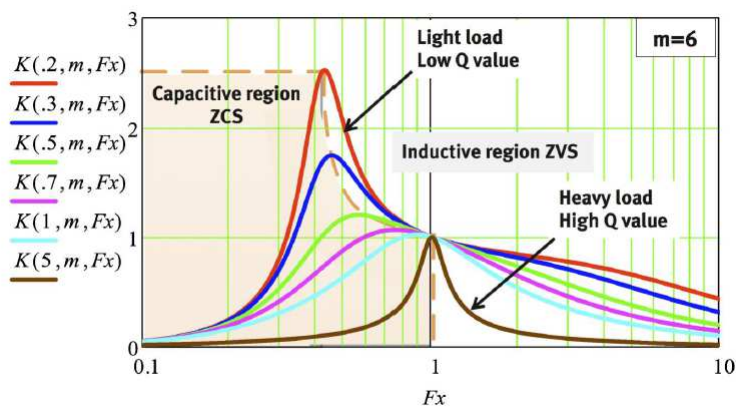
$$K(Q, L_n, F_x) = \frac{F_x^2 (L_n - 1)}{\sqrt{(L_n \cdot F_x^2 - 1)^2 + F_x^2 \cdot (F_x^2 - 1)^2 \cdot (L_n - 1)^2 \cdot Q^2}}$$

where:

$$L_n = \frac{L_r + L_m}{L_r}; \quad f_r = \frac{1}{\sqrt{L_r \cdot C_r}}; \quad F_x = \frac{f_s}{f_r}; \quad R_{ac} = \frac{8}{\pi^2} \cdot \frac{N_p^2}{N_s^2} \cdot R_o; \quad Q = \frac{\sqrt{L_r/C_r}}{R_{ac}};$$

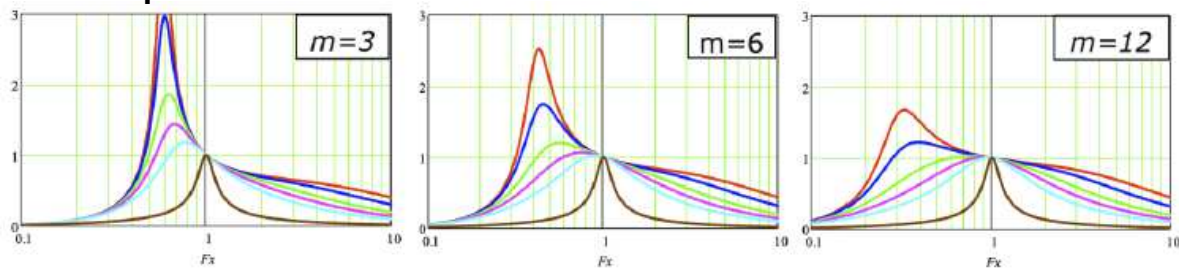
Ration $L_m/L_r = m = K_I = 6$

- Pas très sympa comme courbe de gain !
- En plus il dépend de la charge
- C'est le prix à payer pour avoir un bon rendement



Comment choisir mon $m = L_m/L_r$

- Le convertisseur « surtentionne » plus si L_m est proche de L_r
- Par contre si L_m/L_r est petit :
 - On a un courant magnétisant important car L_m est petit
 - Ce courant ne sert pas au transfert de puissance
 - Forte pente en fonction de la fréquence -> attention à la résolution du générateur de fréquence de switching (PulseFreqModulation)
- -> **Compromis à trouver**



Exemple de design / Cahier des charges

Table 1 Design parameters

Description	Minimum	Nominal	Maximum
Input voltage	350 V _{DC}	380 V _{DC}	410 V _{DC}
Output voltage	11.9 V _{DC}	12.0 V _{DC}	12.1 V _{DC}
Output power			600 W
Efficiency at 50% P _{max}	97.5% *		
Switching frequency	90 kHz	150 kHz	250 kHz
Dynamic output voltage regulation (0-90% Load step)			Max. overshoot = 0.1 V Max. undershoot = 0.3 V
V _{out_ripple}			150 mV _{pk-pk}

Gain du convertisseur

Main transformer turn ratio

$$n = \frac{N_p}{N_s} = \frac{V_{in_nom}}{2 \cdot V_{out_nom}} \approx 16$$

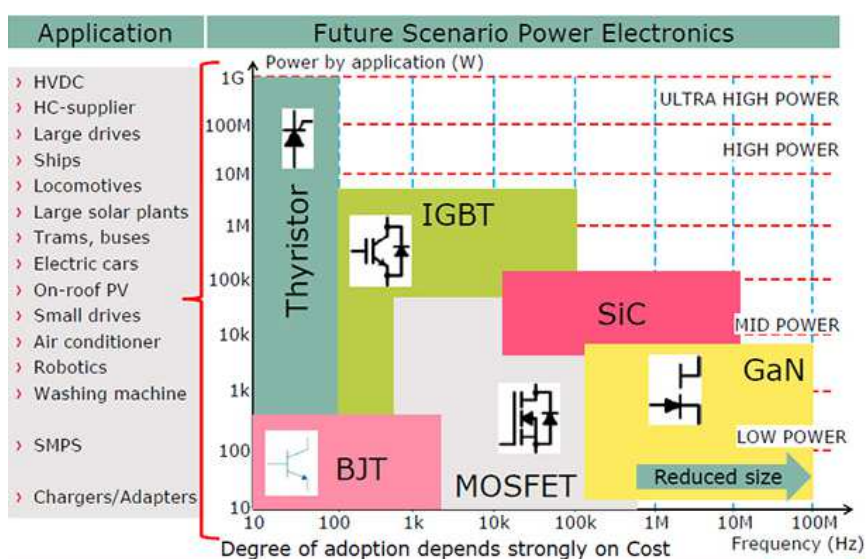
Minimum required gain

$$K_{\min}(Q, m, F_x) = \frac{n \cdot V_{o_min}}{V_{in_max}/2} \approx 0.95$$

Maximum required gain

$$K_{\max}(Q, m, F_x) = \frac{n \cdot V_{o_max}}{V_{in_min}/2} \approx 1.08$$

Technologie de transistor -> Mosfet



Choix des transistors au primaire



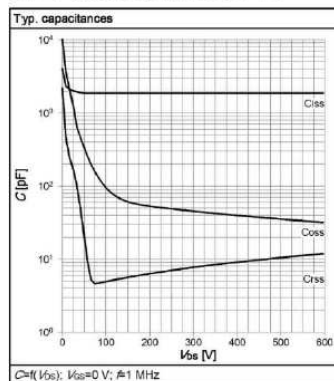
Parameter		IPP65R190CFD	IPP60R190P6	IPP60R180C7
Effective output capacitance, time related	$C_{ot(tr)}$	336 pF	264 pF	349 pF
Gate to drain charge	Q_{gd}	37	13 nC	8 nC
Internal gate resistance	R_g	1.0 Ω	3.4 Ω	0.85 Ω
Reverse recovery charge	Q_{rr}	0.5 μC	4 μC	2.6 μC
Maximum diode commutation speed	di_f/dt	900 A/ μs	500 A/ μs	350 A/ μs

ZVS - Coss, le petit nom d'une des capas parasites

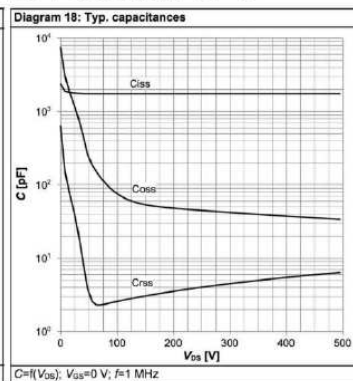


- Non seulement on a des parasites mais en plus ils sont non-linéaires
= le Coss dépend de la tension aux bornes du transistor

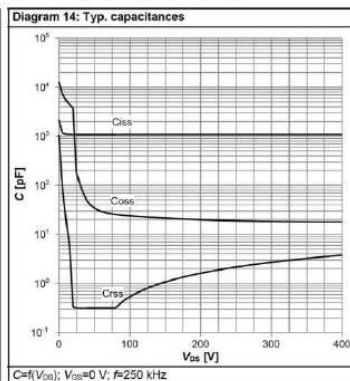
IPP65R190CFD



IPP60R190P6



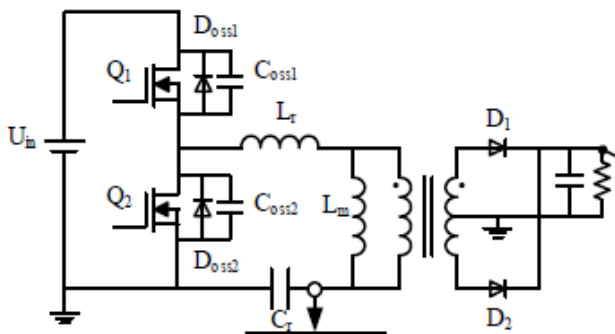
IPP60R180C7



ZVS - Coss parasite – on s'en sert pour le ZVS

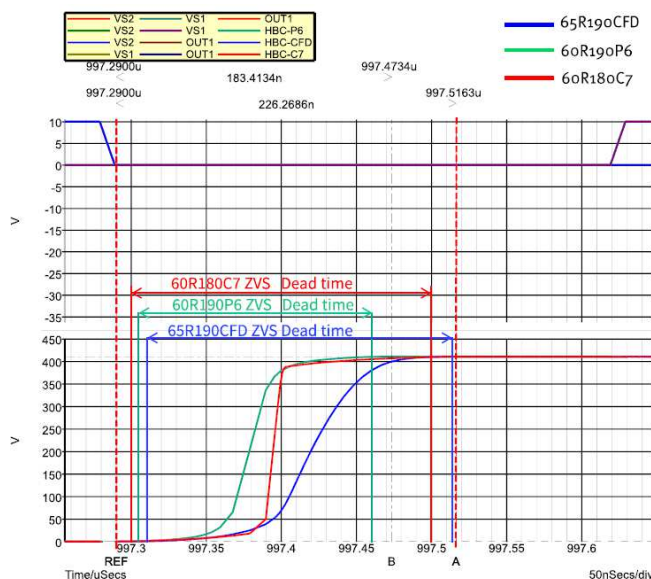


- Charge « automatique » pendant le temps mort
- Il faut que le courant soit en zone inductive
- Le temps mort doit être assez long pour permettre cette charge avec le courant au moment du swiching



23

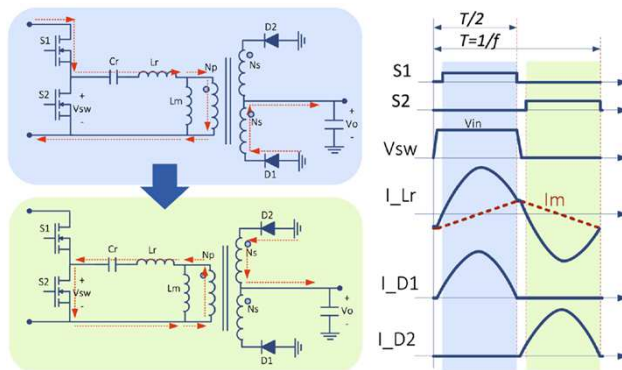
ZVS – Temps mort minimum pour charger les Coss



24

ZVS – valeur de self magnétisante

- Il faut du courant inductif pour charger les capas Coss
- Ce courant est le courant circulant dans la self magnétisante



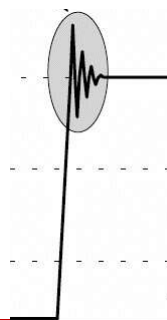
ZVS - Calcul self magnétisante « maximum »

- + la self magnétisante est petite, plus on a de courant magnétisant
 - Ça facilite le ZVS
 - Ça augmente les pertes
 - moins de ZCS au Turn off primaire
 - Plus de pertes de conduction en $r_{ds(on)} \cdot i^2$
- Le Coss est non linéaire, les constructeurs fournissent des Capacité équivalentes, par exemple $C_{o(tr)}$ pour « Time Related »
- Td typique 100 à 200nS
- Lm max = 180uH

$$L_m = \frac{T_s \times t_d}{16C_{o(tr)}}$$

ZVS – Un bon point pour la CEM

- **La tension du point chaud étant contrôlée par les charges de condensateur C_{oss}**
 - -> « pas de violence »
 - Les fronts sont plus doux et moins pentus qu'en hard switching
 - Peu de fuite capacitive entre plan stable et points chaud
- **Peu de surtension aux bornes du transistor opposé**
- **Peu d'oscillation HF**

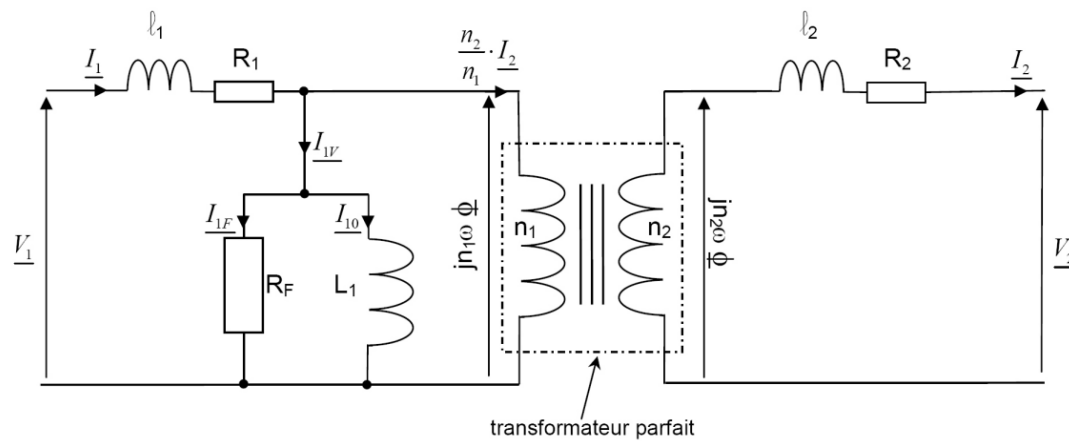


TRANSFO – Plusieurs technologies de transformateur

- **Self de résonance intégrée au transformateur**
- **Self de résonance externe et transformateur « parfait »**
- **Bobinage « standard » ou Planar**
- **PCB ou couches de cuivre ou ruban ou Fils de litz en HF**
- *Remarque: attention au modèle équivalent utilisé lorsque l'on intègre la self dans le transformateur notamment avec la technologie planar qui répartit la fuite au primaire et au secondaire*



TRANSFO - Modèle équivalent d'un transformateur



TRANSFO – intégration de la self de fuite

- On ajoute un entrefer dans le transformateur
- Ou
- On ajoute un corps magnétique sans secondaire pour profiter du câblage du primaire

TRANSFO – Design par le bobineur?

- Pas simple d'accéder aux données de certains fabricants de corps magnétiques
- Le design doit être adapté aux capacités techniques du bobineur



TRANSFO – Les données d'entrée

- On souhaite un rendement global > 97%
 - Le transformateur « perd » en général entre 0,5 et 1% si le design est correct
- Dans l'exemple:
 - 0,5% * 600W = 3W
- Premier critère : il faut trouver un corps magnétique capable de dissiper 3W
 - Moins de 110°C avec un ambiant à 55°C:

$$\Delta T_{trafo_MAX} = (110 - 55)^\circ C = 55^\circ C$$

$$R_{th_trafo_max} = \frac{\Delta T_{trafo_Max}}{P_{trafo_Max}} = \frac{55^\circ}{3} C/W = 18.3^\circ C/W$$

TRANSFO – Les données d'entrée

- La fréquence de résonance est fixée à 115kHz (exemple)
- Grâce aux simulations
 - formes de tensions et courant
 - au bureau d'étude du bobineur ou si on a le courage on déroule la procédure suivante

- Remarque: la bande de fréquence vérifiée lors des tests CEM démarre souvent à 150kHz...

TRANSFO – Le corps magnétique

- To IEC 62317-13
- Delivery mode: sets

Magnetic characteristics (per set)

$$\begin{aligned}\Sigma l/A &= 0,467 \text{ mm}^{-1} \\ l_e &= 79,20 \text{ mm} \\ A_e &= 169,7 \text{ mm}^2 \\ A_{\min} &= 146,5 \text{ mm}^2 \\ V_e &= 13440 \text{ mm}^3\end{aligned}$$

Approx. weight 74 g/set

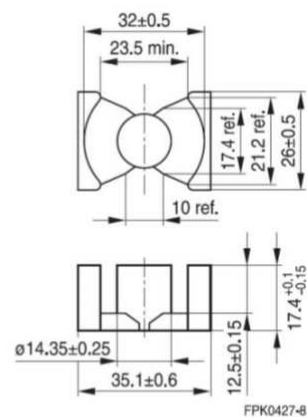


Figure 14 TDK-Epcos PQ35/35 core

TRANSFO – Choix du matériau magnétique

- 3C90 -> pas cher

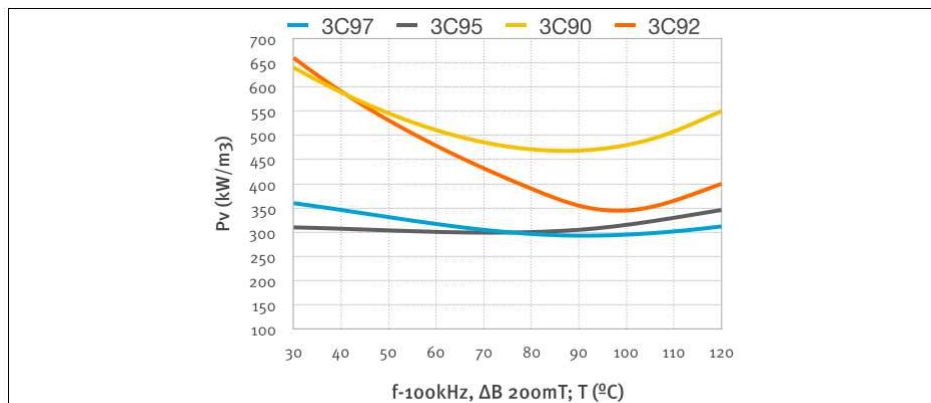


Figure 15 Ferrite core material TDK PC95/3C95

TRANSFO – Core PQ3535 (35mm x 35mm)

Core physical parameters Ferroxcube PQ3535 (vendors vary slightly in specified parameters):

$$A_e = 1.9 \cdot 10^{-4}; l_m = 0.088; V_e = 1.63 \cdot 10^{-5}; A_n = 1.52 \cdot 10^{-4}; MLT = 0.075 \quad (10)$$

- A_e = Aire en m^2 -> 190 mm^2
- V_e = volume en m^3
- MLT = Medium Length Turn en m -> 75 mm

TRANSFO – Calcul du nombre de tours minimum



▪ La densité de Flux B est

- Proportionnelle à la tension
- Inversement proportionnelle au nombre de tours
 - -> Plus il y a de tours, moins on sature le transfo
 - -> Plus la tension est élevée plus on sature le transfo

▪ Objectif = limiter la densité de flux

- $n'=15$ = rapport de transfo

$$V_p = n' (V_o + V_f) = 15 \cdot (12 + 0.2) = 183V$$

$$N_{p_min} = \frac{n' (V_o + V_f)}{2 \times f_{min} \times Ae \times DB} = 23.265$$

- -> 30 tours au primaire
- -> 2 tours au secondaire

$$DB = \frac{1}{N_p \times Ae} \times \left(V_o \times n \times \frac{0.5}{fr} \right) = 0.138T$$

TRANSFO – pertes « fer »



- Dans le corps magnétique ça « bouge » à la fréquence de switching
- Ces fluctuations de champ génèrent des pertes qui dépendent de la fréquence et de la densité de champ

$$P_{core} = a \times \left(\frac{fr}{10^3} \right)^c \times \left(\frac{DB \times 10}{2} \right)^d \times Ve \times \frac{10^{-3}}{10^{-6}} = 0.513W$$

TRANSFO – Pertes cuivre



- Longueur de fil au primaire et au secondaire
- MLT = moyenne d'un tour:

$$l_{\text{wire.pri}} = MLT \cdot N_p = 2.25$$

$$l_{\text{wire.sec}} = MLT \cdot N_s = 0.15$$

- Aire de bobinage

$$A_{n-p} = A_n \cdot \frac{k}{2} = 7.6 \cdot 10^{-6}$$

$$A_{n-s} = A_n \cdot \frac{k}{2 \cdot N_{\text{sec}}} = 3.8 \cdot 10^{-6}$$

TRANSFO – Pertes cuivre



- Section du câble

$$A_{\text{wire.pri}} = \frac{A_{n-p}}{N_p} = 2.533 \cdot 10^{-7}$$

$$A_{\text{wire.sec}} = \frac{A_{n-s}}{N_s} = 1.9 \cdot 10^{-6}$$

- Résistance des câbles

$$R_{\text{dc.pri}} = \frac{r \times l_{\text{wire.pri}}}{A_{\text{wire.pri}}} = 0.153$$

$$R_{\text{dc.sec}} = \frac{r \times l_{\text{wire.sec}}}{A_{\text{wire.pri}}} = 1.361 \times 10^{-3}$$

TRANSFO – Pertes cuivre



- Pertes en r_i^2

$$Sec_{Loss} = I_{Sec}^2 \cdot R_{dc_sec} = 3.4W$$

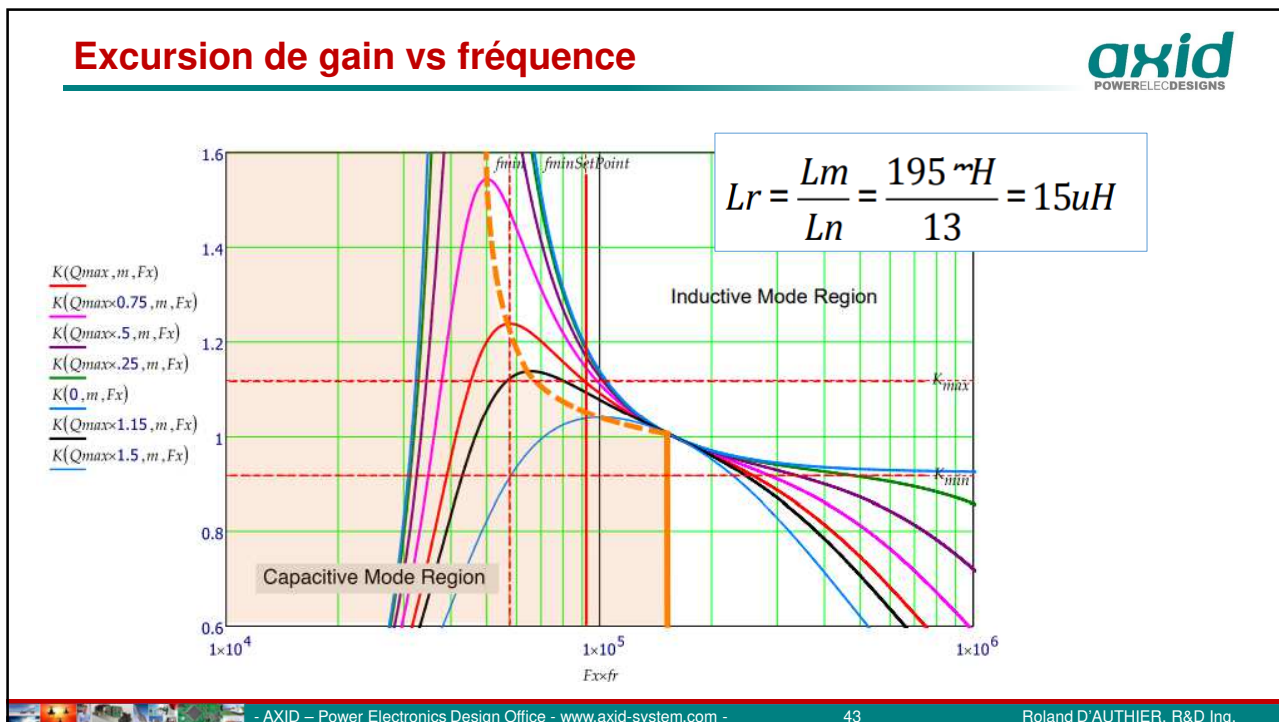
TRANSFO – Pertes totales



- On arrive à estimer les pertes totales


$$Total_{Loss_Est} = P_{core} + Pri_{Loss} + Sec_{Loss} = 6.617W$$

- Environ 1% dans le transformateur avec un matériau magnétique peu cher
- Ces pertes sont environ divisées par 2 avec un matériau magnétique (3C95) plus performant et une surface de câblage plus grande



43

Le ratio $Lm/Lr = KI = m = \dots$



- **Dans cet exemple nous avons une ration de 13**
 - Peu d'excursion de gain demandée
- **On trouve souvent des ratios KI de l'ordre de 5**
 - Permet de plus « surtensionner »

$$Lr = \frac{Lm}{Ln} = \frac{195 \text{ mH}}{13} = 15 \mu\text{H}$$

- AXID – Power Electronics Design Office - www.axid-system.com - 44 Roland D'AUTHIER, R&D Ing.

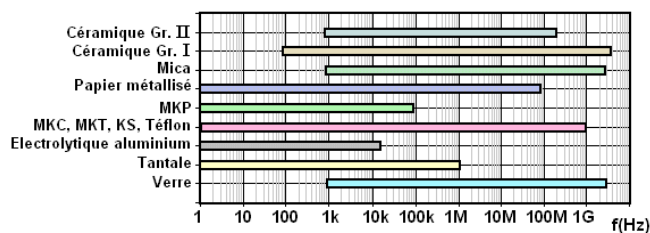
44

CONDO – Condensateur de résonance

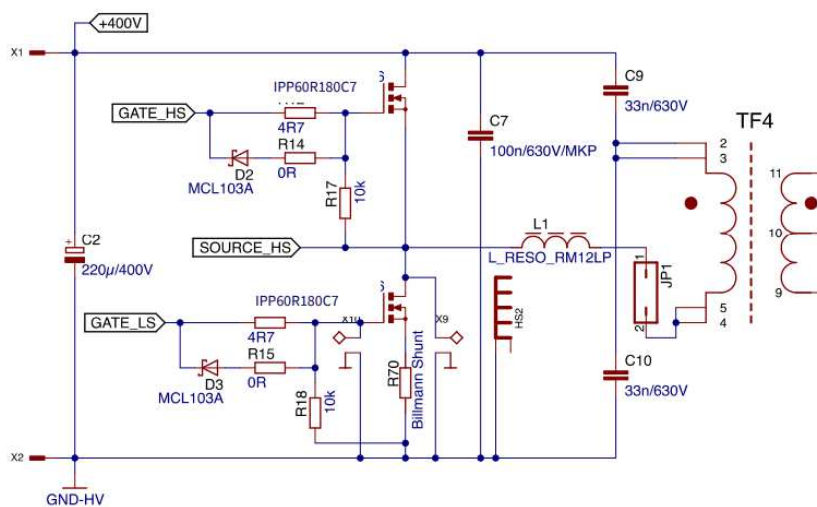
▪ Attention à la technologie

- Electrochimique : impossible (polarisée + BF)
- Film OK (polypropylène)
- Céramique X7R – complexe voire impossible – derating « incroyable »
- Céramique NP0 – OK
- ...

$$C_r = \frac{1}{4 \cdot p^2 \cdot L_r \cdot f_0^2} = 66.7nF$$



CONDO - Schéma au primaire



CONDO – Contrainte en AC

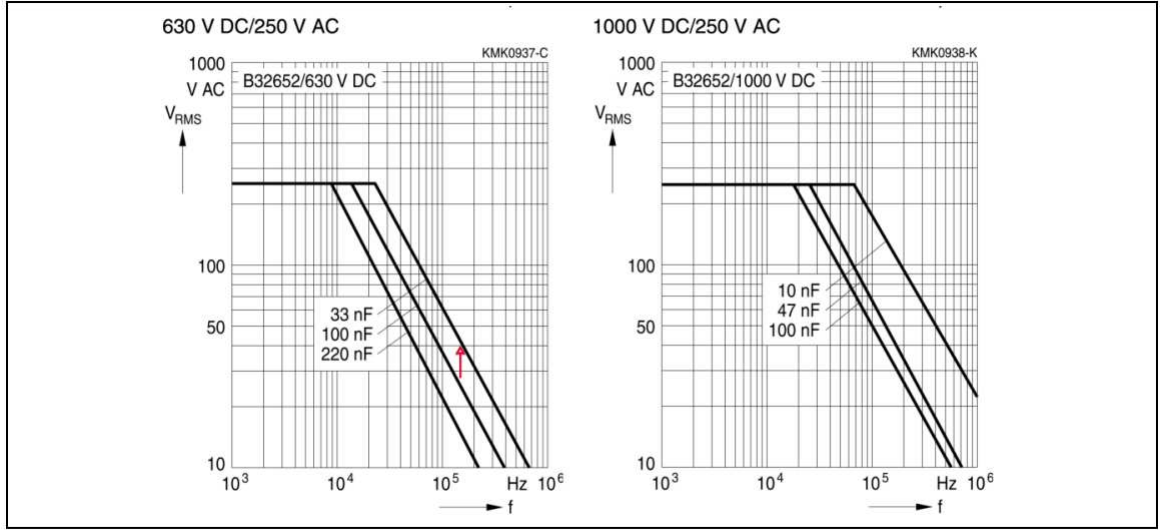


Figure 23 B32652 film capacitor recommended AC operating voltage and frequency limits

47

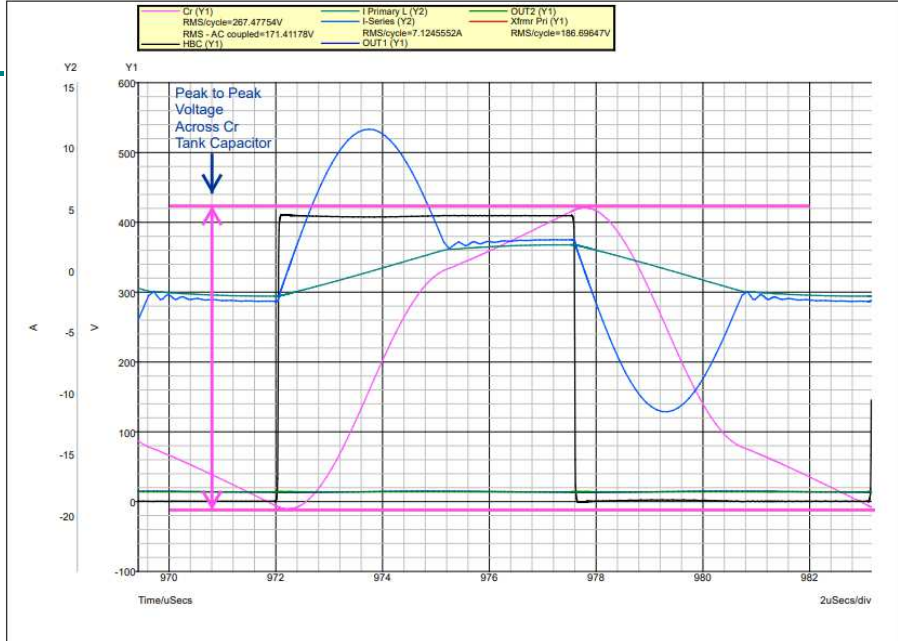


Figure 24 Peak boost up gain at 90 kHz and 171 VRMS AC voltage stress on C_r



48

Exemple avec redressement synchrone

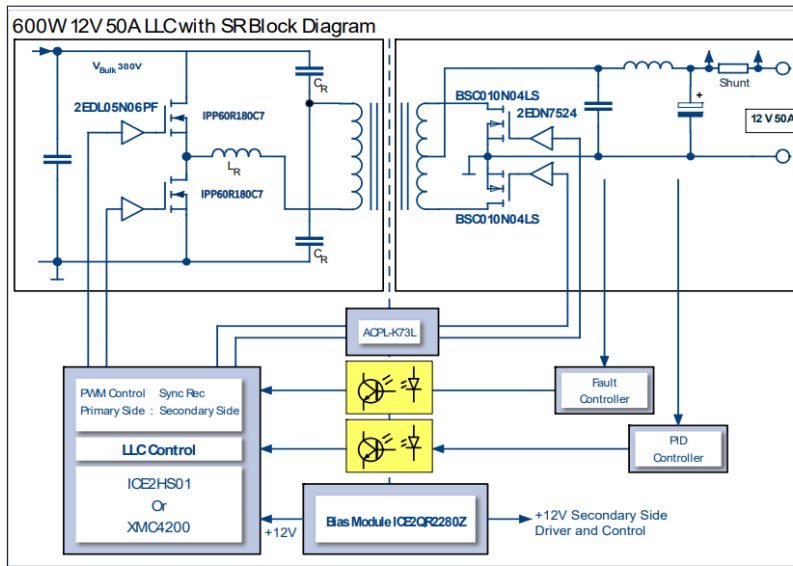


Figure 25 600 W 12 V output LLC converter detail block digram

Détail de la carte électronique

synchronous rectifier (8) Output capacitor (9) Output inductor (10) Half-Bridge MOSFET gate driver 2EDL05N06PFG, (11) Synchronous Rectifier OptiMOS™ BSC010N04LS and (12) Dual Channel Gate Drive 2EDN7524F used for Synchronous Rectifier MOSFETs.

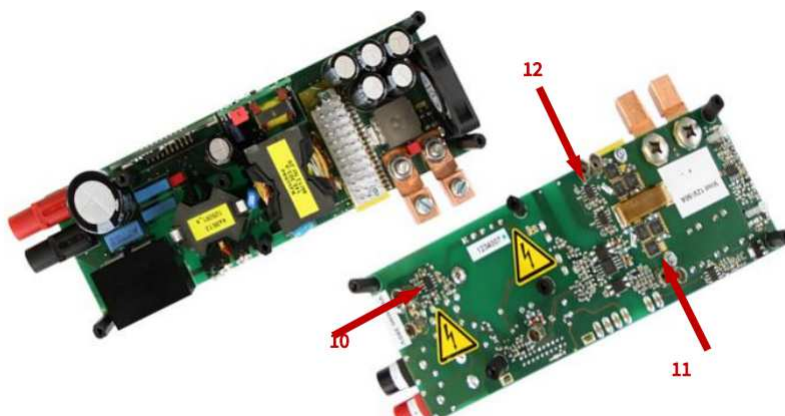
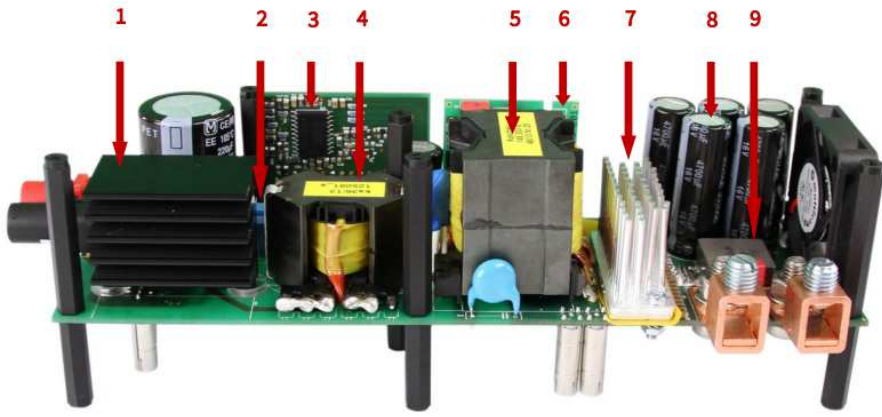
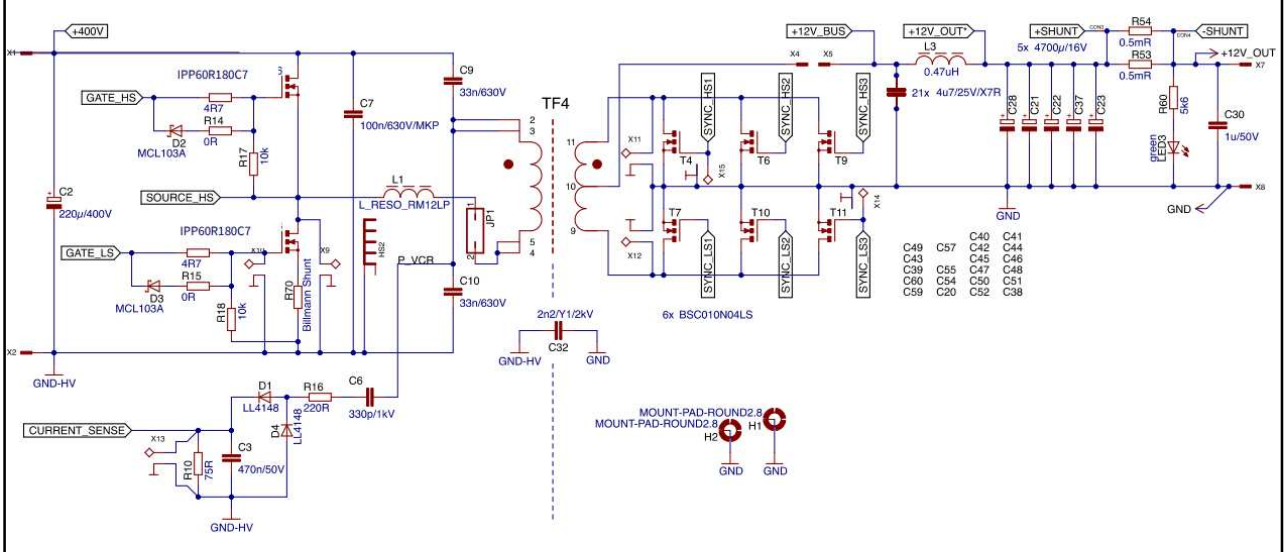




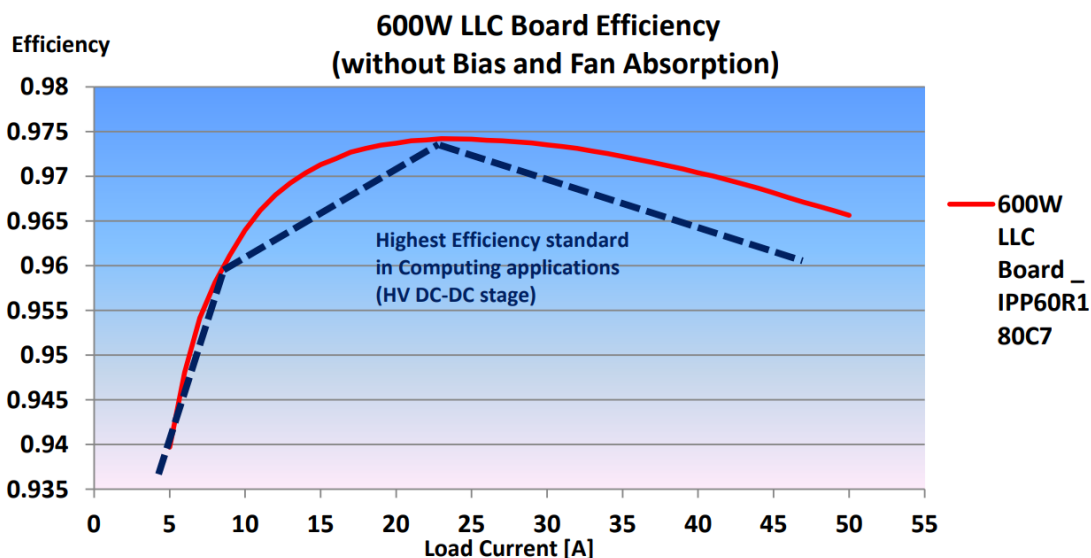
Figure 3 is the top view, bottom view and the assembly of 600 W HB LLC evaluation board. Key components are: **(1)** heatsink assembly of primary side switches IPP60R190P6 **(2)** Resonant capacitor **(3)** LLC analog controller ICE2HS01G **(4)** Resonant inductor **(5)** Main DC-DC transformer **(6)** PCB assembly of the auxiliary circuit with bias QR Flyback controller ICE2QR2280Z **(7)** Heatsink assembly for cooling the synchronous rectifier **(8)** Output capacitor **(9)** Output inductor **(10)** Half-Bridge MOSFET gate driver 2EDL05N06PFG, **(11)** Synchronous Rectifier OptiMOS™ BSC010N04LS and **(12)** Dual Channel Gate Drive 2EDN7524F used for Synchronous Rectifier MOSFETs.



Détail du schéma de puissance



Rendement « extrêmement » bon malgré 12v en sortie

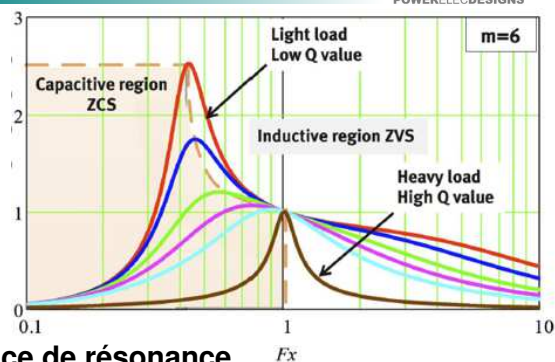


53

Le LLC en résumé



- Un rendement excellent
- Convertisseur isolé
- Design itératif mais faisable
- Une bonne dose de mathématique
- Magnétiques très compacts
- Risque de casse si F_{sw} trop basse
- ZVS et ZCS au primaire autour de la fréquence de résonance
- ZCS au secondaire au dessous de la résonance
- Fréquence de switching jusqu'à 1,5MHz (vu en 2019 avec du GaN)
- Intégration possible de la self de résonance dans le transformateur
 - (niveau expert ;-)
- Un contrôle en fréquence (attention au contrôleur)

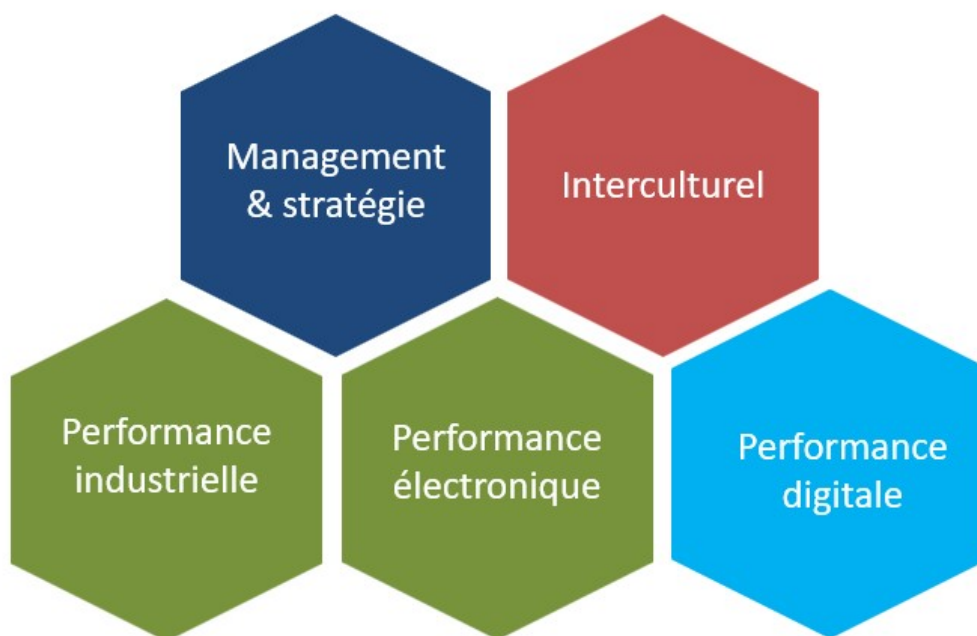


54



FRAMATECH

**Une offre de formations adaptée
à vos situations professionnelles**



Contacts

Tél. 04 91 95 55 70

Mail : contact@framatech.fr

Alain BARONI, CEO
alain.baroni@framatech.fr

Sheina GUEDJ, Formations
sheina.guedj@framatech.fr

FRAMATECH S.A. au capital de 38112 Euros
Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies

4 boulevard d'Arras - 13004 Marseille - France

Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : contact@framatech.fr

Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126

Web : www.framatech.fr