

**CYCLE FABRICATIONS ELECTRONIQUES**

**INTEGRER L'ELECTRONIQUE DE PUISSANCE  
« MODERNE » DANS LES SYSTEMES**



**FRAMATECH**

**Session inter-entreprises**

**Les 17, 18, 19 et 20 décembre 2024, *distanciel***

**FRAMATECH S.A. au capital de 38112 Euros  
Etudes & mises en œuvre de stratégies industrielles internationales Hautes  
Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : [contact@framatech.fr](mailto:contact@framatech.fr)  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)

## CYCLE FABRICATIONS ELECTRONIQUES

# INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES



# FRAMATECH

### NOTE POUR LE LECTEUR QUI N'AURAIT PAS ASSISTE AU SEMINAIRE

La documentation ci-jointe est celle qui a servi de support pour illustrer les exposés faits pendant le séminaire **INTEGRER L'ELECTRONIQUE DE PUISSANCE « MODERNE » DANS LES SYSTEMES** et ne représente donc qu'une partie des informations données à cette occasion.

**FRAMATECH S.A. au capital de 38112 Euros**  
**Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : [contact@framatech.fr](mailto:contact@framatech.fr)  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)

**CYCLE FABRICATIONS ELECTRONIQUES**

**INTEGRER L'ELECTRONIQUE DE PUISSANCE «  
MODERNE » DANS LES SYSTEMES**



**FRAMATECH**

**PARTIE III  
L'INGENIERIE DE PUISSANCE &  
INTEGRATION DE L'ELECTRONIQUE DE  
PUISSANCE DANS LES SYSTEMES**

***Monsieur Roland D'AUTHIER***

**FRAMATECH S.A. au capital de 38112 Euros  
Etudes & mises en œuvre de stratégies industrielles internationales Hautes Technologies**

4 boulevard d'Arras - 13004 Marseille - France  
Tél. +33 491 95 55 70 / Fax. +33 491 95 55 75 / Mail : [contact@framatech.fr](mailto:contact@framatech.fr)  
Organisme de formation n° 93060115506 – Siret 344 351 879 00046 – NAF 742C – RC88B126  
Web : [www.framatech.fr](http://www.framatech.fr)

## Formation électronique de puissance

### Mécanismes de défaillance -

Principe du bottom-up (on part d'un datasheet plutôt que de la théorie)

## Fiabilité = Reliability <> Taux de panne = Failure rate

- $t$  = le temps
- $T$  = le moment de la casse
- $P$  = probabilité
- $|$  = sachant que

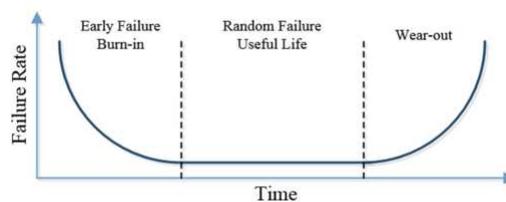


Figure 2. The classical bathtub curve.

$$R(t) = 1 - F(t)$$

$$\text{Failure rate} = \frac{P(t \leq T \leq t + \Delta t | T > t)}{\Delta t} = \frac{P(t \leq T \leq t + \Delta t)}{\Delta t \cdot P(T > t)}$$

## MTTF = Mean Time To Failure

- When MTTF of a device is reported as one hundred thousand hours, it means that the first failure disrupting the device functioning is expected to occur after this time period

$$MTTF = \int_0^{+\infty} R(t) dt$$

$$MTTF = 1/\lambda$$

## MTBR Mean Time to Repair

$$MTTR = \int_0^{+\infty} xN(x) dx = \frac{\beta}{\mu} \quad (10)$$

where  $N(x)$  is the gamma distribution function. By assigning 1 to  $\beta$ , gamma distribution becomes equivalent to exponential distribution, therefore summarized MTTR value can be shown by  $1/\mu$ . MTTR is very difficult to calculate and it is usually determined empirically by studying the previous repairs [45].

## MTBF Mean Time between Failures

- C'est souvent le MTBF qui est demandé par les équipes de maintenance/MCO

$$MTBF = MTTF + MTTR$$

## Extraits d'un rapport de Fabricant de GaN

Rappel : Axid n'a pas de lien avec EPC, ce n'est qu'un exemple

## EPC : Exemple d'étude de rapport fiabilité GaN



Stressor	Device/Package	Test Method	Intrinsic Failure Mechanism	EPC Test Results		
Voltage	Device	HTGB	Dielectric failure (TDDB)	This Report		
			Threshold shift			
		HTRB	Threshold shift	This Report		
ESD	$R_{DS(on)}$ shift	[2,3,6,7,8,9,10]				
Current	Device	DC Current (EM)	Electromigration	In Progress		
			Thermomigration	In Progress		
Current + Voltage (Power)	Device	SOA	Thermal Runaway	This Report		
		Short Circuit	Thermal Runaway	This Report		
Voltage Rising/Falling	Device	Hard-switching Reliability	$R_{DS(on)}$ shift	This Report		
Current Rising/Falling	Device	Pulsed Current (Lidar reliability)	None found	This Report		
Temperature	Package	HTS	None found	[6,7,8,9]		
		MSL1	None found	[3,4,5,6,7,8,9,10]		
		H3TRB	None found	[1,2,3,4,5,6,7,8,9,10]		
Humidity	Package	AC	None found	[4,5,6,7,8,9]		
		Solderability	Solder corrosion	This Report		
		uHAST	Denrite Formation/Corrosion	[10]		
		Mechanical / Thermo-mechanical	Package	TC	Solder Fatigue	This Report
				IOL	Solder Fatigue	This Report
Bending Force Test	Delamination			This Report		
Bending Force Test	Solder Strength			This Report		
Bending Force Test	Piezoelectric Effects			This Report		
Mechanical / Thermo-mechanical	Package	Die shear	Solder Strength	This Report		
		Package force	Film Cracking	This Report		

Table 1: Stress Conditions and Intrinsic Failure Mechanisms for eGaN FETs

7

## SECTION 1: VOLTAGE/TEMPERATURE STRESS ON THE GATE



- Datasheet : max  $V_{GS}=6V$

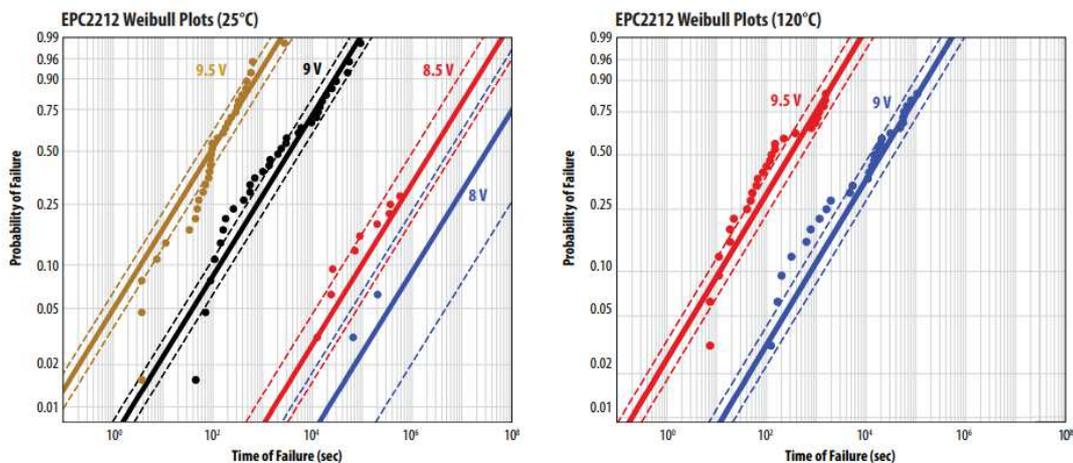


Figure 1: Weibull plots of gate-to-source failures of EPC2212. Note that very few failures occur even at 8 V<sub>GS</sub>, yet the device has a maximum V<sub>GS</sub> rating of 6 V. The data on the top is at 25°C and the data on the bottom is at 120°C.

8

**SECTION 1: VOLTAGE/TEMPERATURE STRESS ON THE GATE**

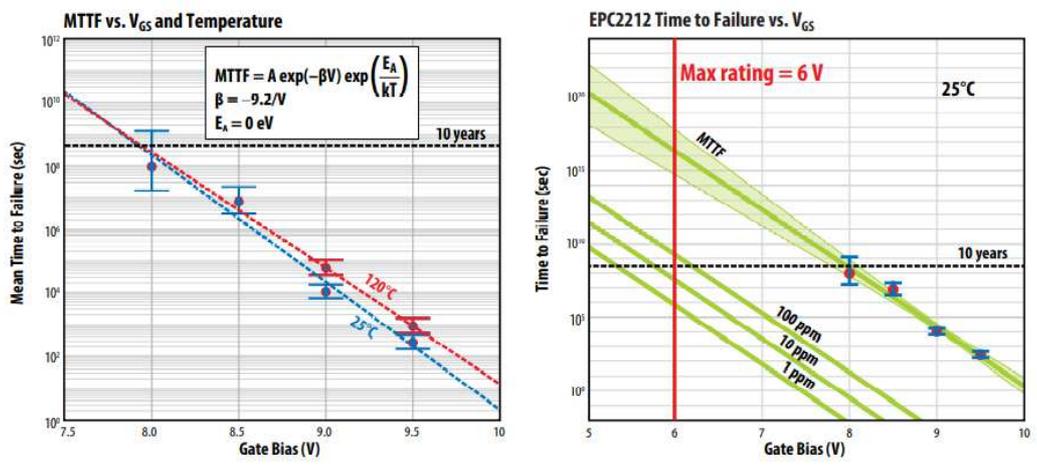


Figure 2: On the left is the mean time to failure (MTTF) for EPC2212 eGaN FETs versus  $V_{GS}$  at both 25°C and 120°C. On the right is a graph that shows the various probabilities of failure versus  $V_{GS}$  at 25°C.

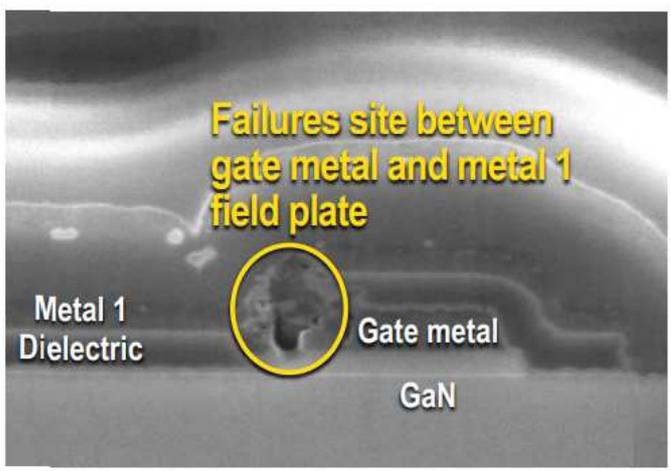


Figure 3: Scanning electron microscopy (SEM) image of the gate region of an EPC2212 eGaN FET. The yellow circle shows the failure site is between the gate metal and the metal 1 layer.

**SECTION 2 VOLTAGE/TEMPERATURE STRESS ON THE DRAIN**

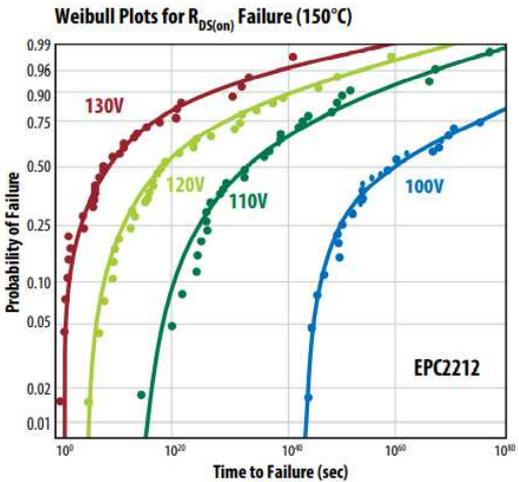


Figure 6: Weibull plot of EPC2212 eGaN FETs stressed under DC bias at various voltages. A failure is defined as exceeding data sheet limits.

Plus fiable à 90°C qu'à 35°C -> anti-intuitif

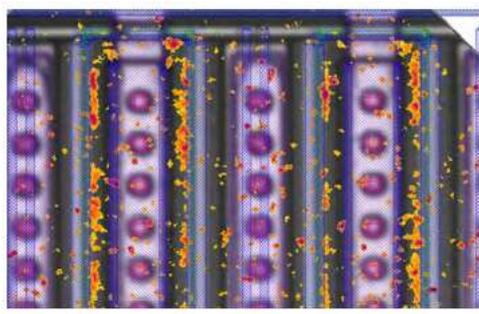
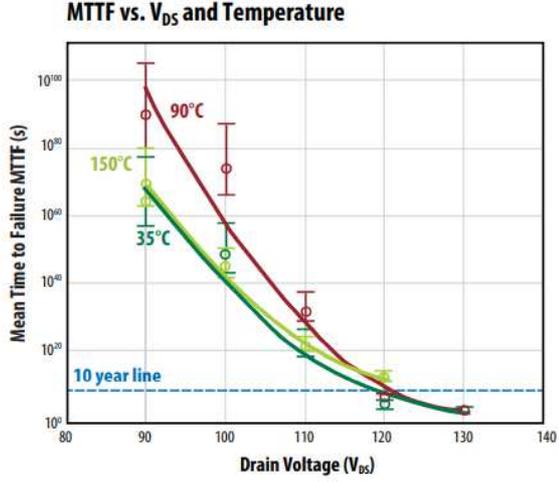


Figure 8: A magnified image of an EPC2212 eGaN FET showing light emission in the 1–2 μm wavelength range (SWIR) that is consistent with hot electrons. The SWIR emission (red-orange) has been overlaid on a regular (visible wavelength) microscope image.

### EPC : Evolution RDSON

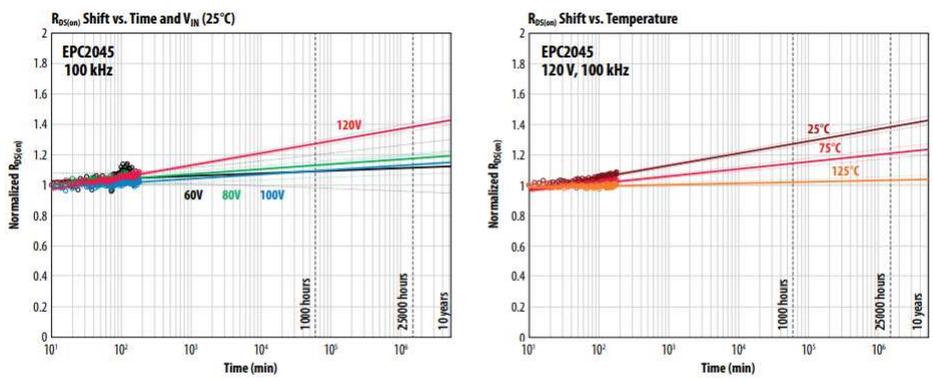
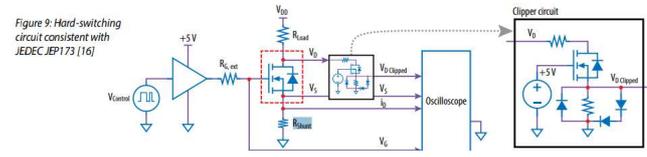


Figure 10: The  $R_{DS(on)}$  of a fifth-generation EPC2045 eGaN FET over time at various voltage stress levels and temperatures. On the left, the devices were tested at 25°C at voltages from 60 V to 120 V. The graph on the right shows the evolution of  $R_{DS(on)}$  at 120 V at various temperatures.

### EPC : SECTION 3: SAFE OPERATING AREA

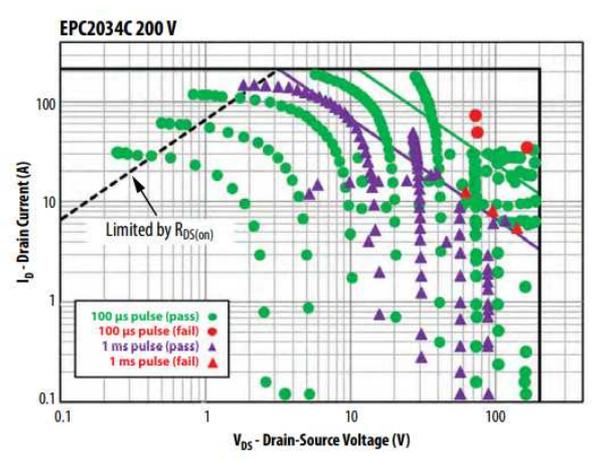


Figure 19: EPC2034C SOA plot. The "Limited by  $R_{DS(on)}$ " line is based on data sheet maximum specification for  $R_{DS(on)}$  at 150°C. Measurements for 1 ms (purple triangles) and 100 µs (green dots) pulses are shown together. Failures are denoted by red triangles (1 ms) or red dot (100 µs). Note that all failures occur outside the data sheet SOA region.

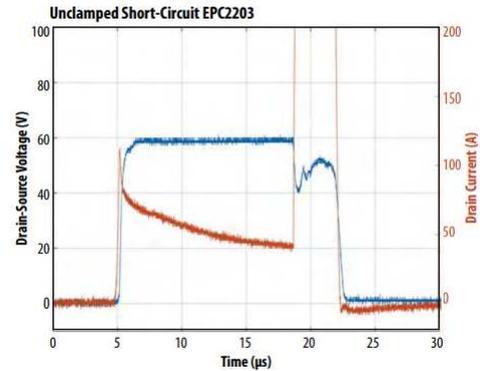
## SECTION 4: SHORT CIRCUIT ROBUSTNESS TESTING



- Si on sait couper en moins de 5 $\mu$ s, on sauve le composant

Short-circuit pulse $V_{DS} = 60\text{ V}$	EPC2203 (Gen 4)		EPC2051 (Gen 5)	
	$V_{GS} = 6\text{ V}$	$V_{GS} = 5\text{ V}$	$V_{GS} = 6\text{ V}$	$V_{GS} = 5\text{ V}$
Mean TTF ( $\mu$ s)	13.1	20.0	9.33	21.87
Std. dev. ( $\mu$ s)	0.78	0.37	0.21	2.95
Min. TTF ( $\mu$ s)	12.1	19.6	9.08	18.53
Avg pulse power (kW)	3.211	2.554	5.516	3.699
Energy (mJ)	43.36	50.24	50.43	77.34
Die area (mm <sup>2</sup> )	0.9025		1.105	
Avg power/area (kW/mm <sup>2</sup> )	3.558	2.830	4.99	3.35
Energy/area (mJ/mm <sup>2</sup> )	48.05	55.67	45.64	69.99

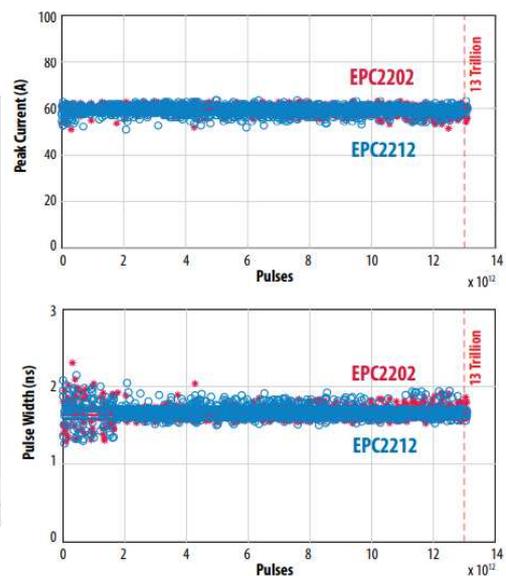
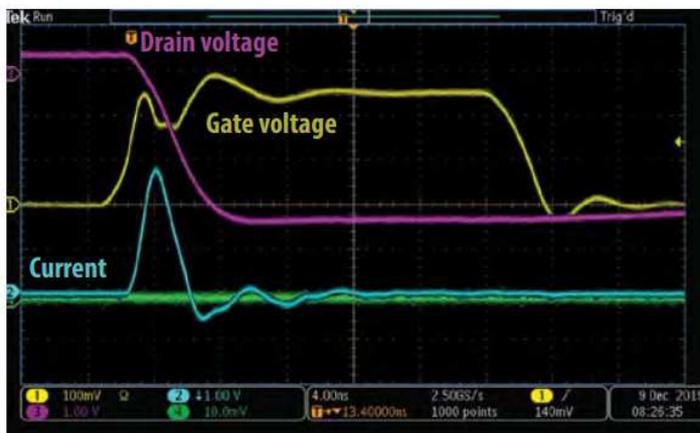
Table 2: Short-circuit withstand time statistics for EPC2203 and EPC2051. Statistics derived from eight parts in each condition. Withstand times are tightly distributed around mean value. Average pulse power and energy correspond to a typical part within the population.



## SECTION 5: SHORT CURRENT PULSE RELIABILITY (LIDAR)



- Pulses de courant de qq ns



## SECTION 6: MECHANICAL STRESS



### 6.1 Die Shear Test



Figure 27: Pressure test instrument. The tester head lowers to the backside of the devices using a constant loading speed of 0.6 mm/min until the predetermined force is sensed by the gauge. The DUTs are surface mounted on a FR4 test coupon that is secured on the testing stage.

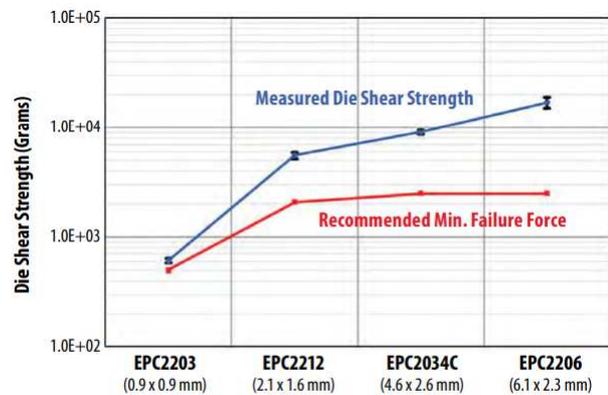


Figure 26: Various die sizes and solder configurations of eGaN FETs were tested to failure while measuring the shear strength. The results are shown with black dots. The red stars show the minimum recommended die shear strength under MIL-STD-883E, Method 2019.

## SECTION 6: MECHANICAL STRESS



### 6.2 Backside Pressure Test

Product	Sample Size	Die Area	Backside Pressure	Force Applied	Failures in Parametric Test after Pressure Test	Failures after 300 hours H3TRB test
EPC2212 (LGA)	16	2.1 x 1.6 mm	400 psi	9.3 N (2.1 lbs)	0/16	0/16
EPC2034C (BGA)	16	4.6 x 2.6 mm	400 psi	33.0 N (7.4 lbs)	0/16	0/16

Table 3: eGaN device shear test results. Small and relatively large eGaN devices were tested under high backside pressure with no mechanical failures, and no failures after stress testing under temperature, humidity, and bias.

### 6.3 Bending Force Test

	0 mm	2 mm	4 mm	6 mm	8 mm
DUT1	1.00	1.01	1.00	0.98	0.98
DUT2	1.00	1.02	1.01	Failed	-
DUT3	1.00	1.01	1.03	Failed	-
DUT4	1.00	0.99	0.99	1.03	1.04

Table 4: Normalized  $R_{DS(on)}$  versus board deflection for four devices during bending force test. Values are normalized to the  $R_{DS(on)}$  in the unflexed case. Two of four devices failed at 6-mm deflection, while the remaining two devices survived 8 mm. No significant stress response was seen in any device parameter.

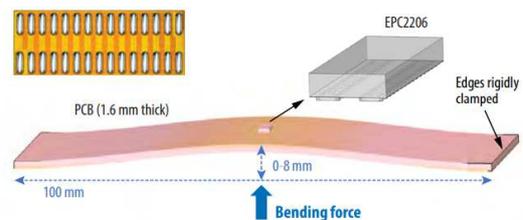


Figure 28: Schematic depiction of bending force (AEC-Q200-005A) test for EPC2206. Force is applied on the bottom of the board. Force is adjusted to attain a set of prescribed center point deflections ranging from 0–8 mm.

## SECTION 7: SOLDERABILITY

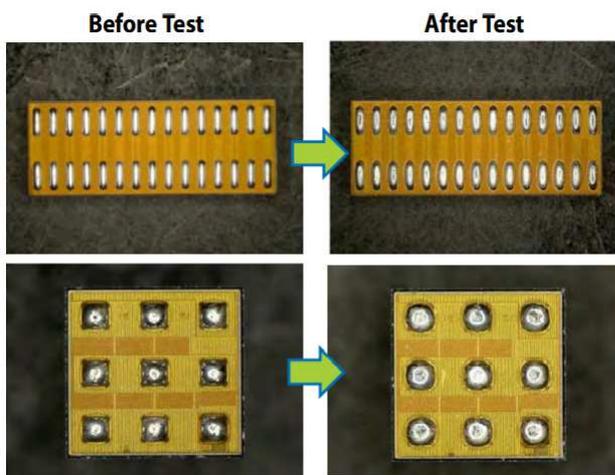


Figure 32: Solder pads for EPC2206 and EPC2214 before and after solderability test. Note that solder paste has been incorporated, leaving a smooth and uniform finish absent of visual defects.

eGaN FET/IC	Solder Footprint	Type	Quantity Tested	Rejects
EPC2206 (Discrete)		LGA (2 x 15)	10	0
EPC2206 (Discrete)		BGA (3 x 3)	10	0
DUT3		BGA (4 x 6)	10	0
EPC2001 (Discrete)		LGA (1 x 10)	77 (11 die x 7 lots)	0

Table 5: Solderability test matrix on eGaN FETs and ICs. All products pass J-STD-002E Test Method S1.

## EPC : 30 pages de rapport « pour convaincre »

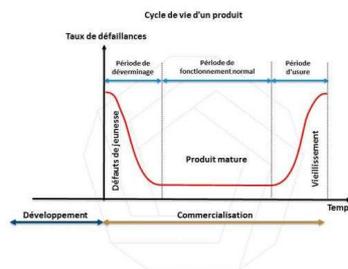
- GaN et SiC doivent faire leur preuves
- Fiabilité <> innovation -> transparence des fabricants
- Tests encourageants pour l'avenir du GaN
  
- À retenir : Datasheet confirmé

## Diagnostic des mécanismes de défaillance

- **Comment casse un transistor/condensateur de puissance**
  - Tension
  - Courant
  - Température
  - Mécanique
  - Corrosion
  - En binôme solidaire de bras
  - Vieillessement par exemple des condensateurs électro-chimiques (formation fiabilité)
- **Origines des sur-tensions / sur-courants / sur-températures**
  - Saturation des éléments selfiques
  - Court-circuit
  - Cross-conduction
  - Surtension selfiques et atmosphériques
- **Parades et fiabilisation**
  - Limitation des selfs de fuite
  - Recouvrement des diodes
  - Protection en courant analogiques rapides
  - Temps mort ajusté
  - Soft switching
  - Varistance/transils/zener
  - Méthode de câblage (exemple boucle PV)
  - Essais HALT

## HALT : On stresse au-delà de la spécification

- **HALT** : Highly Accelerated Life Test
- Souvent le seul moyen d'apprendre
- Les essais **HALT** et **HASS** ont pour objectif de construire la robustesse d'un produit principalement pendant le début de son cycle de vie.
- Objectif : diminuer les défauts de jeunesse d'un nouveau produit.



- Les questions sont les bienvenues

## PARTIE III – INGENIERIE DE PUISSANCE



### Formation électronique de puissance

### DATASHEET SELF – souvent sur-mesure en puissance -

Principe du bottom-up (on part d'un datasheet plutôt que de la théorie)

1

## Inductances



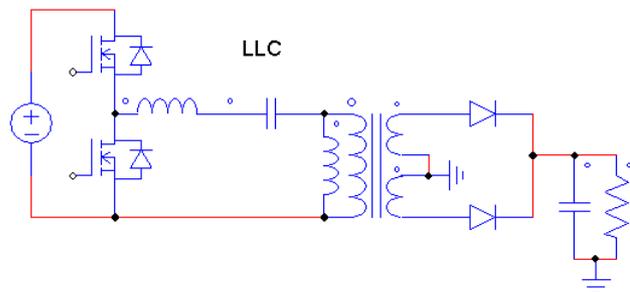
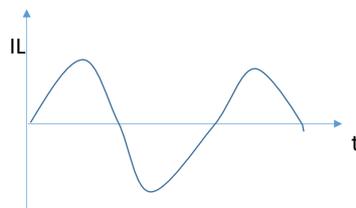
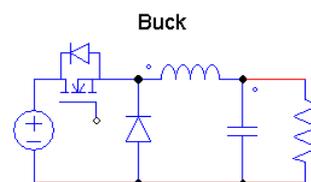
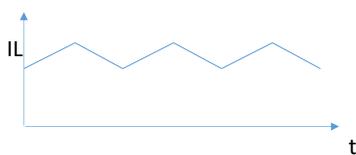
2

## SELF

- Très souvent sur mesure.
- Sans doute le composant le moins intuitif
- Les datasheets ne sont pas toujours respectés
- Variabilité de production (valeur inductance, isolement,...)
- Mode commun, mode différentiel, couplée AC, DC ...
- Faux transfos (flyback)
- Peu utilisé en dehors de l'électronique de puissance



## Inducteur DC ou AC



## Inducteur DC ou AC

**axid**  
POWERELECTRONS

5 - AXID - Power Electronics Design Office - www.axid-system.com - 5 Roland D'AUTHIER, R&D Ing.

5

## Design d'inducteur HF

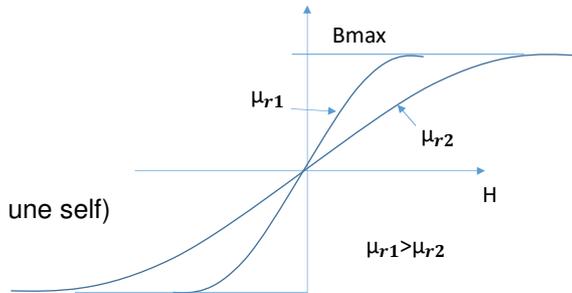
**axid**  
POWERELECTRONS

- Stocker de l'énergie (contrairement à un transformateur)
- $\mu = \mu_0 \mu_r$
- $\mu_0$  - perméabilité magnétique du vide (Tm/A) =  $4\pi 10^{-7}$
- $\mu_r$  - perméabilité relative
- H - Champ excitation magnétique (A/m)
- B - Densité de flux magnétique en Tesla
- $\Phi$  - Flux magnétique en Weber (ou Vs)
- Dans la zone de saturation on a juste un fil

6 - AXID - Power Electronics Design Office - www.axid-system.com - 6 Roland D'AUTHIER, R&D Ing.

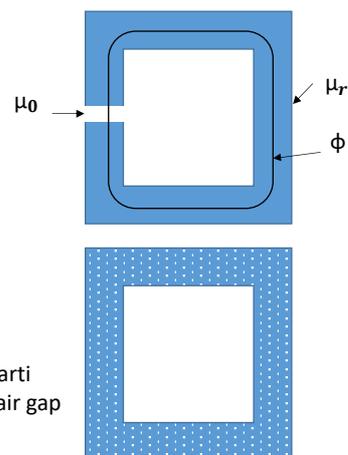
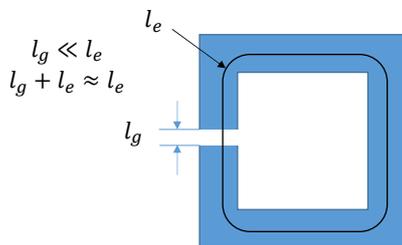
6

- $\mu_0 = 1,26 \cdot 10^{-6} \frac{\text{Henry}}{\text{m}}$
- $B = \mu H$
- $H = n I$  (nb tours \* courant)
- $\mu_r$  d'une ferrite de 2000 à 4000
- Pour un courant donné,
  - si on a un grand  $\mu$
  - alors on atteint vite  $B_{\text{sat}}$  (donc un fil et pas une self)
- -> on cherche à réduire le  $\mu$



### Pour réduire le $\mu$ on insert un « air gap » (entrefer)

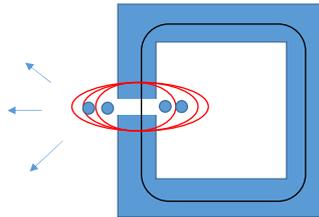
- $l_g \approx 0,1 \text{ à } 1\text{mm}$



## Pas de fil à proximité de l'entrefer

### ▪ Entrefer -> champ magnétique

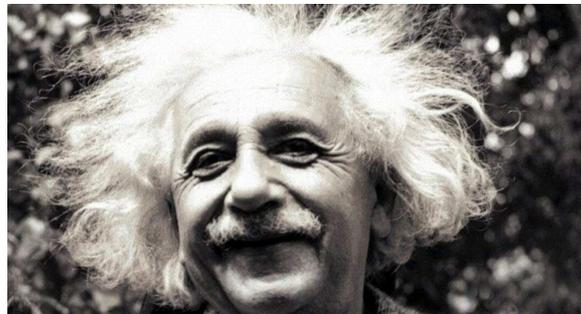
- -> émissions
- -> si bobinage autour de l'entrefer
- -> échauffement car les charges sont « poussées » d'un côté du fil
- -> Rac augmente



## Calcul de l'inductance avec entrefer (des maths...)

- $\mu = \mu_0 \mu_r$
- $l_g \ll l_e$
- $l_g + l_e \approx l_e$
- $\Phi = \text{flux constant} \rightarrow B \approx \text{constant}$   
(on néglige l'épanouissement)
- $H_g = \frac{B}{\mu_0}$
- $H_m = \frac{B}{\mu_m}$
- $nl = l_e H = H_m l_e + H_g l_g$
- Donc :
- $H l_e = \frac{B l_e}{\mu_m} + \frac{B l_e}{\mu_0}$

- $\mu_e = \frac{B}{H}$  (fero + entrefer)
- $H = \frac{B}{\mu_e} = \frac{B}{\mu_e} + \frac{B a}{\mu_0 l_g}$



Plus c'est compliqué, plus c'est beau ...

## Calcul de l'entrefer

- $\frac{1}{\mu_e} = \frac{1}{\mu_m} + \frac{1}{\mu_0 \frac{l_e}{l_g}}$
- $\frac{1}{\mu_{re} \mu_0} = \frac{1}{\mu_{rm} \mu_0} + \frac{1}{\mu_0 \frac{l_e}{l_g}}$
- $\frac{1}{\mu_{re}} = \frac{1}{\mu_{rm}} + \frac{1}{\frac{l_e}{l_g}}$
- $\frac{1}{\mu_{re}} = \frac{\frac{l_e}{l_g} + \mu_{rm}}{\mu_{rm} \frac{l_e}{l_g}}$
- $\mu_{re} = \frac{\mu_{rm} \frac{l_e}{l_g}}{\frac{l_e}{l_g} + \mu_{rm}}$

Exemple

- Si  $\frac{l_e}{l_g} < \mu_{rm}$  alors
- $\mu_{re} = \frac{l_e}{l_g}$

4000

100 mm

1 mm

Perméabilité relative de l'ensemble  
ferromagnétique + entrefer

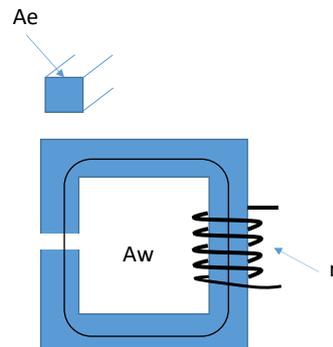


Comme une poule  
qui trouve un  
couteau

## Inductance

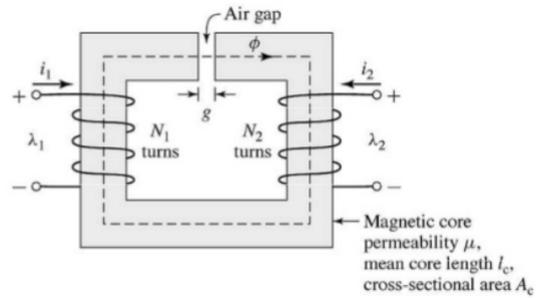
- $V = L \frac{dI}{dt}$
- $V = n \frac{d\Phi}{dt}$
- $L \frac{dI}{dt} = n \frac{d\Phi}{dt}$
- $n \frac{d\Phi}{dt} = n A_e \frac{dB}{dt} = n A_e \mu \frac{dH}{dt} = n A_e \mu \frac{n}{l_e} \frac{dI}{dt}$
- $L \frac{dI}{dt} = \frac{n^2 A_e \mu}{l_e} \frac{dI}{dt}$

- $L = \frac{n^2 A_e \mu}{l_e}$



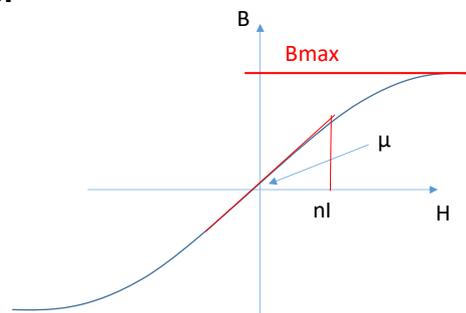
## 2 bobinages sur le même noyau magnétique

- $\frac{L_1}{L_2} = \left(\frac{n_1}{n_2}\right)^2$
- Erreur classique



## Design self

- Ne pas saturer
- Ne pas trop chauffer
- Taille/poids



## Limite de saturation Bmax

- $L \frac{dI}{dt} = n \frac{d\Phi}{dt}$
- $L \int_0^{I_{pk}} \left( \frac{dI}{dt} \right) dt = n A_e \int_0^{B_{max}} \left( \frac{dB}{dt} \right) dt$
- $L I_{pk} = n A_e B_{max}$
- $n = \frac{L I_{pk}}{A_e B_{max}}$

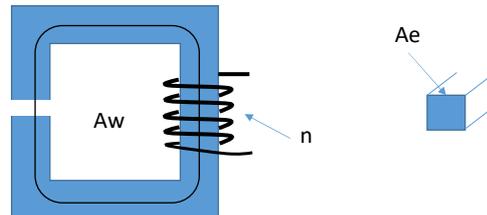
J – densité de courant en A/m<sup>2</sup>  
J < 4,5A/mm<sup>2</sup> pour ne pas trop chauffer

K – facteur de remplissage de l'aire de bobinage  
K < 1 bien sûr

A<sub>w</sub> = Aire de bobinage

$$A_e = \frac{L I_{pk}}{n B_{max}}$$

$$n = \frac{J k A_w}{I_{rms}}$$



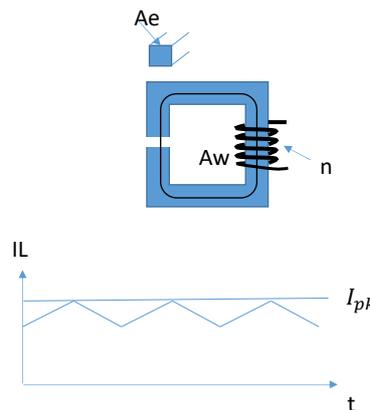
## Ap nous donne la taille du magnétique

- L'équation du produit des aires

$$A_e = \frac{L I_{pk}}{n B_{max}} \quad n = \frac{J k A_w}{I_{rms}}$$

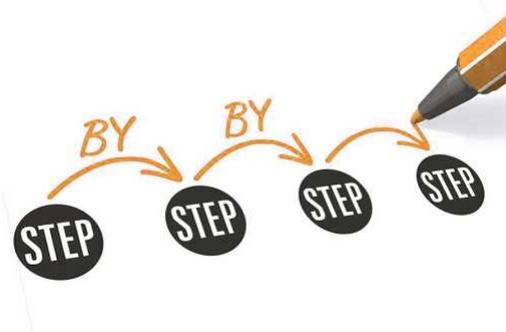
$$A_p = A_e A_w = \frac{L I_{pk} I_{rms}}{B_{max} J k}$$

- $L I_{pk} I_{rms} \approx L I^2$
- Energie stockée =  $\frac{L I^2}{2}$
- Noyau : un petit gros équivaut à un long mince



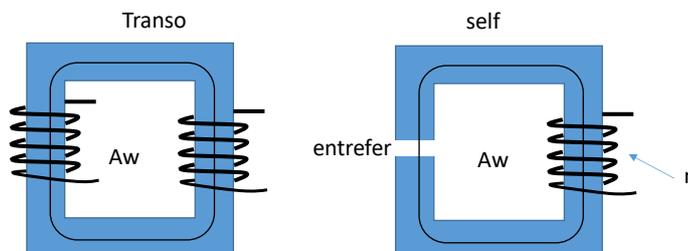
## Design d'une self à entrefer

- 1. Calculer  $A_p$  (le produit des aires)
- 2. Choisir un noyau avec un plus grand  $A_p$
- 3. Itérations
- 4. Calcul du  $\mu$  (ou augmentation de l'entrefer jusqu'au  $L$  voulu)



## Noyaux

- Pas de gap pour les transformateurs
- Exception flyback qui est en fait un self



## Noyaux magnétiques



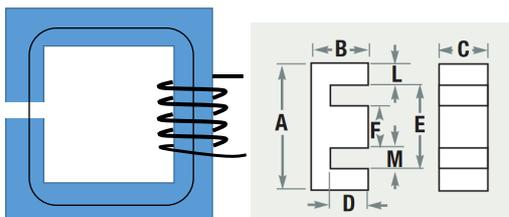
www.powerelectronicsalks.com

## Le 2 types d'inductance



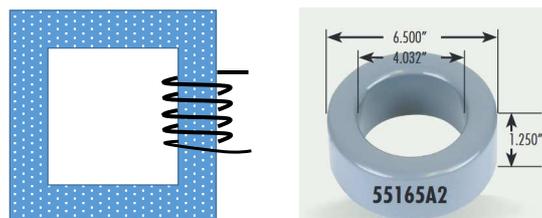
### Entrefer localisé

- « bavure » du champ



### Entrefer réparti

- Avantage = pas de « bavure » de champ
- Concept du  $A_L$
- $A_L = \frac{H_y}{turn}$  Henry par tour
- L pour n tours :  $L = n^2 A_L$  (enfin une équation facile !!!)



## Design sur mesure



Inductor Design Tool

Toroid Design E Shape Design

Step 1: Design Input

Material Selection: Xflux E

DC Current: 5 Amps

Peak to Peak Ripple: 2 Amps

Frequency: 500 KHz

Full Load (L): 0.005 mH

Specified Current: 7 Amps

Temp Rise: 50 °C

Stack Cores: 1

Reset Find Part Numbers

Magnetics Part Numbers

00X1808E060 00X3515E060  
00X1808E040 00X3515E040  
00X1808E026 00X3515E026

Core A Dimension (mm)

19.3 34.54

Step 2: Enter Selected Part Number

00X1808E060

Design Output

A 19.3 mm HT 4.78 mm U 60  
B 8.1 mm AI 48

Design Output

Inductance @ Full Load min: 0.006 mH

Inductance @ No load nom: 0.007 mH

Specified Current Inductance min: 0.01 mH

Core Loss: 0.30 W

Copper Loss: 0.17 W

Total Loss: 0.47 W

Temperature Rise: 25.5 °C

Number of Turns: 12

Wire Size: 17 AWG

Winding Factor: 44.7%

DC Resistance: 6.75 mΩ

Finished A: 19.3 mm

Finished HT: 10.2 mm

Total Wire Length: 407.1 mm

Adjust

Adjust Turns:

Adjust AWG:

Adjust Strand:

Request Quote Request Sample

Magnetics Headquarters  
110 Delta Drive  
PO Box 11422  
Pittsburgh, PA 15238 USA  
Phone: 1.800.245.3984  
+1.412.696.1333  
www.mag-inc.com  
Email: magnetics@spang.com

Magnetics International  
13/F 1-3 Chatham Road South  
Tsim Sha Tsui  
Kowloon, Hong Kong  
Phone: +852.3102.9337  
+86.139.1147.1417  
Email: asiastales@spang.com

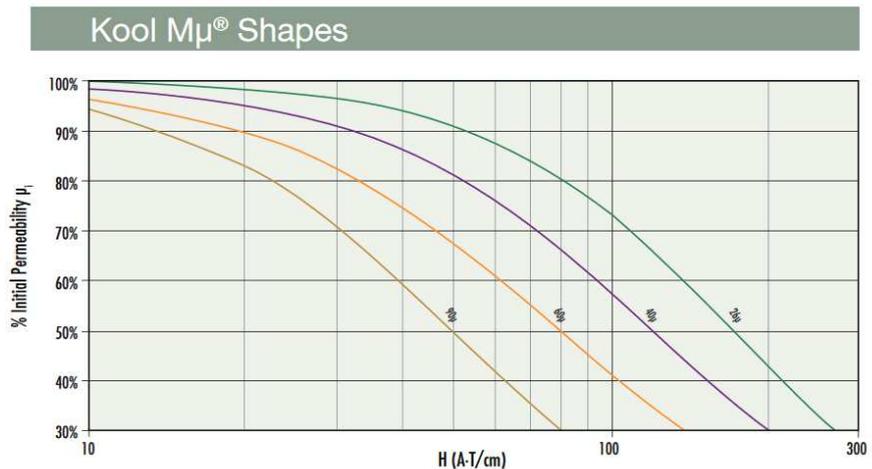
- AXID – Power Electronics Design Office - www.axid-system.com - 21 Roland D'AUTHIER, R&D Ing.

21

## La perméabilité change en fonction de H (idem Bmax)



- La self baisse avec le courant



- AXID – Power Electronics Design Office - www.axid-system.com -

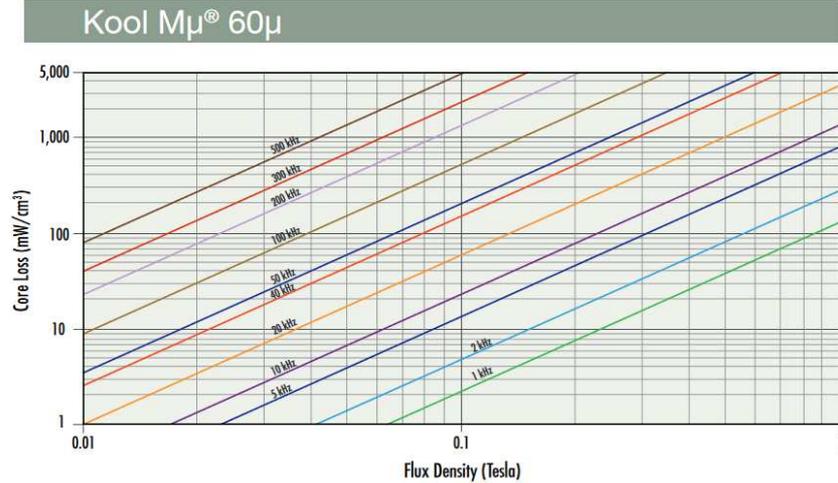
22

Roland D'AUTHIER, R&D Ing.

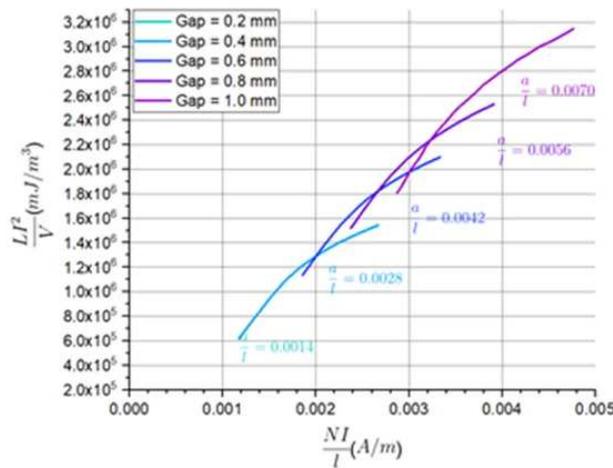
22

## Pertes noyau

- Les pertes sont principalement dues à la fréquence
- Souvent on vise 100mW/cm<sup>3</sup>
- ΔB en abscisse (et pas B)



## Courbe de Hanna





## Choix si self « sur étagère »

[Parametric Search](#) [Datasheet Index](#) [My Account](#)

---

Products ▾ Design Tools Automotive Resources ▾ Quality ▾ About ▾ Careers Contact Price & Availability

← Back  
**Power Inductor Finder and Analyzer**  
\* indicates a required field

Search for L @ I

Inductance \*  nH  -to- optional nH

Current \*  mA   mA

Ripple Current \*  %

Frequency  kHz

Update

**Narrow Results:** [+ Part number](#) [+ Lat 5 A](#) [+ L nominal](#) [+ Adjusted Ipeak](#) [+ Isat 30% drop](#) [+ Irms 40C rise](#) [+ DCR typ @ 25°C](#) [+ Total losses](#) [+ Part temp.](#) [+ Temp Rating](#)  
[+ Length](#) [+ Width](#) [+ Height](#) [+ Mount](#) [+ Shielded](#) [+ Core material](#) [+ AEC grade](#) [+ Price](#)

Analyze & Graph Update Sort Order  Change to constant ripple current Export

Part Number	L at 5 A (µH)	L nominal (µH)	Adjusted Ipeak (A)	Isat 30% drop (A)	Irms 40C rise (A)	DCR typ @ 25°C (mΩ)	Total losses (mW)	Part temp. (°C)	Temp Rating (°C)	Length (mm)	Width (mm)	Height (mm)	Mount	Shielded	Core material
Check parts below to Analyze	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑	X ↓ ↑
<input type="checkbox"/> <a href="#">XGL6030-123</a> <small>Sample Buy</small>	8.7	12	5.1	5.5	6.0	46.0	-	-	165°C	6.51	6.71	3.1	SM	Yes	Composite
<input type="checkbox"/> <a href="#">XGL6030-153</a> <small>Sample Buy</small>	10	15	5.0	4.6	5.2	62.1	-	-	165°C	6.51	6.71	3.1	SM	Yes	Composite
<input type="checkbox"/> <a href="#">XGL6030-183</a> <small>Sample Buy</small>	12	18	4.9	4.4	4.7	69.6	-	-	165°C	6.51	6.71	3.1	SM	Yes	Composite
<input type="checkbox"/> <a href="#">XEL6060-123</a> <small>Sample Buy</small>	9.1	12	5.1	5.8	7.4	36.7	1033	46°C	165°C	6.76	6.56	6.1	SM	Yes	Composite
<input type="checkbox"/> <a href="#">XAL6060-153</a> <small>Sample Buy</small>	11	15	5.0	5.8	6.0	39.8	1005	53°C	165°C	6.76	6.56	6.1	SM	Yes	Composite

## Unités

### Unit Conversions

To obtain number of	Multiply number of	By
A-T/cm	oersteds	0.795
oersteds	A-T/cm	1.26
tesla	gauss	0.0001
gauss	tesla	10,000
gauss	mT (milli Tesla)	10
cm <sup>2</sup>	in <sup>2</sup>	6.452
cm <sup>2</sup>	circular mils	(5.07)(10 <sup>4</sup> )

**PARTIE III – INGENIERIE DE PUISSANCE**



**Formation électronique de puissance**

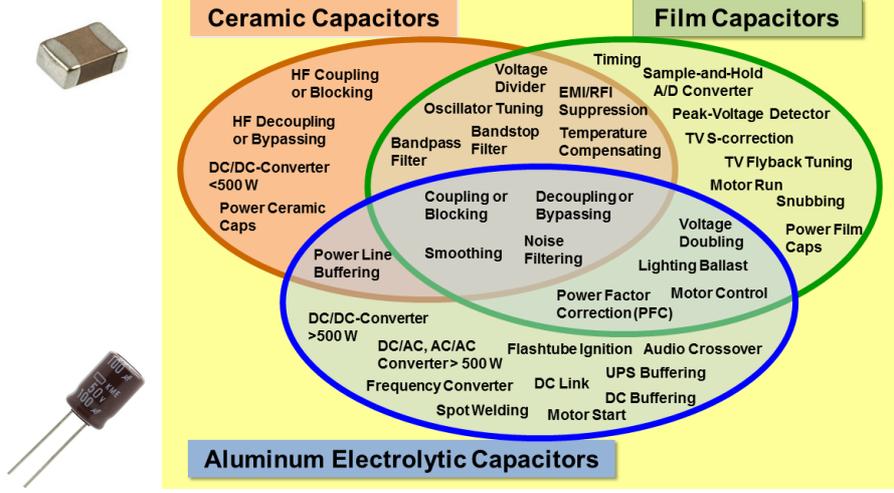
**DATASHEET CONDENSATEURS**

Principe du bottom-up (on part d'un datasheet plutôt que de la théorie)

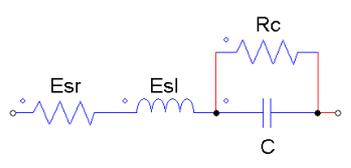
**Types de condensateurs**



**Overlapping Applications of Capacitor Types**



- ESR = Equivalent Series Resistor
- ESL = Equivalent Series Inductor
- Rc = leakage Resistor



## Avantages / Inconvénients



### ▪ Electrolytiques

- Bon  $\mu\text{F}/\text{cm}^3$
- Bon  $\text{€}/\mu\text{F}$  (max 450V)
- Fort ESR et ESL
- Durée de vie faible (évaporation)



### ▪ Céramiques

- Très bon  $\mu\text{F}/\text{cm}^3$
- Très bon  $\text{€}/\mu\text{F}$  (si <100V)
- ESL et ESR faibles
- Longue durée de vie

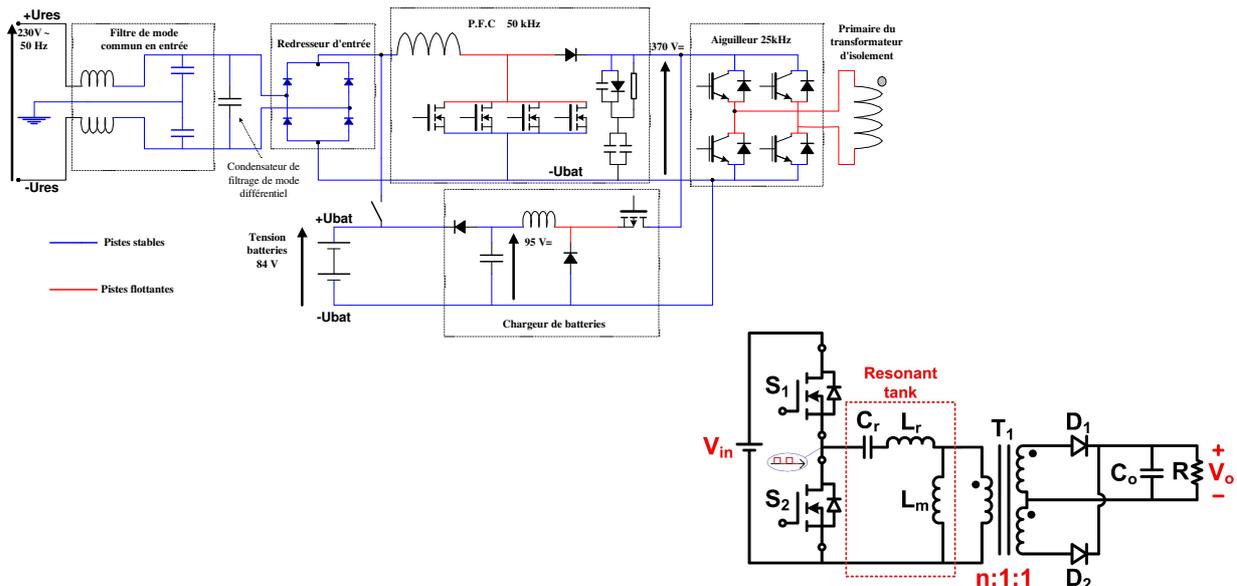


### ▪ Films

- Moyen  $\mu\text{F}/\text{cm}^3$
- Moyen  $\text{€}/\mu\text{F}$
- ESL et ESR faibles
- Longue durée de vie

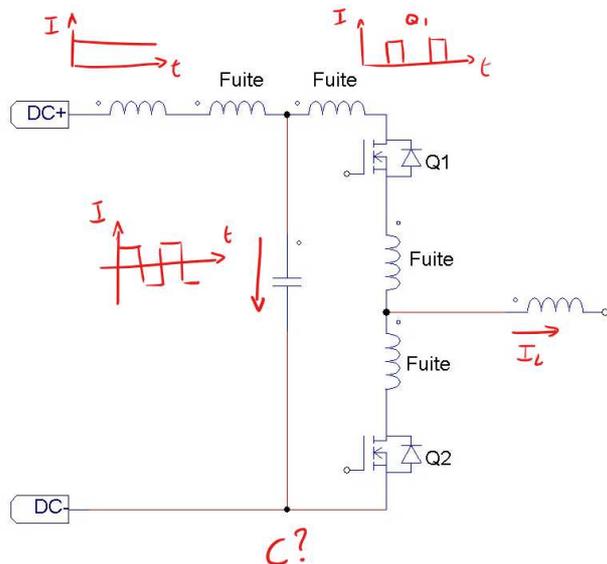
3

## Où sont les condensateur en électronique de puissance



4

## Exemple onduleur (synchronous buck)



Objectif = courant DC consommé sur l'entrée

$$V = L * di/dt \rightarrow \text{petit } L$$

$$I = C * dv/dt$$

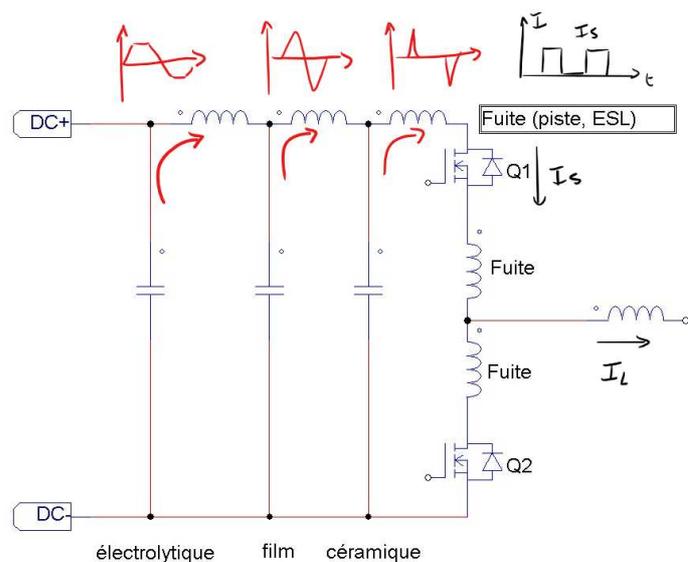
$$\Delta V = \Delta(t) * I / C \rightarrow \text{grosse capa}$$

ESR & ESL à vérifier

5

## Chaque technologie fait un travail différent

- ESR et ESL « stratégiques »
- On place souvent plus de capas que l'on pensait au départ pour respecter le ripple max
- + la capa est « grosse » plus sa freq de résonance est basse (BF) donc ne marche plus en HF



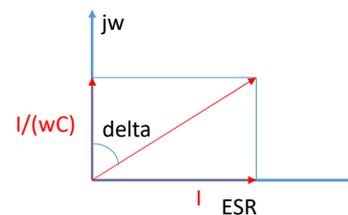
6

## Limites d'un condensateur

- Breakdown voltage DC AC
- Courant RMS max (chaleur, dépend ESR, pin)
- Pulses
  - Donné en  $dV/dt$  car  $I = C \, dV/dt$
  - $K_0$ , absorption d'énergie sur un pulse donné en  $(dV/dt)^2$ 
    - Combien d'énergie dissipée dans l'ESR?
    - $J = ESR \int_0^T I^2 dt$       $I = C \frac{dV}{dt}$
    - $K_0 = \int_0^T \left(\frac{dV}{dt}\right)^2 dt$

## ESR

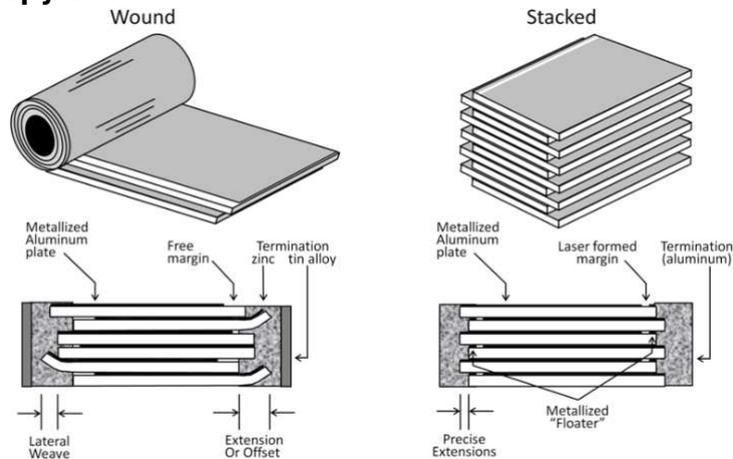
- Dépend de la fréquence (pas sur tous les datasheets)
- Dissipation factor D (concept dur à comprendre)
  - $D = w \, C \, ESR$  (test à 1kHz)
- $\tan(\delta)$
- On préfère utiliser l'ESR :
  - $ESR = D / (2 \pi \, f \, C)$



## Construction d'un condensateur film



- ESL réduit en stacked
- Idéalement polypropylène



Note: Stacked (multilayer) technologies offer advantages at high frequencies.

- PP = Polypropylène (D dix fois plus petit donc ESR dix fois plus petit)
- PET = Polyéthylène téréphtalate
- PEN = Polyéthylène naphthalate

### Characteristics of plastic film dielectrics (generalized typical values)

The following table is a summary of important technical data.

Dielectric		PP	PET	PEN	Refer to section
Dielectric constant ( $\epsilon_r$ )		2.2	3.2	3.0	
C drift with time ( $i_z = \Delta C/C$ )	%	3	3	2	2.2.5
C temperature coefficient $\alpha_c$	$10^{-6}/K$	-250	+600	+200	2.2.2
C humidity coefficient $\beta_c$ (50 ... 95%)	$10^{-6}/\%$ r.h.	40 ... 100	500 ... 700	700 ... 900	2.2.3
Dissipation factor (1 kHz)		0.0005	0.0050	0.0040	2.3.1
Time constant	s	100 000	25 000	25 000	2.4.1, 2.4.2
Dielectric absorption	%	0.05	0.2	1.2	6.3

Tension résiduelle (rémanente) après une charge puis un court-circuit puis réouverture

## Exemple de datasheet capa film




---

Metallized polypropylene film capacitors (MKP)
B32656S, B32658S

Snubber (wound)

**Typical applications**

- IGBT
- Snubbing

**Climatic**

- Max. operating temperature: 110 °C
- Climatic category (IEC 60068-1:2013): 55/100/56

**Construction**

- Dielectric: polypropylene (PP)
- Wound capacitor technology with internal series connection
- Plastic case (UL 94 V-0)
- Epoxy resin sealing (UL 94 V-0)

**Features**

- High pulse strength and high contact reliability
- Very low inductance
- RoHS-compatible
- AEC-Q200D compliant

**Terminals**

- Strap terminals, tinned copper or brass (max. torque 10 Nm)




Roland D'AUTHIER, R&D Ing.

11



**Ordering codes and packing units**

$V_R$	$V_{RMS}$ $f \leq 1 \text{ kHz}$	$C_R$	Max. dimensions $w \times h \times l$ mm	$I_{RMS}$ 100 kHz A	$ESR_{typ}$ 100 kHz mΩ	Ordering code (composition see below)	Ter- minal	pcs./ MOQ		
V DC	V AC	nF								
1000	480	1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+408	T8	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+409	T9	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+410	T10	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+411	T11	64		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+418	T18	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+561	T1	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+562	T2	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+563	T3	96		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+566	T6	48		
		1800	30.0 × 45.0 × 42.0	17.0	4.5	B32656S0185+577	T7	96		
				2200	30.0 × 45.0 × 42.0	19.0	4.0	B32656S0225+408	T8	48


- AXID – Power Electronics Design Office - www.axid-system.com -
12
Roland D'AUTHIER, R&D Ing.

12

Technical data				
Reference standard: IEC 60384-16:2005 and AEC-Q200D. All data given at T = 20 °C, unless otherwise specified.				
Operating temperature range	Max. operating temperature $T_{op,max}$ +110 °C Upper category temperature $T_{max}$ +100 °C Lower category temperature $T_{min}$ -55 °C Rated temperature $T_R$ +85 °C			
Dissipation factor $\tan \delta$ (in $10^{-3}$ ) at 20 °C (upper limit values)	at	$C_R \leq 0.1 \mu F$	$0.1 \mu F < C_R \leq 1 \mu F$	$C_R > 1 \mu F$
	1 kHz	–	0.5	0.5
	10 kHz	–	0.8	1.5
	100 kHz	5.0	–	–
Insulation resistance $R_{ins}$ or time constant $\tau = C_R \cdot R_{ins}$ at 20 °C, rel. humidity $\leq 65\%$ (minimum as-delivered values)	$C_R \leq 0.33 \mu F$		$C_R > 0.33 \mu F$	
	100 G $\Omega$		30000 s	
DC test voltage	1.6 · $V_R$ , 2 s			
Category voltage $V_C$ (continuous operation with $V_{DC}$ or $V_{AC}$ at $f \leq 1$ kHz)	$T_{op} \leq 85$	DC voltage derating		AC voltage derating
	$85 < T_{op} \leq 110$	$V_C = V_R$ $V_C = V_R \cdot (165 - T_{op})/80$		$V_{C,RMS} = V_{RMS}$ $V_{C,RMS} = V_{RMS} \cdot (165 - T_{op})/80$
Operating voltage $V_{op}$ for short operating periods ( $V_{DC}$ or $V_{AC}$ at $f \leq 1$ kHz)	$T_{op} \leq 85$	DC voltage (max. hours)		AC voltage (max. hours)
	$85 < T_{op} \leq 100$	$V_{op} = 1.25 \cdot V_C$ (2000 h) $V_{op} = 1.25 \cdot V_C$ (1000 h)		$V_{op} = 1.0 \cdot V_{C,RMS}$ (2000 h) $V_{op} = 1.0 \cdot V_{C,RMS}$ (1000 h)

13

Capacité à encaisser des pulses			
<ul style="list-style-type: none"> <li>On utilise des fois des tensions supérieures pour avoir plus de courant admissible</li> </ul>			
dV/dt and $k_0$ values B32656S			
$V_R$ (V DC)	$V_{RMS}$ (V AC)	dV/dt in V/ $\mu$ s	$k_0$ in V <sup>2</sup> / $\mu$ s
850	450	400	680 000
1000	480	450	900 000
1250	500	500	1 250 000
1700	750	600	1 920 000
2000	800	700	2 800 000
dV/dt and $k_0$ values B32658S			
$V_R$ (V DC)	$V_{RMS}$ (V AC)	dV/dt in V/ $\mu$ s	$k_0$ in V <sup>2</sup> / $\mu$ s
850	450	275	467 500
1000	480	300	600 000
1250	500	350	875 000
1700	750	400	1 360 000
2000	800	475	1 900 000

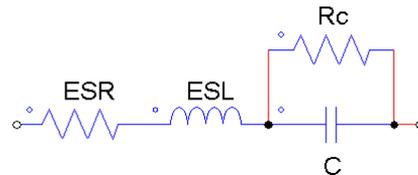
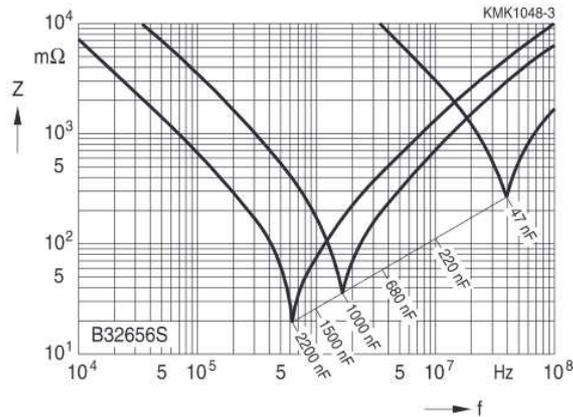
14

**Au-delà d'une certaine fréquence c'est une self ...**



- On utilise des petites valeurs en haute fréquence

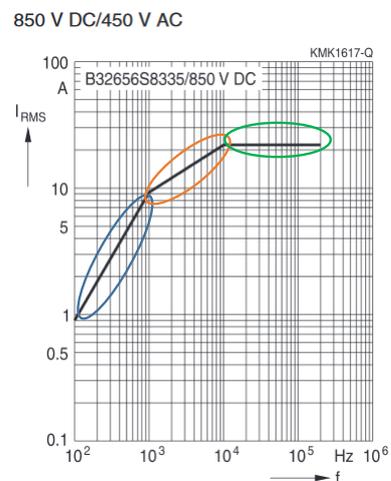
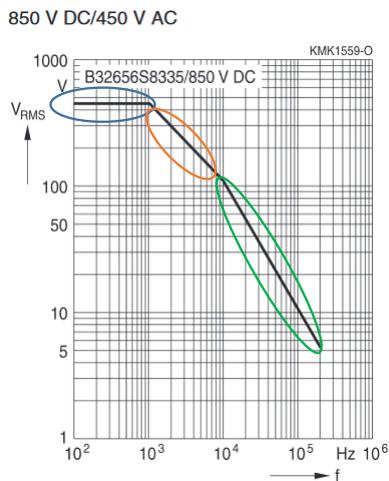
Impedance Z versus frequency f  
(typical values)



**Important :**



- 10kHz ->  $1/(2 \pi C)$  -> courant max



## Conclusion



- **Plein de condensateurs différents**
- **Nombreuses données importantes dans les datasheets**
  - Ne pas utiliser en électronique de puissance de condensateur sans datasheet complet
- **Bien choisir sa techno**
- **Bien choisir ses valeurs**
  - qui peut le plus ne peut pas le moins...
  - petite valeur -> haute fréquence



- **Les questions sont les bienvenues**

## PARTIE III – INGENIERIE DE PUISSANCE



### Formation électronique de puissance

#### DATASHEET TRANSISTOR

Principe du bottom-up (on part d'un datasheet d'un produit existant plutôt que de la théorie)

## TRANSISTOR



- Pas aussi simple qu'un simple interrupteur
- BIPOLAR / IGBT / MOSFET / GaN / GaN on Si / SiC ...
- $V_{dss}$
- $I_{d25}$
- $R_{dson}$
- $T_{rise}$
- $T_{fall}$
- Safe area
- D2Pack, TO220, TO247, GaN specific,
- Des unités en mOhm, ns, pF, V, A, °C, nC, W, °C/W, Siemens,



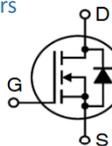
**X2-Class HiPerFET™  
Power MOSFET**

N-Channel Enhancement Mode  
Avalanche Rated  
Fast Intrinsic Diode

**IXFK120N65X2**  
**IXFX120N65X2**

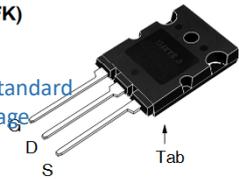
2 réf -> 2 boîtiers

$V_{DSS} = 650V$   
 $I_{D25} = 120A$   
 $R_{DS(on)} \leq 24m\Omega$

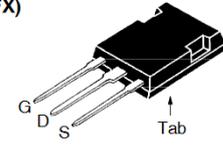


Diode intrinsèque (problèmes TO-264 (IXFK))

Fermé quand on a une tension positive sur la gate



EIA standard package

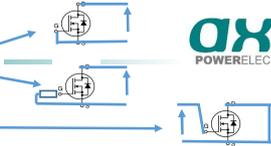


PLUS247 (IXFX)

Symbol	Test Conditions	Maximum Ratings	
$V_{DSS}$	$T_J = 25^\circ C$ to $150^\circ C$	650	V
$V_{DGR}$	$T_J = 25^\circ C$ to $150^\circ C$ , $R_{GS} = 1M\Omega$	650	V
$V_{GSS}$	Continuous	$\pm 30$	V
$V_{GSM}$	Transient	$\pm 40$	V
$I_{D25}$	$T_C = 25^\circ C$	120	A
$I_{DM}$	$T_C = 25^\circ C$ , Pulse Width Limited by $T_{JM}$	240	A
$I_A$	$T_C = 25^\circ C$	15	A
$E_{AS}$	$T_C = 25^\circ C$	3.5	J

3

Symbol	Test Conditions	Maximum Ratings	
$V_{DSS}$	$T_J = 25^\circ C$ to $150^\circ C$	650	V
$V_{DGR}$	$T_J = 25^\circ C$ to $150^\circ C$ , $R_{GS} = 1M\Omega$	650	V
$V_{GSS}$	Continuous	$\pm 30$	V
$V_{GSM}$	Transient	$\pm 40$	V
$I_{D25}$	$T_C = 25^\circ C$	120	A
$I_{DM}$	$T_C = 25^\circ C$ , Pulse Width Limited by $T_{JM}$	240	A
$I_A$	$T_C = 25^\circ C$	15	A
$E_{AS}$	$T_C = 25^\circ C$	3.5	J
$P_D$	$T_C = 25^\circ C$	1250	W
$dv/dt$	$I_S \leq I_{DM}$ , $V_{DD} \leq V_{DSS}$ , $T_J \leq 150^\circ C$	50	V/ns
$T_J$		-55 ... +150	$^\circ C$
$T_{JM}$		150	$^\circ C$
$T_{sig}$		-55 ... +150	$^\circ C$
$T_L$	Maximum Lead Temperature for Soldering	300	$^\circ C$
$T_{SOLD}$	1.6 mm (0.062in.) from Case for 10s	260	$^\circ C$
$M_d$	Mounting Torque (TO-264)	1.13/10	Nm/lb.in
$F_c$	Mounting Force (PLUS247)	20..120 / 4.5..27	N/lb
Weight	TO-264	10	g
	PLUS247	6	g



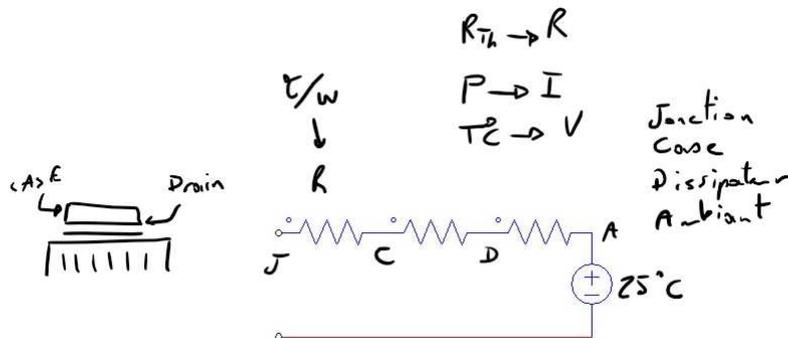
**axid**  
POWERELECDISIGNS

Avalanche -> le transistor se comporte comme une zener de 650V pendant un temps court (environ 300us à 15A)

Impossible dans la « vraie vie » (Rth case to sink)  
 $25 + 0,1 * 1250 = 150^\circ C$

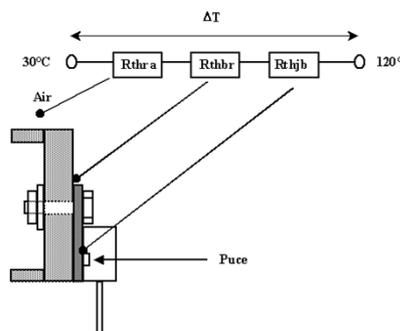
4

## Concept de résistance thermique



## 2400°C et pas 25°C!!

- 2°C/W pour un dissipateur de 10x10x2 cm atteint
- Avec un ambiant à 25°C et  $1200W \cdot 2°C/W \rightarrow 2400°C$



- Remarque : 0,2°C/W pour le meilleur des meilleurs systèmes de dissipation (liquide, ...)

## 50V/ns

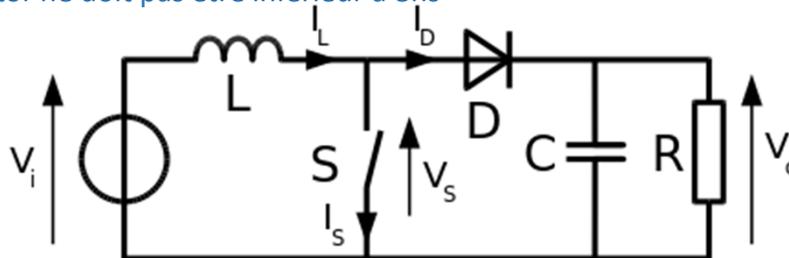


Si on va plus vite, on charge les capas parasites trop vite -> le transistor peut reconduire....

Mais normalement pas de soucis.

Coss vu plus tard

Exemple : boost avec 400V en sortie, le temps de montée en tension à la mise off du transistor ne doit pas être inférieur à 8ns



7

## Caractéristiques principales



$T_{stg}^{JM}$		150	°C
$T_{stg}$		-55 ... +150	°C
$T_L$	Maximum Lead Temperature for Soldering	300	°C
$T_{SOLD}$	1.6 mm (0.062in.) from Case for 10s	260	°C
$M_d$	Mounting Torque (TO-264)	1.13/10	Nm/lb.in
$F_c$	Mounting Force (PLUS247)	20..120 /4.5..27	N/lb
Weight	TO-264	10	g
	PLUS247	6	g

### Features

- International Standard Packages
- Low  $Q_s$
- Avalanche Rated
- Low Package Inductance

### Advantages

- High Power Density
- Easy to Mount
- Space Savings

### Applications

- Switch-Mode and Resonant-Mode Power Supplies
- DC-DC Converters
- PFC Circuits
- AC and DC Motor Drives
- Robotics and Servo Controls

Symbol	Test Conditions ( $T_j = 25^\circ\text{C}$ Unless Otherwise Specified)	Characteristic Values		
		Min.	Typ.	Max.
$BV_{DSS}$	$V_{GS} = 0V, I_D = 3mA$	650		V
$V_{GS(th)}$	$V_{DS} = V_{GS}, I_D = 8mA$	3.5		5.0 V
$I_{GSS}$	$V_{GS} = \pm 30V, V_{DS} = 0V$			$\pm 100$ nA
$I_{DSS}$	$V_{DS} = V_{DSS}, V_{GS} = 0V$ $T_j = 125^\circ\text{C}$			50 $\mu\text{A}$ 5 mA
$R_{DS(on)}$	$V_{GS} = 10V, I_D = 0.5 \cdot I_{D25}, \text{Note 1}$			24 m $\Omega$

$$0,5 \cdot 120 = 60A$$

8

## Rdson pour les mosfet, Vce pour les IGBT

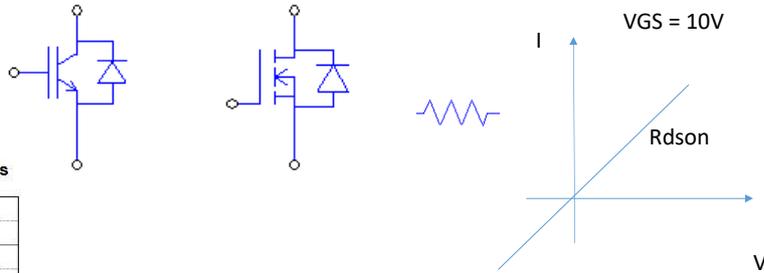
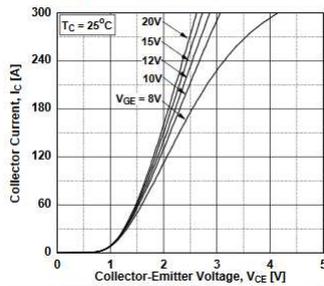


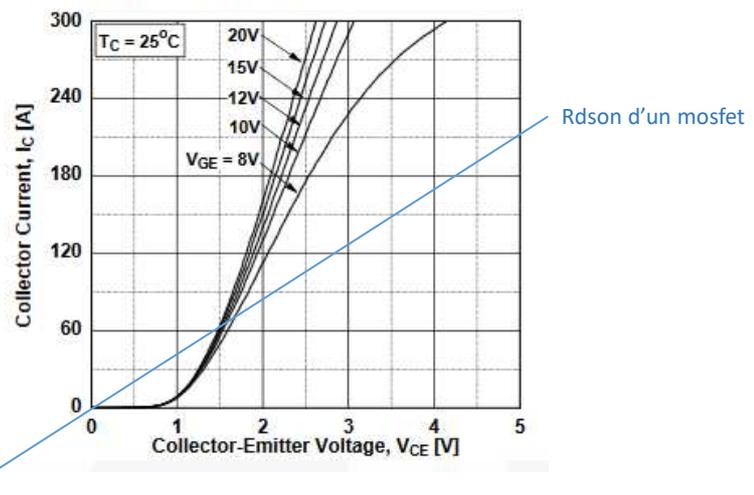
Figure 1. Typical Output Characteristics



## IGBT-> meilleur à très fort courant

- Pour propulsion VE

Figure 1. Typical Output Characteristics



## Diode intrinsèque

- 1,4V -> tension faible mais ce n'est pas un avantage...
- $t_{rr}$  = recovery diode time 10 fois plus lent qu'une diode rapide

### Source-Drain Diode

Symbol	Test Conditions ( $T_J = 25^\circ\text{C}$ , Unless Otherwise Specified)	Characteristic Values		
		Min.	Typ.	Max.
$I_S$	$V_{GS} = 0\text{V}$			120 A
$I_{SM}$	Repetitive, Pulse Width Limited by $T_{JM}$			480 A
$V_{SD}$	$I_F = I_S, V_{GS} = 0\text{V}$ , Note 1			1.4 V
$t_{rr}$	$I_F = 60\text{A}$ , $-di/dt = 100\text{A}/\mu\text{s}$ $V_R = 100\text{V}$ , $V_{GS} = 0\text{V}$		220	ns
$Q_{RM}$			2.3	$\mu\text{C}$
$I_{RM}$			21.0	A

## Hard switching – la problématique

- Self parasite -> à la variation du courant -> surtension
- Dépend fortement de la température

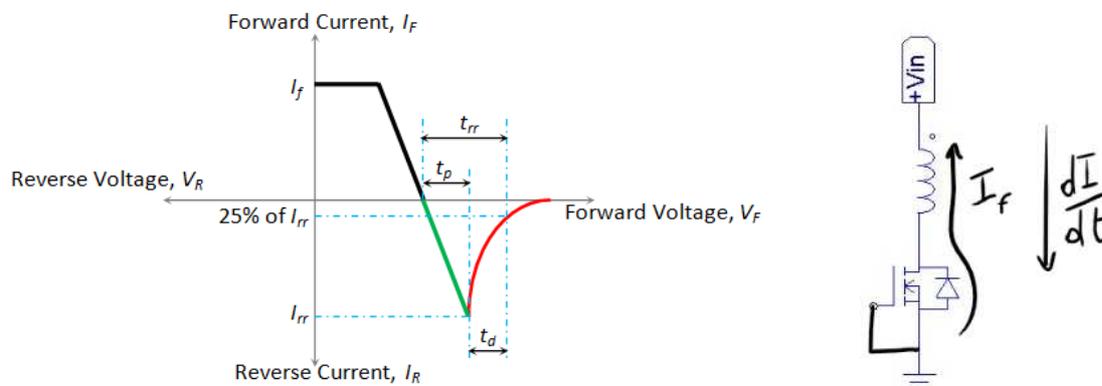
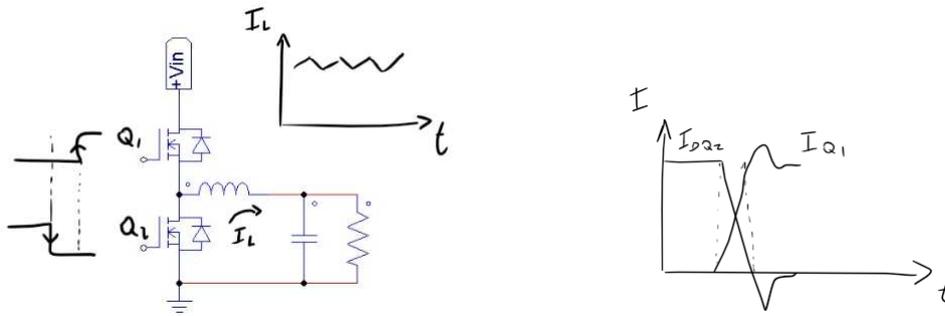


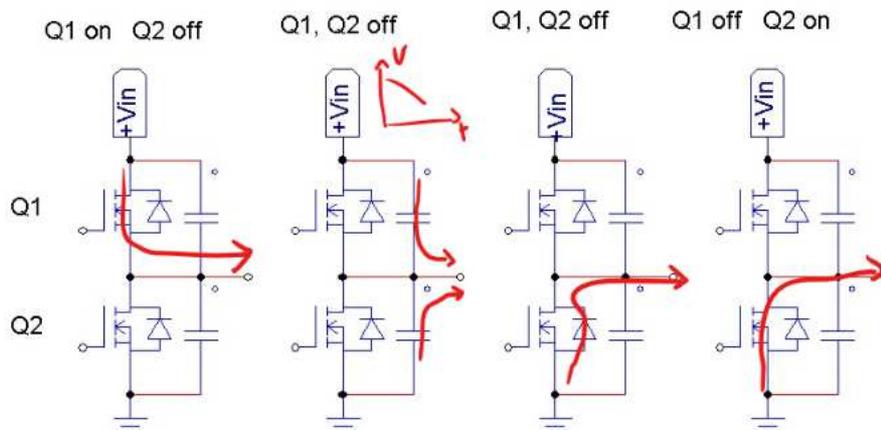
Figure 1 Reverse Recovery Characteristics of the Diode

## Pertes en hard switching

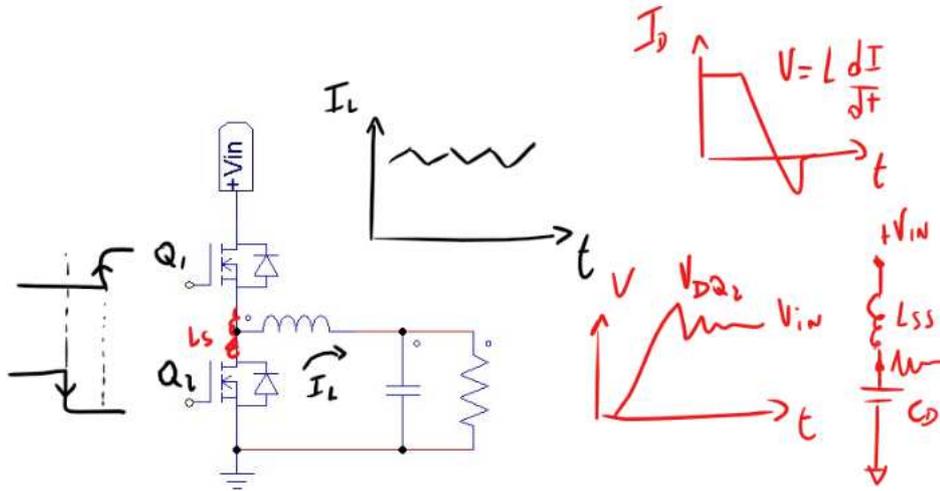
- $P_{trr} = Q_{rr} * V_{in} * F_{sw}$
- $P = 2,3\mu c * 400V * 100kHz = 92W !!$



## Synchronous buck – ZVS of Q2 at turn off

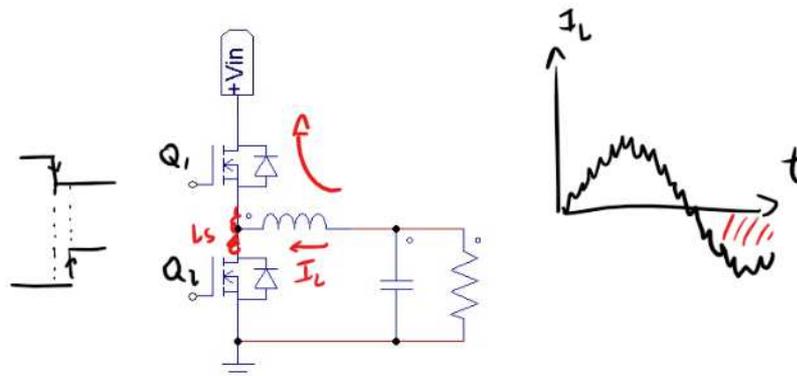


## Oscillation parasites



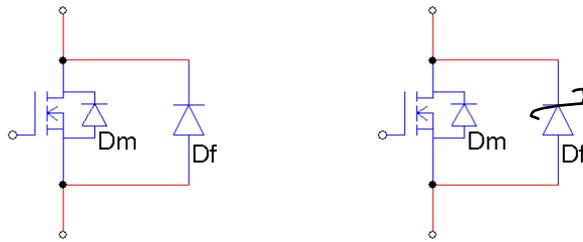
## Un bras d'onduleur

- Suivant le sens du courant, le hard switching est soit sur le transistor du haut soit sur celui du bas



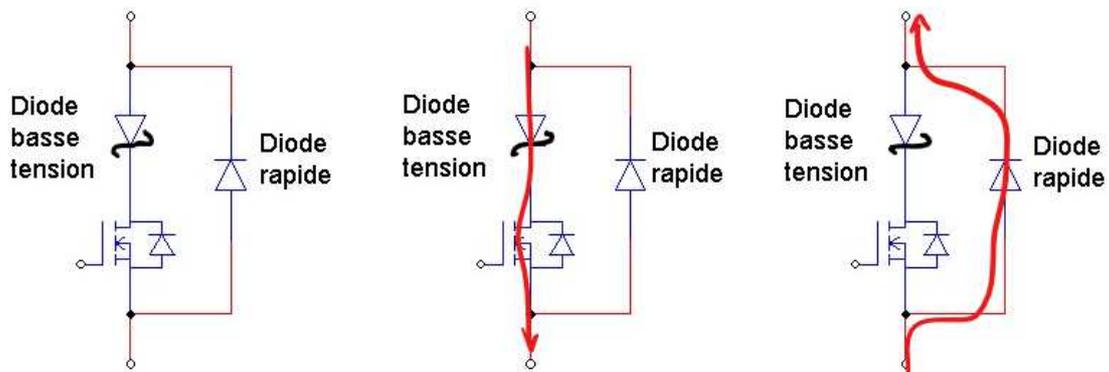
## Remède 1 : diode externe rapide mais ...

- Si  $V_{in} < 100V$  -> Diode Silicium Schottky (limitée à 100V)
- Si  $V_{in} > 100V$  Impossible de placer une diode rapide en parallèle
  - -> Diode SiC rapide  $V_{d\_fast} > V_{d\_mosfet}$
  - -> Diode Si rapide  $V_{d\_fast} > V_{d\_mosfet}$



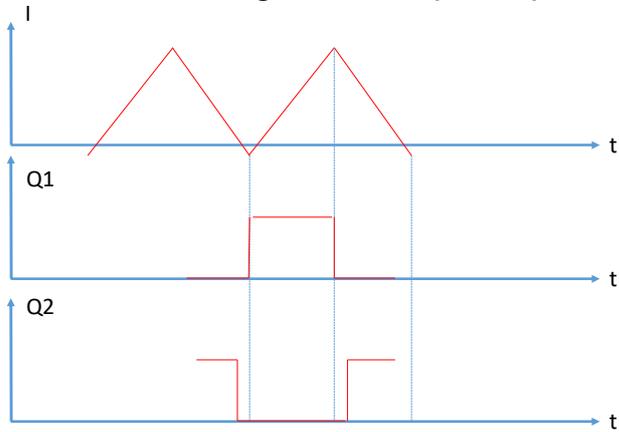
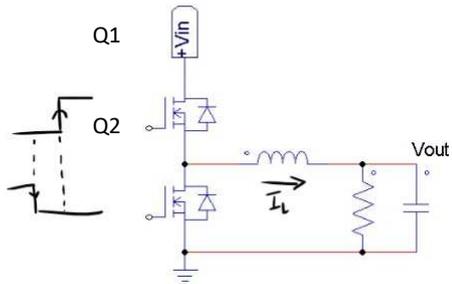
## Remède 2 : Diodes série et parallèle

- Pertes dans  $R_{dson} + V_d$  dans un sens
- $V_d$  diode rapide dans l'autre

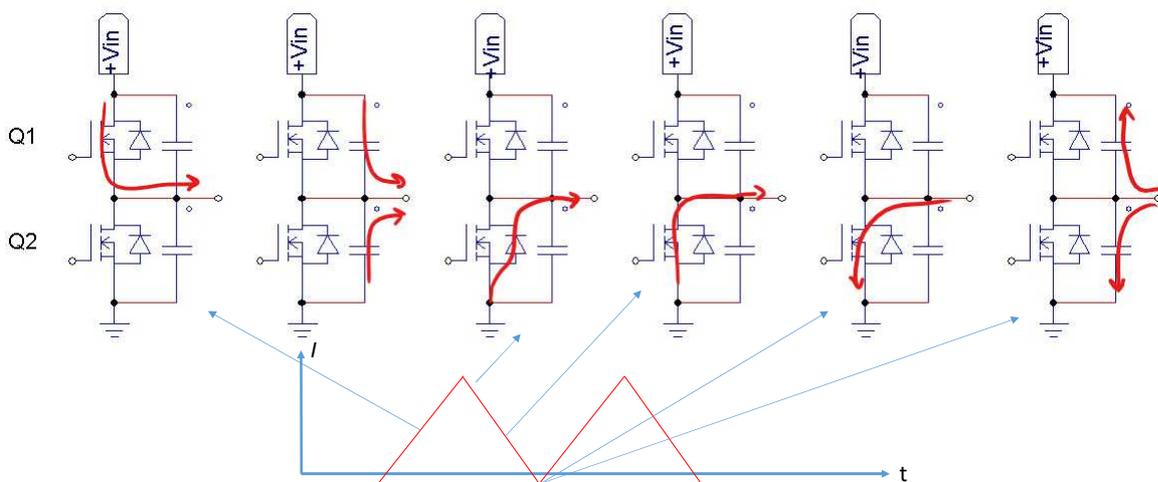


### Remède 3 : CCM-DCM borderline

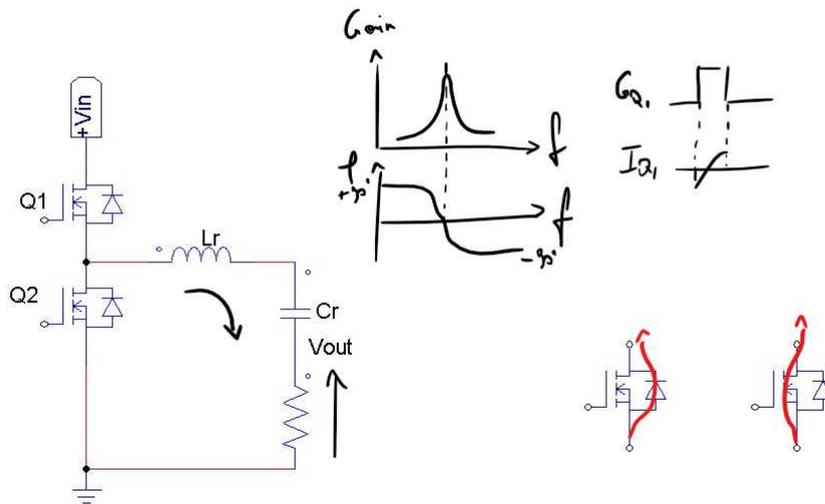
- On switche juste au moment où le courant change de sens (->ZVS)
- Contrepartie = fort  $I_{rms}$



### Soft switching – CCM-DCM borderline



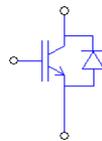
## Remède 4 : soft switching sur banc résonant LC



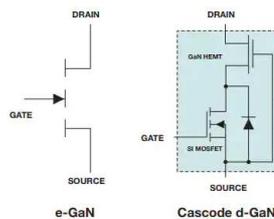
21

## Autre remède : changer de techno de transistor

- IGBT -> diode externe



- GaN -> certains n'ont pas de diodes interne



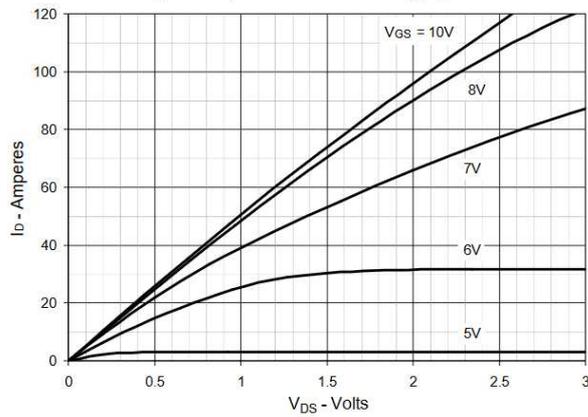
(Source de l'image : [Texas Instruments](https://www.ti.com))

22

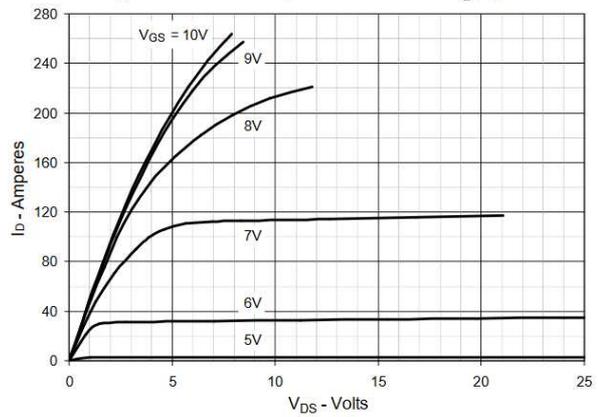
**En switching on travaille à environ 10V**



**Fig. 1. Output Characteristics @  $T_J = 25^\circ\text{C}$**



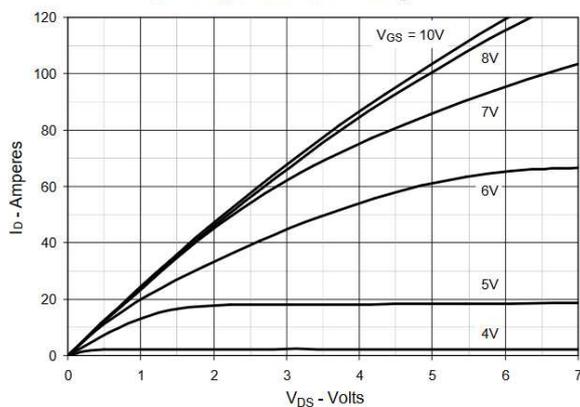
**Fig. 2. Extended Output Characteristics @  $T_J = 25^\circ\text{C}$**



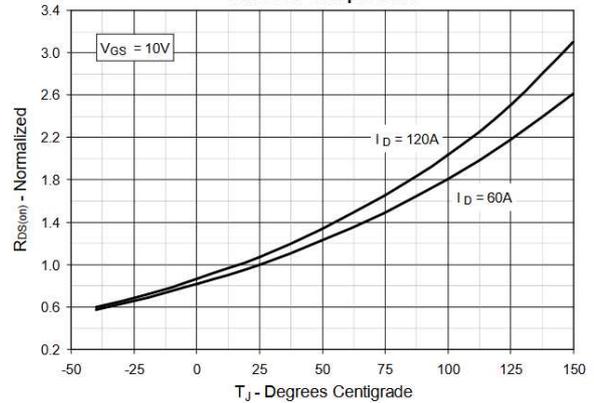
**En switching on travaille à environ 10V sur ce mosfet**



**Fig. 3. Output Characteristics @  $T_J = 125^\circ\text{C}$**



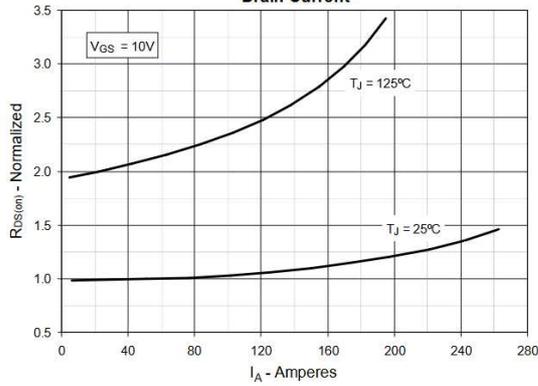
**Fig. 4.  $R_{DS(on)}$  Normalized to  $I_D = 60\text{A}$  Value vs. Junction Temperature**



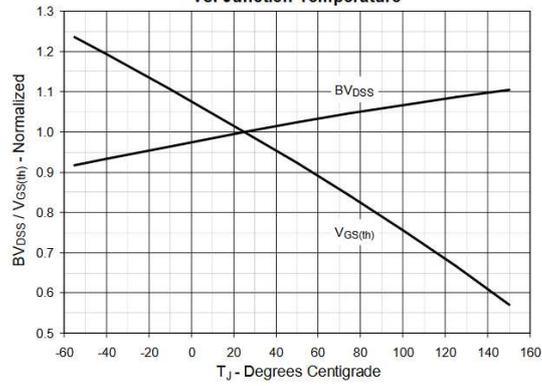
**+ on chauffe + Rdson augmente + on chauffe ...**



**Fig. 5.  $R_{DS(on)}$  Normalized to  $I_D = 60A$  Value vs. Drain Current**



**Fig. 6. Normalized Breakdown & Threshold Voltages vs. Junction Temperature**

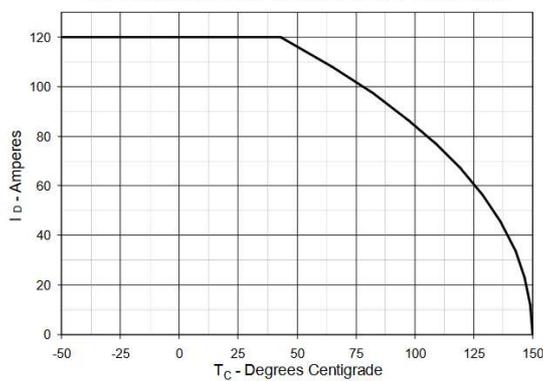


**Derating en température et seuil de conduction**

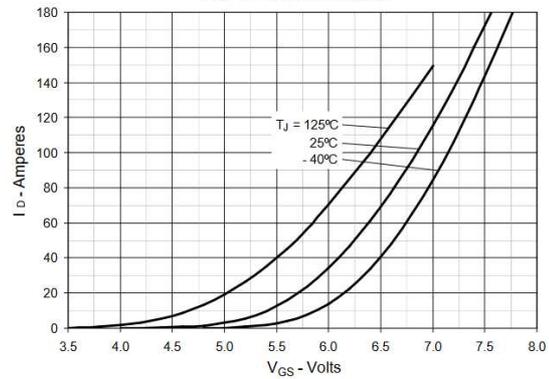


- Admittance = inverse impédance =  $1/Z = I/U$

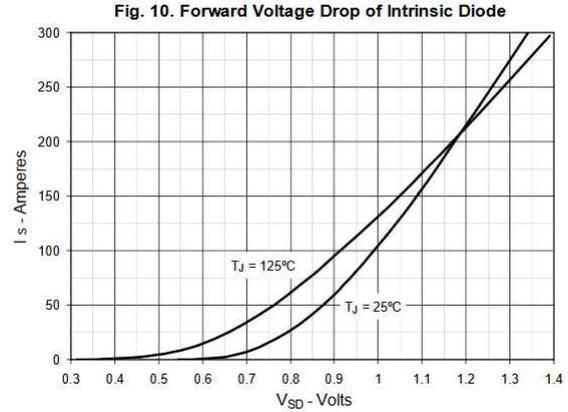
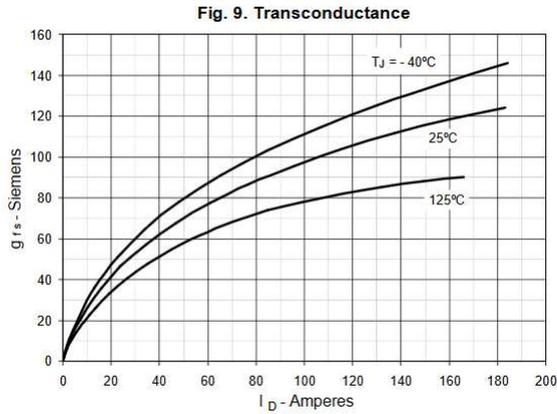
**Fig. 7. Maximum Drain Current vs. Case Temperature**



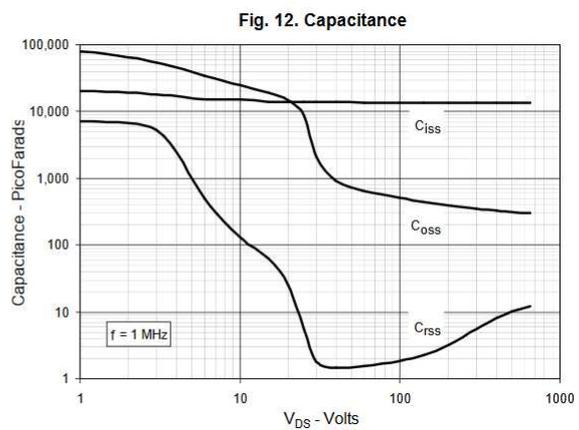
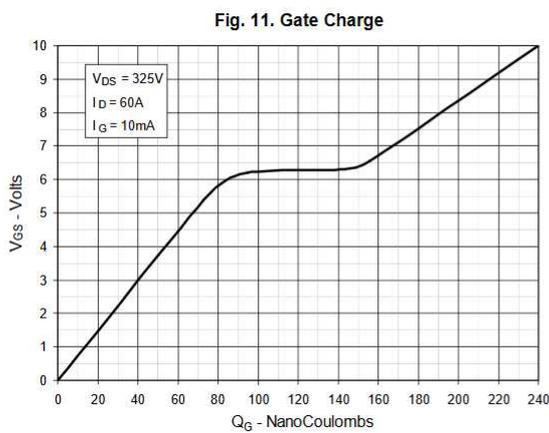
**Fig. 8. Input Admittance**



■ Transconductance en Siemens = 1/Ohm

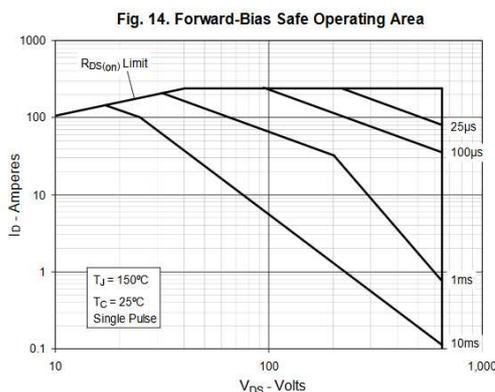
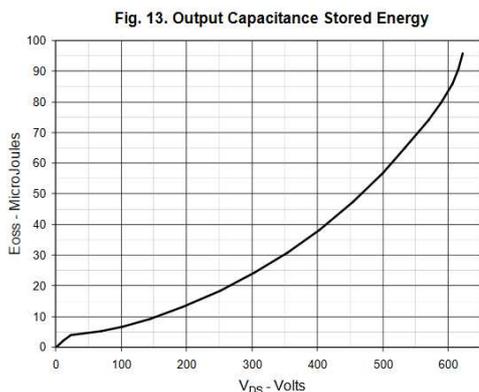


**Coss ultra non-linéaire**

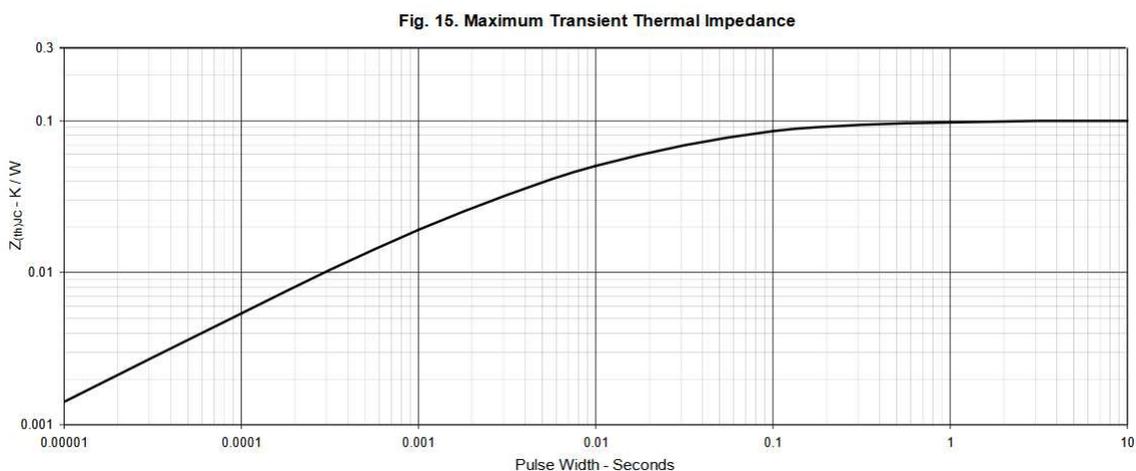


## SOA – Pas utilisé en switching

- Vds n'est pas la tension de switching
- Transistor pas complètement fermé sur ce graphique
- La limite  $R_{dson} U = R_{dson} \cdot I_d > V_{ds}$  impossible



## Inertie du boîtier



## **PARTIE IV – INTEGRATION DANS LES SYSTEMES**



### **PCB - Formation Electronique de Puissance**

#### **Challenge du design des PCB de puissance**

Roland d'Authier - Axid

1

## **Sommaire**



- **Préambule**
- **Tensions et isolements**
- **Forts courants dans les PCB**
- **Evacuation des calories dans les packages SMD de puissance**

2

## Préambule

- **Un PCB, qu'est ce que c'est:**
  - **Un support pour des conducteurs électriques (substrat en Fr4 par ex)**
  
- **Ces conducteurs électriques sont définis par:**
  - **Une tension (potentiel) avec les conducteurs voisins**
  - **Un courant qui les traverse,**
  - **Un échauffement,**
  - **Des composants électroniques soudés (SMD ou traversant)**

## Tensions et isolements

- **C'est la tension qui crée les défauts dans un PCB**
  
- **Une tension c'est une différence entre deux potentiels,**
  - **Si la distance dans l'air entre ces deux potentiels n'est pas suffisante , un courant se crée et c'est l'arc électrique**



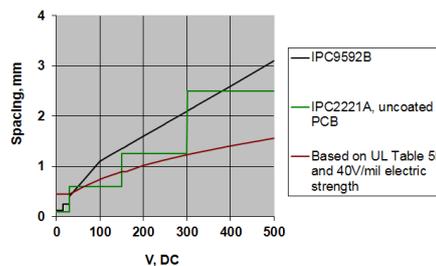
## Quelles normes appliquer

- Malheureusement, pas de règle unique car il existe de nombreux standards différents, chacun liés à un type industrie (spatial, automobile, grand public)
- Chaque industrie a ses propres règles d'espacement (spacings)

▪ Les slides suivantes s'appuieront sur la norme IEC 60950-1 (2007)

▪ Normes existantes

- IEC 60950-1
- IPC9592B
- IPC2221B
- GB4943.1



Exemple des différences entre normes pour une isolation fonctionnelle.

Bien vérifier la norme applicable pour le produit

## Isolation fonctionnelle, principale, supplémentaire, renforcée,

▪ Distances d'isolement :

- éviter les arcs électriques,
- la sécurité des personnes

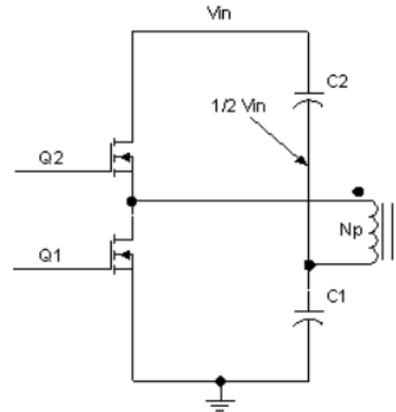
▪ Ainsi on retrouve:

- Isolation fonctionnelle = par exemple entre neutre et phase
- Isolation principale = par exemple entre 2 zones BT, ou port de communication
- Isolation renforcée = par exemple entre 1 zone TBTS et BT

## Isolation fonctionnelle

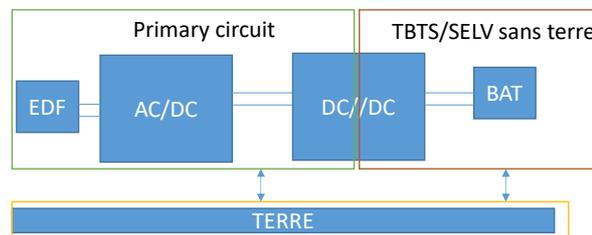
### Exemple:

- Si Q1 passant,
- Q2 doit tenir la tension  $V_{in}$  à ses bornes



## Cas d'application: chargeur batterie

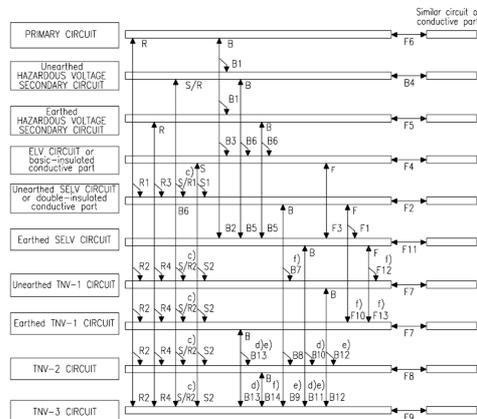
- Ex : Batterie TBTS raccordée au réseau avec batterie accessible



## Matrice d'isolement

	Primary	TBTS	Terre
Primary	F	R	R
TBTS	X	F	F
Terre	X	X	F

F: Fonctionnelle  
S: Supplémentaire  
R: Renforcée  
B: Principale



## Distances dans l'air (clearance) et lignes de fuite (creepage) **axid**

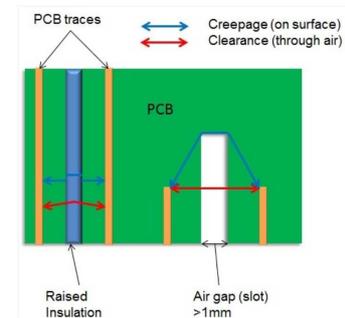
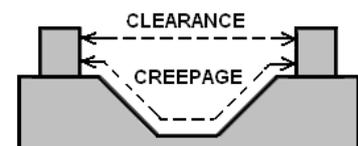
- Les ruptures d'isolement peuvent avoir lieu de deux manières différentes:

➤ Propagation du défaut dans l'air (clearance)

- Chemin direct, rigidité diélectrique de l'air:
- fct(Pression, humidité)

➤ Propagation du défaut dans le PCB

- Suit le chemin le plus court en prenant en compte de la « géométrie du PCB »



## Clearance ( fuites dans l'air)



- Les fuites dans l'air sont la distance minimale a laquelle un arc peut se former dans l'air
- Cette distance est donc fonction:
  - De la tension RMS
  - Du vernissage
  - Du degré de pollution du substrat ( Poussière, humidité,,)

On peut augmenter artificiellement cette distance :

- En mettant une tropicalisation

Table 2M – Minimum clearances in secondary circuits

PEAK WORKING VOLTAGE up to and including	CLEARANCES in mm																	
	Highest transient overvoltage in the SECONDARY CIRCUIT (V peak)																	
	Up to and including 71 V			Over 71 V up to and including 800 V			Up to and including 800 V			Over 800 V up to and including 1 500 V			Over 1 500 V up to and including 2 500 V <sup>a</sup>					
	Pollution Degree																	
1 and 2 <sup>b</sup>																		
3																		
1, 2 <sup>b</sup> and 3																		
V	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R			
71	0,2	0,4	0,8	0,2	0,7	1,4	0,8	1,3	2,6	0,5	1,0	2,0	0,8	1,3	2,6	1,5	2,0	4,0
	(0,2)	(0,4)		(0,2)	(0,4)		(0,8)	(1,6)		(0,5)	(1,0)		(0,8)	(1,6)		(1,5)	(3,0)	
140	0,2	0,7	1,4	0,2	0,7	1,4	0,8	1,3	2,6	0,5	1,0	2,0	0,8	1,3	2,6	1,5	2,0	4,0
	(0,2)	(0,4)		(0,2)	(0,4)		(0,8)	(1,6)		(0,5)	(1,0)		(0,8)	(1,6)		(1,5)	(3,0)	
210	0,2	0,7	1,4	0,2	0,9	1,8	0,8	1,3	2,6	0,5	1,0	2,0	0,8	1,3	2,6	1,5	2,0	4,0
	(0,2)	(0,4)		(0,2)	(0,4)		(0,8)	(1,6)		(0,5)	(1,0)		(0,8)	(1,6)		(1,5)	(3,0)	
280	0,2	1,1	2,2	F 0,8 B/S 1,4 (0,8) R 2,8 (1,6)												1,5	2,0	4,0
	(0,2)	(0,4)														(1,5)	(3,0)	
420	0,2	1,4	2,8	F 1,0 B/S 1,9 (1,0) R 3,8 (2,0)												1,5	2,0	4,0
	(0,2)	(0,4)														(1,5)	(3,0)	
700	F/B/S 2,5 R 5,0																	
840	F/B/S 3,2 R 5,0																	
1 400	F/B/S 4,2 R 5,0																	
2 800	F/B/S/R 8,4																	
7 000	F/B/S/R 7,5																	
9 800	F/B/S/R 25																	
14 000	F/B/S/R 37																	
28 000	F/B/S/R 80																	
42 000	F/B/S/R 130																	

The values in the table apply to FUNCTIONAL INSULATION (F) if required by 5.3.4 a) (see 2.10.1.3), BASIC INSULATION (B), SUPPLEMENTARY INSULATION (S) and REINFORCED INSULATION (R).  
Linear interpolation is permitted between the nearest two points, the calculated minimum CLEARANCE being rounded up to the next higher 0,1 mm increment.  
If the CLEARANCE path is partly along the surface of insulation that is not Material Group I, the test voltage is applied across the air gap and Material Group I only. The part of the path along the surface of any other insulating material is bypassed.  
The values in parentheses apply to BASIC INSULATION, SUPPLEMENTARY INSULATION or REINFORCED INSULATION if manufacturing is subjected to a quality control programme that provides at least the same level of assurance as the example given in Clause R.2 of Annex R. DOUBLE INSULATION and REINFORCED INSULATION shall be subjected to ROUTINE TESTS for electric strength.

<sup>a</sup> For transient overvoltages higher than 2 500 V peak, either Table 2K shall be used or the minimum CLEARANCE shall be determined using Annex G.  
<sup>b</sup> It is not required to pass the tests of 2.10.10 for Pollution Degree 1.  
<sup>c</sup> In a SECONDARY CIRCUIT, for PEAK WORKING VOLTAGES above 1 400 V, the minimum CLEARANCE is 5 mm provided that the CLEARANCE path passes an electric strength test according to 5.2.2 using:  
– an a.c. test voltage whose r.m.s. value is 106 % of the PEAK WORKING VOLTAGE (peak value 150 % of the PEAK WORKING VOLTAGE), or  
– a d.c. test voltage equal to 150 % of the PEAK WORKING VOLTAGE.



Table 2K – Minimum clearances for insulation in primary circuits and between primary and secondary circuits

PEAK WORKING VOLTAGE <sup>a</sup>	CLEARANCES in mm														
	MAINS TRANSIENT VOLTAGE														
	1 500 V <sup>c</sup>				2 500 V <sup>c</sup>				4 000 V <sup>c</sup>						
	Pollution degree														
up to and including V	1 and 2 <sup>b</sup>			3			1 and 2 <sup>b</sup>			3			1, 2 <sup>b</sup> and 3		
	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R	F	B/S	R
71	0,4	1,0	2,0	0,8	1,3	2,6	1,0	2,0	4,0	1,3	2,0	4,0	2,0	3,2	6,4
	(0,5)	(1,0)		(0,8)	(1,6)		(1,5)	(3,0)		(1,5)	(3,0)		(3,0)	(6,0)	
210	0,5	1,0	2,0	0,8	1,3	2,6	1,4	2,0	4,0	1,5	2,0	4,0	2,0	3,2	6,4
	(0,5)	(1,0)		(0,8)	(1,6)		(1,5)	(3,0)		(1,5)	(3,0)		(3,0)	(6,0)	
420	F 1,5 B/S 2,0 (1,5) R 4,0 (3,0)												2,5	3,2	6,4
													(3,0)	(6,0)	
840	F 3,0 B/S 3,2 (3,0) R 6,4 (6,0)														
1 400	F/B/S 4,2 R 6,4														
2 800	F/B/S/R 8,4														
7 000	F/B/S/R 17,5														
9 800	F/B/S/R 25														
14 000	F/B/S/R 37														
28 000	F/B/S/R 80														
42 000	F/B/S/R 130														

The values in the table are applicable to FUNCTIONAL INSULATION (F) if required by 5.3.4 a) (see 2.10.1.3), BASIC INSULATION (B), SUPPLEMENTARY INSULATION (S) and REINFORCED INSULATION (R).

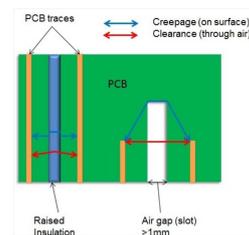
## Creepage ( lignes de fuites)



- Les lignes de fuites sont la distance minimale a laquelle un arc peut se former dans le substrat.
- Cette distance est donc fonction:
  - De la tension RMS
  - Du type de substrat utilisé ( FR4...)
  - Du degré de pollution du substrat ( Poussière, humidité,,)

On peut augmenter artificiellement cette distance :

- Avec des fentes
- Avec une barrière



## Creepage ( lignes de fuites)



- Les valeurs à droite sont pour une isolation FONCTIONNELLE ou PRINCIPALE ou SUPPLÉMENTAIRE,
- Si besoin, doubler la valeur pour passer en RENFORCÉ
- Note: si la distance de creepage demandée est plus petite que la distance de clearance, on retient la valeur du clearance

Table 2N – Minimum creepage distances

RMS WORKING VOLTAGE up to and including V	POLLUTION DEGREE								
	1*			2			3		
	MATERIAL GROUP								
	Printed boards			Other materials					
	I, II, IIIa, IIIb	I, II, IIIa	I, II, IIIa, IIIb	I	II	IIIa, IIIb	I	II	IIIa, IIIb (see Note)
10	0,025	0,04	0,08	0,4	0,4	0,4	1,0	1,0	1,0
12,5	0,025	0,04	0,09	0,42	0,42	0,42	1,05	1,05	1,05
16	0,025	0,04	0,1	0,45	0,45	0,45	1,1	1,1	1,1
20	0,025	0,04	0,11	0,48	0,48	0,48	1,2	1,2	1,2
25	0,025	0,04	0,125	0,5	0,5	0,5	1,25	1,25	1,25
32	0,025	0,04	0,14	0,53	0,53	0,53	1,3	1,3	1,3
40	0,025	0,04	0,16	0,58	0,58	0,58	1,4	1,4	1,4
50	0,025	0,04	0,18	0,6	0,6	0,6	1,5	1,5	1,5
63	0,04	0,063	0,2	0,63	0,9	1,25	1,6	1,8	2,0
80	0,063	0,10	0,22	0,67	0,9	1,3	1,7	1,9	2,1
100	0,1	0,16	0,25	0,71	1,0	1,4	1,8	2,0	2,2
125	0,16	0,25	0,28	0,75	1,05	1,5	1,9	2,1	2,4
160	0,25	0,40	0,32	0,8	1,1	1,6	2,0	2,2	2,5
1 250			4,2	6,3	9,0	12,5	16	18	20
1 600			5,6	8,0	11	16	20	22	25
2 000			7,5	10	14	20	25	28	32
2 500			10	12,5	18	25	32	36	40
3 200			12,5	16	22	32	40	45	50
4 000			16	20	28	40	50	56	63
5 000			20	25	36	50	63	71	80
6 300			25	32	45	63	80	90	100
8 000			32	40	56	80	100	110	125
10 000			40	50	71	100	125	140	160
12 500			50	63	90	125	150	170	190
16 000			63	80	110	160			
20 000			80	100	140	200			
25 000			100	125	180	250			
32 000			125	160	220	300			
40 000			160	200	280	400			
50 000			200	250	360	500			
63 000			250	320	450	600			

The values in the table are applicable to FUNCTIONAL INSULATION if required by 5.3.4 a) (see 2.10.1.3), BASIC INSULATION and SUPPLEMENTARY INSULATION. For REINFORCED INSULATION the values are twice those in the table.  
Linear interpolation is permitted between the nearest two points; the calculated minimum CREEPAGE DISTANCE being rounded to the next higher 0.1 mm increment. For REINFORCED INSULATION, the calculated value for BASIC INSULATION shall be doubled first before applying the rounding off.  
NOTE: Material Group IIIb is not recommended for applications in Pollution Degree 3 with an RMS WORKING VOLTAGE above 630 V.  
\* It is permitted to use the values for Pollution Degree 1 if one sample passes the tests of 2.10.10.

## Interlayer spacing

- En électronique de puissance, il peut arriver qu'il faille séparer deux potentiels en les mettant sur 2 couches différentes,
- Pour respecter une isolation renforcée entre deux couches voisines il faut:
  - Soit avoir 0,4mm entre les couches
  - Soit respecter une des lignes de la table 2R

Table 2R – Insulation in printed boards

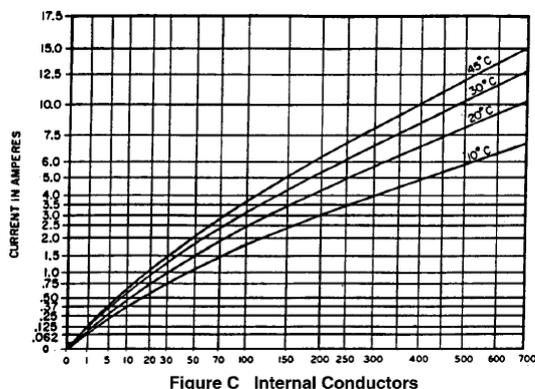
Specification of insulation	TYPE TESTS <sup>a</sup>	ROUTINE TESTS for electric strength <sup>c</sup>
Two layers of sheet insulating material including pre-preg <sup>b</sup>	No	Yes
Three or more layers of sheet insulating material including pre-preg <sup>b</sup>	No	No
An insulation system with ceramic coating over a metallic substrate, cured at $\geq 500$ °C	No	Yes
An insulation system, with two or more coatings other than ceramic over a metallic substrate, cured at $< 500$ °C	Yes	Yes

NOTE 1 Pre-preg is the term used for a layer of glass cloth impregnated with a partially cured resin.  
 NOTE 2 For definition of ceramic, see IEV 212-05-24.  
<sup>a</sup> Thermal conditioning of 2.10.8.2 followed by the electric strength test of 5.2.2.  
<sup>b</sup> Layers are counted before curing.  
<sup>c</sup> Electric strength testing is conducted on the finished printed board.

15

## Taille des pistes ( IPC2221-A)

- 35u, 70u, jusqu'à 400um de cuivre
- Plein d'outil en ligne simplifient le dimensionnement:
- ex: <https://www.4pcb.com/trace-width-calculator.html>



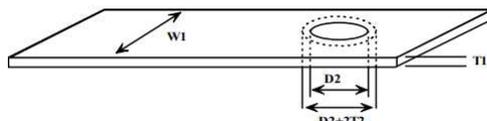
En mil (millièmes de pouce)

16

## Taille des via

Les vias servent au passage d'une couche à l'autre de conducteurs électriques.

Ils doivent être dimensionnés de manière à ce que la cross-section cumulée des vias soit égale à la largeur de la piste



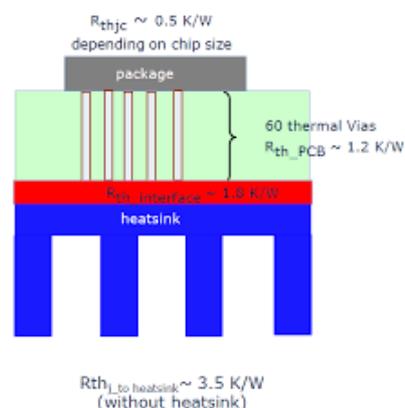
- $W1 \cdot T1 = \pi \cdot (D2 + T2) \cdot T2$
- Souvent plusieurs vias en puissance
- <http://circuitcalculator.com/wordpress/2006/03/12/pcb-via-calculator/>
- <https://www.ultracad.com/articles/viacurrents.pdf>

## Transistors ou diodes en SMD

- La technologie SMD pour les composants de puissance se développe de plus en plus:
- Cout moins élevé, meilleures performances CEM..

- Nécessite d'évacuer les watts perdus au travers du PCB au moyen de vias thermiques, Maîtrise du plaquage mécanique très important,

Rth globale de la cellule de commutation difficile à anticiper, il se mesure en faisant passer un nombre de Watts connus dans un composant et en mesurant le DeltaT°C  
Environ 20W max dans un D2Pack



## **PARTIE IV – INTEGRATION DANS LES SYSTEMES**



### **Normes convertisseurs - Formation Electronique de Puissance**

#### **L'amour des « normes », ça ne se juge pas**

Roland d'Authier - Axid

1

## **Les normes convertisseurs et installation**



### Plan de la présentation

- Préambule
- Les familles de normes
- Les normes obligatoires
- La CEM
- La DBT
- L'EN 50160
- La NFC 15-100
- Tensions d'essai des appareils

2

## Les normes convertisseurs et installation



### Préambule

Le document présenté ci-après ne prétend pas être une étude exhaustive des normes , mais seulement une tentative de dégager l'essentiel.



3

## Quelles sont les familles de normes



Selon la NF EN 45020 (juillet 2007) Normalisation et activités connexes – Vocabulaire général (norme identique à la norme ISO/CEI guide 2 :2004)

« La norme est un document établi par consensus, qui fournit, pour des usages communs et répétés, des règles, des lignes directrices ou des caractéristiques, pour des activités ou leurs résultats, garantissant un niveau d'ordre optimal dans un contexte donné. »

Il y a quatre grands types de normes :

Les normes fondamentales qui concernent la terminologie, les symboles, la métrologie.

Les normes d'essais qui décrivent des méthodes d'essais et d'analyse et qui mesurent des caractéristiques.

Les normes de spécifications qui fixent les caractéristiques d'un produit ou d'un service, les seuils de performance à atteindre et l'aptitude à l'emploi.

Les normes d'organisation qui s'intéressent à la description d'une fonction dans l'entreprise, d'un mode de fonctionnement.



4

## Quelles sont les familles de normes



L'objectif d'une norme peut être de décrire précisément les caractéristiques d'un produit ou d'un service. Il s'agit alors d'une **norme de performance**.

### Autres documents appelés normes

**Normes professionnelles** : les professions sont généralement organisées autour d'une instance qui défend leurs intérêts et consigne les règles de l'art, l'état de la technique ou du savoir-faire. Ces documents n'ont pas de portée légale mais s'imposent de fait au sein de la profession et de ses partenaires (spécifications OTUA Office Technique pour l'Utilisation de l'Acier. , BNIF13 Bureau de Normalisation des Industries de la Fonderie. ... )

**Normes industrielles** : certains fabricants élaborent leurs propres spécifications de produits. Elles peuvent parfois faire référence à des normes nationales ou internationales existantes ou constituer un référentiel privé sans lien avec le système normatif. Ces normes internes ont pour but de capitaliser un savoir-faire unique dans un domaine précis.

**Règlement technique** : le règlement technique est un document qui contient des exigences techniques, soit directement, soit par référence à une norme, une spécification technique ou un code de bonne pratique, ou bien en intégrant le contenu. Il peut s'accompagner d'indications techniques décrivant certains moyens pour se conformer aux exigences du règlement, c'est-à-dire une disposition réputée satisfaire à ces exigences . Définition extraite de la norme NF EN 45020 (juillet 2007) Normalisation et activités connexes – Vocabulaire général (norme identique à la norme ISO/CEI guide 2:2004).

## Normes obligatoires



### Des directives européennes :

- Directive CEM ( Compatibilité électromagnétique )
- Directive Basse tension ( DBT ) portant sur la sécurité
- Directive machines qui concerne les constructeurs de machines

Ces directives nécessitent pour prouver la conformité des appareils qu'ils soient conformes à des normes génériques ou produits .



Normes françaises d'application obligatoire	
Tableau 1 « Liste des normes d'application obligatoire »	1
Tableau 2 « Liste des textes réglementaires »	66

Les présentes listes sont uniquement fournies à titre d'information par l'AFNOR. Bien que toutes les démarches aient été effectuées pour nous assurer de la fiabilité de ces données, AFNOR n'assume aucune responsabilité en raison de l'éventuelle inexactitude ou omission des informations fournies dans le présent document. L'utilisation de ces informations se faisant aux risques de l'utilisateur.

**Tableau 1 « Liste des normes d'application obligatoire »**

Écriture des références des textes réglementaires cités :  
AR pour arrêté, DC pour décret, DE pour décision, suivi de la date de signature de l'arrêté ou de la décision sous la forme AA/MM/JJ (Année-Mois-Jour) et d'une lettre permettant de distinguer plusieurs textes ayant la même date de signature. Les décrets sont identifiés par les lettres DC suivies du numéro du texte.  
Lorsqu'un texte réglementaire a été modifié, il est fait mention du texte d'origine et du dernier texte modificatif mentionnant la norme concernée.

Dans cette liste, les normes sont triées par thème à partir de leur indice de classement.

Le tableau 2 « Liste des textes réglementaires » donne la liste des textes réglementaires cités, triés par type de texte et par date croissante de signature, avec le titre de chaque texte.

Pour consulter les notices des normes :  
[www.boutique.afnor.org](http://www.boutique.afnor.org)  
Rubrique : Normes & Produits d'édition / Normes en ligne

**Table des matières**  
Céramique – Céramique – Verre – Réfractaires – Bois – Liège  
Électricité  
Économie domestique – Hébergement – Aménagement – Aménagement  
Météorologie  
Textile et cuir  
Bateau – Véhicule automobile – Assurance  
Combustibles – Carburants – Énergie nucléaire  
Bâtiment et génie civil  
Industries diverses  
Industries chimiques  
Matériaux et objets utilisés en agriculture  
Normes fondamentales – Commerce – Documentation – Traitement de l'information  
Administration – Commerce – Documentation – Traitement de l'information

## La CEM

### les normes d'émission

**NF EN 55011 ( EN 55011 = CISPR11)**  
appareils industriels, scientifiques, médicaux

**NF EN 55014 ( EN 55014 = CISPR14)**  
appareils électrodomestiques et analogues

**NF EN 55022 ( EN 55022 = CISPR22)**  
appareils de traitement de l'information

**NF EN 61000-3-2 ( CEI 61000-3-2)**  
Harmoniques pour  $I \leq 16$  A

**NF EN 61000-3-12 ( CEI 61000-3-12)**  
Harmoniques pour  $I \leq 75$  A



## La CEM

### les principales normes d'immunité ( essais )

#### NF EN et CEI

- q **61000-4-2** : décharges électrostatiques
- q **61000-4-3** : champs rayonnés
- q **61000-4-4** : transitoires rapides
- q **61000-4-5** : ondes de choc
- q **61000-4-6** : tensions HF induites
- q **61000-4-8** : champ magnétique 50/60 Hz
- q **61000-4-9** : champ magnétique impulsionnel
- q **61000-4-10** : champ magnétique oscillatoire amorti
- q **61000-4-11** : creux de tension et interruptions brèves
- q **61000-4-12** : ondes oscillatoires
- q **61000-4-13** : harmoniques et interharmoniques

#### Pour les ASI

- n **NF EN et CEI 62040-2** Emission , immunité et essais



## La DBT

**EN 60950** : Cette norme s'applique normalement aux appareils de traitement de l'information , mais elle est souvent retenue pour la conception des circuits imprimés car elle est la plus exigeante et aussi parce la norme 62040-1 des ASI y fait systématiquement référence pour le moment ; elle va être remplacée par la CEI 62477-1 Ed.1: Exigences de sécurité applicables aux systèmes et matériels électroniques de conversion de puissance - Partie 1: Généralités

Un guide a été rédigé pour mettre en évidence les principales contraintes à prendre en compte pour les distances d'isolement et les lignes de fuite .



## La DBT

### **EN61439-1 et EN61439-2 :**

Ensemble d'appareillage à basse tension :  
partie 1 : Règles générales  
partie 2 : Ensembles d'appareillage de puissance

Ces normes décrivent l'ensemble des dispositions constructives pour assurer la sécurité des biens et des personnes . Elle définissent en outre les différents essais à réaliser sur les appareils .

Jusqu'à fin 2014, une période transitoire entre les normes EN 60439 et EN 61439 permettait de se référer à l'une ou à l'autre de ces séries.

Depuis janvier 2015, seule la série NF EN 61439 est le référentiel attestant de la conformité aux directives.

Un guide pour mettre en évidence les principales contraintes à prendre en compte a été rédigé



## La DBT



### EN 50178

Equipement électronique utilisé dans les installations de puissance.

Cette norme s'utilise pour les petits convertisseurs pour lesquels il n'y a pas de norme produit et la NF EN 61439 est trop générale .

Cette Norme Européenne s'applique à l'utilisation d'équipements électroniques (EE) dans les installations de puissance où un niveau technique uniforme est nécessaire en ce qui concerne la sécurité et la fiabilité. Elle s'applique également aux EE qui ne sont pas couverts par une norme de produit spécifique . Cette Norme Européenne spécifie les exigences minimales de conception, de fabrication, de protection contre les chocs électriques, d'essais et d'intégration des EE, dans des systèmes comprenant de la puissance

## La norme NF EN 50160



### Caractéristiques de la tension fournie par les réseaux publics de distribution

Cette norme est importante car elle définit les principales caractéristiques de la tension en ce qui concerne sa fréquence , son amplitude sa forme et la symétrie des tensions triphasées . Elle s'applique autant aux chargeurs de batteries qu'aux onduleurs qui utilisent le réseau pour la voie by-pass .

Les valeurs indiquées correspondent à des conditions normales d'exploitation et peuvent parfois être dépassées ; c'est pourquoi il faut retenir pour certains paramètres d'autres valeurs tirées d'autres normes qui peuvent être plus contraignantes ou bien de cahier des charges qui compte tenu des habitudes de certains clients peut exiger des valeurs particulières .

Les valeurs indiquées constituent toutefois un minimum à respecter pour les applications .

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension

Cette norme qui est obligatoire en France est très importante car elle définit les règles à respecter pour une installation aussi bien pour les conducteurs que pour les appareillages associés ainsi que pour les sous-ensembles et appareils installés .

Elle décrit en particulier les différents schéma de liaison à la terre du neutre improprement appelés régimes de neutre , ainsi que les différentes mesures à prendre pour chacun d'eux pour assurer la sécurité des biens et des personnes .

Une autre notion importante est celle de très basse tension de sécurité **TBTS** .

Selon le règlement de sécurité pour l'éclairage de sécurité , le fait d'être en TBTS permet de simplifier l'installation puisqu'alors il n'est plus nécessaire d'avoir un contrôleur d'isolement et de câbler un conducteur de protection

*Article EL16 (du règlement de sécurité )&4 : lorsque l'installation de sécurité n'est pas alimentée en très basse tension de sécurité , elle doit être réalisée suivant le schéma IT , tel que défini par la norme NFC 15-100*

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension suite : TBTS

*414.1.1 La protection par très basse tension est une mesure de protection constituée par deux types différents de circuits à très basse tension :*

- Très Basse Tension de Sécurité (TBTS, circuits non reliés à la terre),
- Très Basse Tension de Protection (TBTP, circuits reliés à la terre),

*pour lesquels la protection est assurée par :*

- une limitation de la tension TBTS ou TBTP à 50 V en courant alternatif et 120 V en courant continu ;
  - une séparation de protection entre les circuits TBTS ou TBTP et tous les autres circuits autres que TBTS ou TBTP, et une isolation principale entre les circuits TBTS et TBTP,
- Pour les seuls circuits TBTS, une isolation principale est assurée entre le circuit TBTS et la terre.*

*414.1.2 L'utilisation de la TBTS ou de la TBTP est considérée comme une mesure de protection dans toutes les situations.*

## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension suite : TBTS

En plus de ces niveaux de tensions des précautions particulières doivent être prises dans la conception de la source :

*414.4.1 Les circuits TBTS et TBTP doivent présenter :*

- une séparation de protection entre leurs parties actives et celles des autres circuits, à l'exception des parties actives d'autres circuits TBTS ou TBTP, constituée par une double isolation ou une isolation renforcée dimensionnée pour la tension la plus élevée ou par une isolation principale et un écran de protection dimensionnée pour la tension la plus élevée présente ;
- une isolation principale entre leurs parties actives et les parties actives des autres circuits TBTS ou TBTP.

*NOTE – La mise à la terre des circuits TBTP peut être réalisée par une connexion appropriée à la terre dans la source elle-même.*

*Les circuits TBTS doivent présenter une isolation principale entre leurs parties actives et la terre.*

*414.4.2 La séparation de protection entre les canalisations des circuits TBTS et TBTP et les parties actives des autres circuits peut être réalisée par une des dispositions suivantes :*

- les conducteurs des circuits TBTS et TBTP sont munis, en plus de leur isolation principale, d'une gaine ou d'une enveloppe non métallique ;
- les conducteurs des circuits TBTS et TBTP sont séparés des conducteurs à des tensions différentes par un écran métallique relié à la terre ou par une gaine métallique reliée à la terre ;



## Norme d'installation : la NFC 15-100



### Installations électriques à basse tension suite : TBTS

Les transformateurs doivent de plus être conformes à la norme NF EN 61558-1 qui est la norme de sécurité des transformateurs , mais en fait c'est la l'EN 61558-2-6 qui s'applique ( norme pour les transformateurs de sécurité )

Pour les alimentations à découpage c'est la EN 61558-2-16 qui s'applique . Les normes de la série EN 61558 sont décrites sur le diagramme de la page suivante .

Pour les circuits imprimés nous retenons les règles édictées par l'EN 60950 sauf en ce qui concerne les niveaux de tension relatifs à la TBTS qui sont bien inférieurs à ceux de la NFC 15-100 .

Ci-dessous extrait de l'EN 60950 .

#### 2.2.2 Tensions dans les conditions normales

Dans un CIRCUIT TBTS unique ou dans des CIRCUITS TBTS interconnectés, la tension entre deux conducteurs quelconques du CIRCUIT ou des CIRCUITS TBTS et entre un de ces conducteurs quelconques et la terre (voir 1.4.9), ne doit pas dépasser 42,4 V valeur de crête, ou 60 V tension continue, dans les conditions normales de fonctionnement.



## Norme d'installation : la NFC 15-100

Principe de la CEI 61558

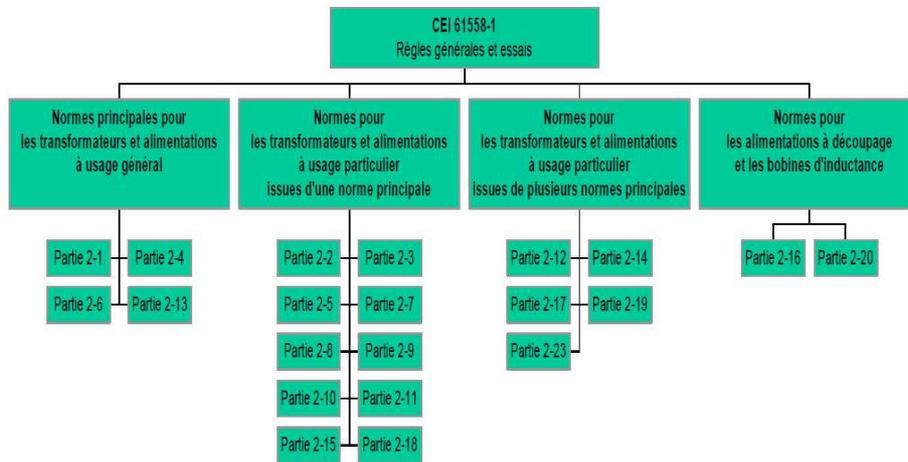


Figure 0 – Principe de la CEI 61558

IEC 1269/05

## Norme d'installation : la NFC 15-100

### Raccordement des cellules à la terre

Ce point est important pour la sécurité et mérite une attention particulière. En effet quel que soit le schéma de liaison à la terre du neutre, pour les appareils de classe I qui sont de loin les plus répandus les cellules doivent être reliées à la terre, pour garantir la sécurité. Le fichier ci-contre décrit les principales exigences pour ces raccordements.

Rappel sur les classes de sécurité selon la NFC 15-100

#### Raccordement des cellules à la terre

Echelle: NFC 15-100

**237.2 matériel de la classe I**  
matériel dans lequel la protection contre les chocs électriques ne repose pas uniquement sur l'isolation principale, mais qui comporte une mesure de sécurité supplémentaire sous la forme de moyens de raccordement des parties conductrices accessibles à un conducteur de protection mis à la terre, faisant partie du câblage fixe de l'installation, d'une manière telle que des parties conductrices accessibles ne puissent devenir dangereuses en cas de défaut de l'isolation principale.

**NOTE:** Pour un matériel classé à une classe I en vertu d'un tel moyen, les moyens servant à connecter ce matériel à la terre doivent être réalisés conformément à la norme IEC 60364-5-54.

**558.3.2.2 Mise à la terre des masses**  
Toutes les masses doivent être reliées directement entre elles soit par des assemblages appropriés, soit au moyen de conducteurs d'équipotentialité. Ces liaisons doivent assurer une bonne conductibilité et doivent pouvoir supporter le courant maximal de défaut, compte tenu des caractéristiques des appareils de protection et de coupure.  
La liaison électrique entre toutes les masses doit être établie de telle façon que le débranchement d'une ou de plusieurs de ces parties, pour des raisons de service ou d'entretien, ne porte pas atteinte à la continuité électrique du circuit de protection.  
Pour raccorder le conducteur de protection existant, une borne assurant un contact efficace et durable doit être prévue; cette borne doit être apparemment repérée, soit par la double coloration vert et jaune, soit par le symbole 411.2010.

Pour chaque arrivée et départ de conducteur de protection, un point de raccordement distinct doit être prévu.  
Lorsque le conducteur de protection est incorporé à un câble, il est recommandé de l'écarter des conducteurs actifs de façon à permettre la mise en place d'une pince de mesure de courant indépendante.

L'emploi des éléments de construction de l'ensemble comme conducteurs de protection est interdit, lorsque les conditions des deux premiers alinéas du présent paragraphe sont remplies.

L'emploi des éléments de construction comme conducteur neutre et PEN est interdit.

Lorsque des appareils électriques sont alimentés en TT ou en TST (voir 11.4) sont montés sur des postes ou des ouvrages, les conditions suivantes sont à observer:

- les masses de ces appareils doivent être en liaison électrique avec les parties ou ouvrages;

- les parties ou ouvrages en matériaux conducteurs doivent être reliés électriquement par un conducteur de protection aux éléments conducteurs de l'installation. La section de ce conducteur doit correspondre à la section de raccordement de l'appareil monté sur la partie ou le ouvrage et être le plus grand courant envisagé;

- dans le cas de postes et ouvrages qui portent des appareils électriques ou ne portent que des appareils alimentés en TT ou en TST, cette liaison électrique n'est pas nécessaire. Dans ce cas, les éléments de liaison métalliques (câbles, longes, etc.) sont réputés assurer une liaison suffisante pour le circuit de protection.

Si la partie ou le ouvrage est en matériaux isolant et comporte des appareils électriques alimentés sous une tension supérieure à la limite de la très basse tension, avec des masses accessibles de l'extérieur, celles-ci doivent être reliées au conducteur de protection.

#### Classes de sécurité des matériels selon la NFC15-100

**237.1 matériel de la classe 0**  
matériel dans lequel la protection contre les chocs électriques repose sur l'isolation principale; Ceci implique la mesure de sécurité supplémentaire sous la forme de conducteurs accessibles, et il y en a à un conducteur de protection faisant partie du câblage fixe de l'installation; la protection en cas de défaut de l'isolation principale reposant sur l'environnement.

Les matériels de la classe 0 ne sont pas admis.

**237.2 matériel de la classe I**  
matériel dans lequel la protection contre les chocs électriques ne repose pas uniquement sur l'isolation principale, mais qui comporte une mesure de sécurité supplémentaire sous la forme de moyens de raccordement des parties conductrices accessibles à un conducteur de protection mis à la terre, faisant partie du câblage fixe de l'installation, d'une manière telle que des parties conductrices accessibles ne puissent devenir dangereuses en cas de défaut de l'isolation principale.

**NOTE:** Pour un matériel classé à une classe I en vertu d'un tel moyen, les moyens servant à connecter ce matériel à la terre doivent être réalisés conformément à la norme IEC 60364-5-54.

Les règles essentielles de la classe I concernent la réalisation de l'équipotentialité entre toutes les masses et la borne de terre reliant le matériel au conducteur de protection de l'installation.

**237.3 matériel de la classe II**  
matériel dans lequel la protection contre les chocs électriques ne repose pas uniquement sur l'isolation principale mais qui comporte des mesures supplémentaires de sécurité, telles que la double isolation ou l'isolation renforcée. Ces mesures ne comportent pas de moyen de mise à la terre de protection et ne dépendent pas des conditions d'installation.

**NOTE:**

1 - Un matériel de la classe II peut être muni de moyens pour assurer la continuité des circuits de protection, à condition que ces moyens soient protégés de manière et sont dans les mêmes conditions que les circuits de protection.

2 - Dans certains cas, il peut être nécessaire de faire la distinction entre les matériels de la classe II « isolation renforcée » et les matériels de la classe I.

3 - Un matériel de la classe II sous enveloppe isolante ne peut être muni d'un dispositif pour permettre à l'utilisateur d'effectuer des réparations ou des réglages sans le débrancher de la source d'alimentation.

4 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

5 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

6 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

7 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

8 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

9 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

10 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

11 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

12 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

13 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

14 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

15 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

16 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

17 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

18 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

19 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

20 - Un matériel de la classe II ne peut être muni d'un dispositif de mise à la terre ou de la terre de protection (directe ou indirecte).

## Norme d'installation : la NFC 15-100



La NF 58-311

Cette norme qui est une procédure d'essai est rendue pratiquement obligatoire surtout pour les batteries à recombinaison (appelées improprement étanches) , par la NF C 15-100 au paragraphe 554-2.

En effet cette norme stipule que pour pouvoir utiliser des batteries à recombinaison dans des locaux à usage général il faut qu'elles soient associées à un redresseur-chargeur répondant aux prescriptions de la NFC 58-311 .

Si le redresseur-chargeur ne répond pas à cette exigence, le volume d'air de renouvellement doit être calculé comme pour des batteries ouvertes ce qui signifie que les batteries doivent être installées dans des locaux spécifiques.

## Tension d'essai des appareils



Les essais diélectriques doivent être faits sur chacun des appareils produits ( essais de série )  
Selon les normes utilisées des valeurs différentes peuvent être demandées .

Les convertisseurs doivent satisfaire à la norme CEI 60146-1-1 pour les essais demandés par de nombreux clients

Les niveaux demandés par cette norme sont indiqués dans le tableau ci-contre

Tensions d'essai ca ou cc applicables aux équipements directement raccordés au secteur basse tension

Colonne 1	2	3
	Tensions d'essai (V)	
Tension d'isolement assignée (V) (voir 3.12. 9)	c.a. (valeur efficace)	c.c.
	≤ 50	1 250
100	1300	1 840
150	1 350	1 910
300	1 500	2 120
600	1 800	2 550
1 000	2 200	3 110

L'interpolation est admise

## Tension d'essai des appareils

Tableau 8 – Tableau des tensions d'essai

Par ailleurs les transformateurs doivent être conforme à la norme EN 61558-1

Les niveaux demandés par cette norme sont indiqués dans le tableau ci-contre . Les niveaux de tension pour l'isolation renforcée correspondant à la TBTS sont indiqués

Points d'application de la tension d'essai	Tension locale V*				
	<60	160	300	600	1 000
1) Entre parties actives des circuits primaires et parties actives des circuits secondaires (isolation principale)	250	1 400	2 100	2 500	2 750
2) Entre parties actives des circuits primaires et parties actives des circuits secondaires (isolation double ou renforcée)	500	2 800	4 200	5 000	5 500
3) A travers l'isolation principale ou supplémentaire, entre: a) les parties actives de polarité différente b) les parties actives et la masse si elle est destinée à être connectée au conducteur de protection c) les parties métalliques accessibles et une tige de métal de même diamètre que le câble souple (ou une feuille métallique enroulée autour du câble) insérée dans les traversées, dispositifs de protection et d'arrêt, et dispositifs analogues d) les parties actives et une partie métallique intermédiaire e) les parties métalliques intermédiaire et la masse	250	1 400	2 100	2 500	2 750
4) A travers l'isolation renforcée, entre la masse et les parties actives	500	2 800	4 200	5 000	5 500

\* Les valeurs de tension d'essai pour les valeurs intermédiaires de tension locale sont obtenues par interpolation entre les valeurs du tableau.

## Tension d'essai des appareils

Nous devons, pour les essais, retenir les valeurs les plus élevées des divers tableaux ce qui donne la synthèse ci-dessous

Tension assignée	Tensions d'essai					Tensions retenues	
	CEI 60950-1	renforcée	CEI 60 146-1-1	EN 61558-1	EN 61558-1 renforcée	EN 61439-1	renforcée
≤ 50	1000	2000	1250	250	500	1000	2000
≤ 60	1000	2000	1260	415	730	1000	2000
100	1000	2000	1300	825	1650	1500	2000
130	1000	2000	1330		2340	1500	2340
150	1500	3000	1350		2800	1500	2800
250	1500	3000	1450	1870	3700	1500	3700
300	1605	3000	1500	2100	4200	1890	4200
400	1834	3000	1600	2230	4470	1890	4470
600	2225	3000	1800	2500	5000	1890	5000

## PARTIE IV – INTEGRATION DANS LES SYSTEMES



### La CEM en Electronique de Puissance

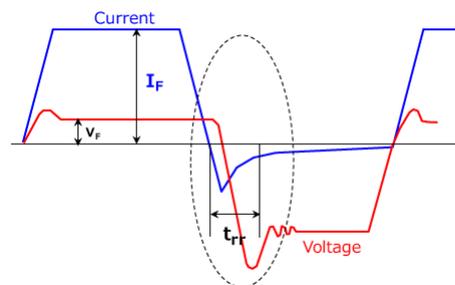
Roland d'Authier – Axid

1

## Les spécificités de l'électronique de puissance



- Forts courants +  $di/dt$
- Fortes tensions +  $dV/dt$
- Des isollements entre zones
- Des selfs et des transformateurs
- PCB de grandes dimensions (-> capas)
- Switching de plus en plus rapide (jusqu'à 1MHz avec SiC ou GaN)
- Plus, bien sûr, l'électronique « comme d'habitude »:
  - Cœur microcontrôleur / DSP
  - Mesures analogiques
  - Bus de com (BusCan, Rs485, Ethernet, USB, Bluetooth,...)



2

## Accroissement du bruit

### ▪ Technologies des composants:

- Miniaturisation des convertisseurs => augmentation des fréquences
- DC-DC : 50 kHz à 500 kHz en 10 ans ... actuellement jusqu'à 1 MHz

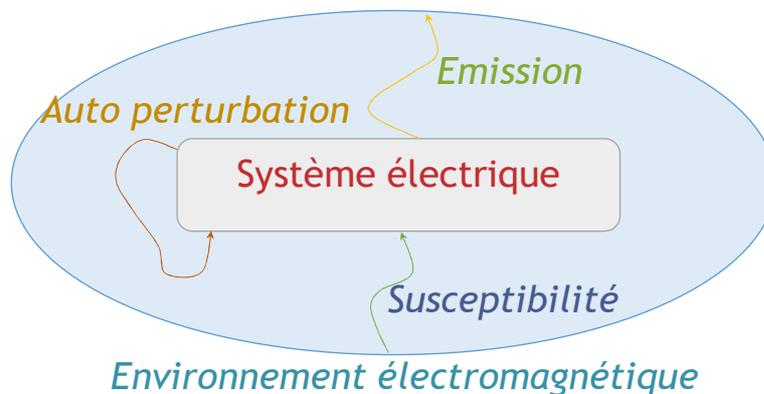
### ▪ Diminution des temps de commutation

- => diminution des pertes
- => miniaturisation
  - Maîtrise des procédés de fabrication (motifs ...),
  - Structures innovantes (COOLMOS, IGBT Trench ...),
  - Nouveaux matériaux (SiC, GaN)

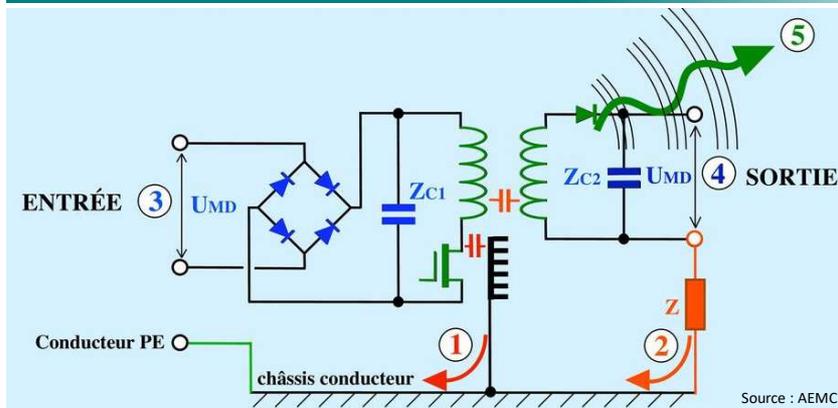
### ▪ Augmentation des contraintes de CEM

- Augmentation des  $dV/dt$
- Augmentation des  $dI/dt$
- Drivers

## Représentation des 3 composantes CEM



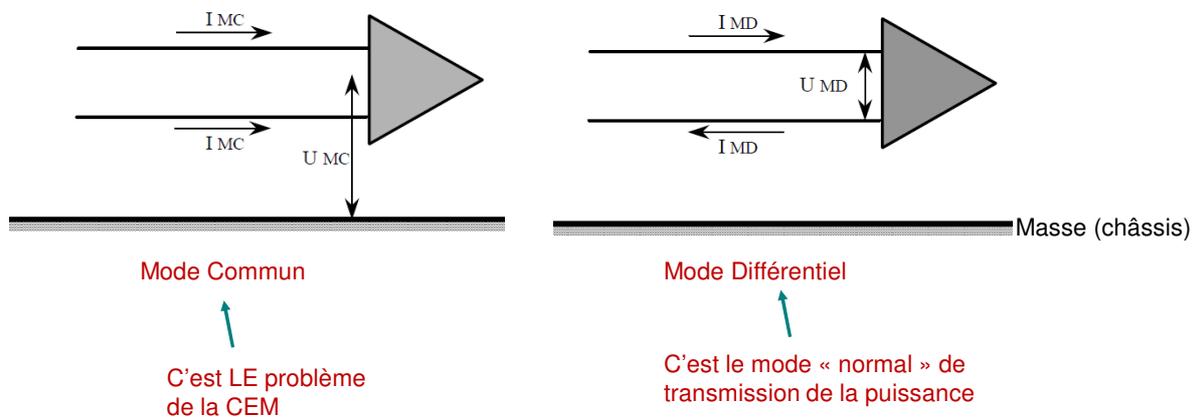
## Les perturbations émises par un convertisseur



- 1 Mode commun – Entrée à châssis
- 2 Mode commun Entrée à Sortie
- 3 Mode différentiel en entrée
- 4 Mode différentiel en sortie
- 5 Rayonnements électromagnétiques (E & H)

5

## Mode commun et mode différentiel



6

## Mesures du mode commun et différentiel

**Sonde ampérométrique HF**

Aller  $i_{MD}$

Retour  $i_{MD}$

$i_{mes} = 2 \cdot i_{MD}$

$v_{MD}$

**Sonde ampérométrique HF**

Aller  $i_{MC1}$

Retour  $i_{MC2}$

$i_{mes} = i_{MC}$

$v_{MC}$

- AXID – Power Electronics Design Office - www.axid-system.com - 7 Roland D'AUTHIER, R&D Ing.

7

## Normes (non exhaustif)

**Sonde ampérométrique HF**

Aller  $i_{MD}$

Retour  $i_{MD}$

$i_{mes} = 2 \cdot i_{MD}$

$v_{MD}$

**Sonde ampérométrique HF**

Aller  $i_{MC1}$

Retour  $i_{MC2}$

$i_{mes} = i_{MC}$

$v_{MC}$

- AXID – Power Electronics Design Office - www.axid-system.com - 8 Roland D'AUTHIER, R&D Ing.

- **Emission**
  - NF EN 55011 ( EN 55011 = CISPR11) appareils industriels, scientifiques, médicaux
  - NF EN 55014 ( EN 55014 = CISPR14) appareils électrodomestiques et analogues
  - NF EN 55022 ( EN 55022 = CISPR22) appareils de traitement de l'information
  - NF EN 61000-3-2 ( CEI 61000-3-2 ) Harmoniques pour  $I \leq 16$  A
  - NF EN 61000-3-12 ( CEI 61000-3-12) Harmoniques pour  $I \leq 75$  A
- **Immunité (essais NF EN et CEI)**
  - NF EN 61000-4-2 : décharges électrostatiques
  - NF EN 61000-4-3 : champs rayonnés
  - NF EN 61000-4-4 : transitoires rapides
  - NF EN 61000-4-5 : ondes de choc
  - NF EN 61000-4-6 : tensions HF induites
  - NF EN 61000-4-8 : champ magnétique 50/60 Hz
  - NF EN 61000-4-9 : champ magnétique impulsionnel
  - NF EN 61000-4-10 : champ magnétique oscillatoire amorti
  - NF EN 61000-4-11 : creux de tension et interruptions brèves
  - NF EN 61000-4-12 : ondes oscillatoires
  - NF EN 61000-4-13 : harmoniques et inter-harmoniques
- **DO160G aviation ...**

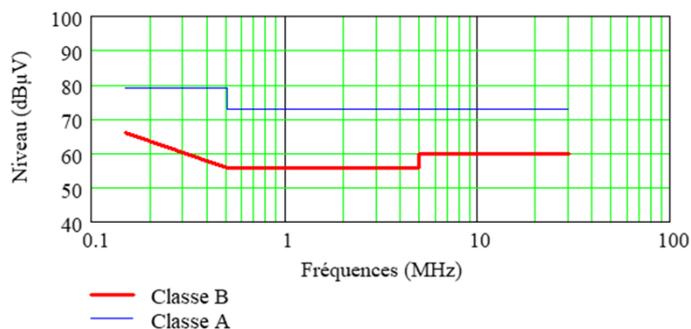
8

## Gabarits classe A et B

▪ Les spécifications des normes relatives aux perturbations conduites dans la bande des fréquences radio (150kHz-30MHz) se divisent en deux catégories :

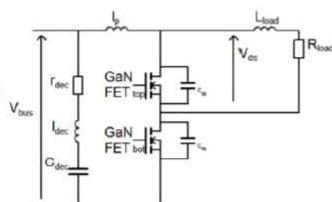
- La Classe A, définit le niveau d'émission pour des appareils destinés au secteur industriel,
- La Classe B, certainement non la moindre, est réservée au secteur domestique et hospitalier.

$$dB\mu V = 20 \cdot \log \left( \frac{V_f}{1\mu V} \right)$$

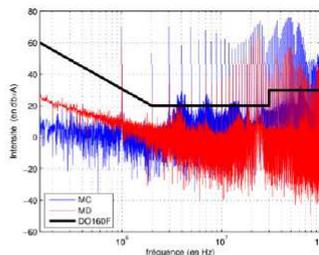


## Exemple : commutation des composants GaN

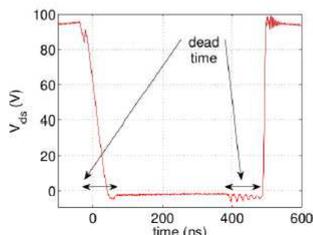
GaNFET  
EPC 2010



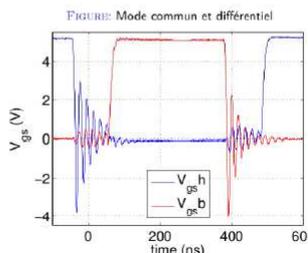
(a) Schéma du bras d'onduleur + la charge



Mesures  
Sur RSIL  
(DO160)



(a)  $V_{ds}$  sur un cycle



(b)  $V_{gs}$  sur un cycle

Source : CNRS

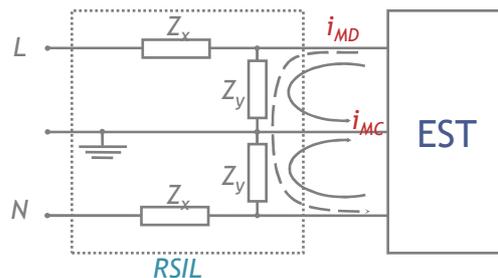
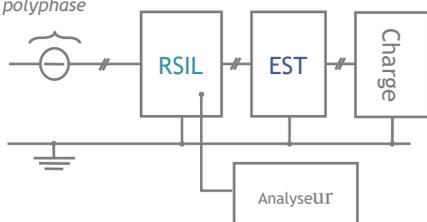
FIGURE: Fonctionnement du bras pour une fréquence de 1 MHz

## Le RSIL – Réseau Stabilisateur d'Impédance de Ligne



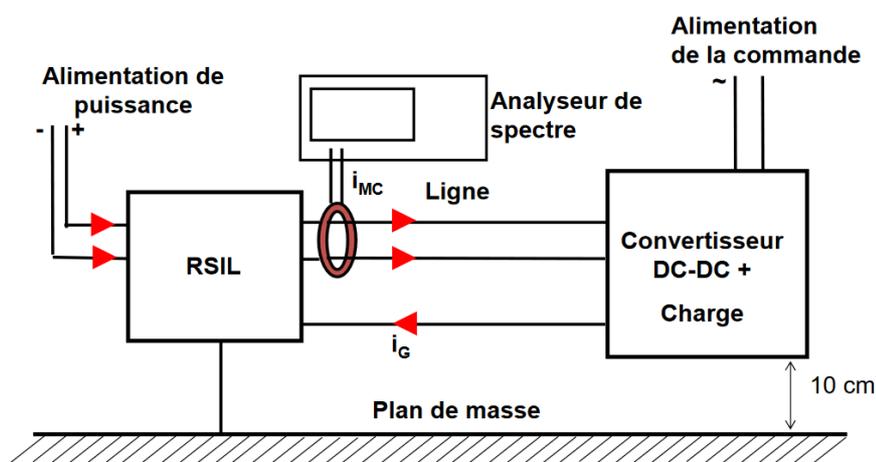
- Objectif = collecter l'ensemble des courants haute fréquence générés par l'EST
- 150kHz - 30MHz

Système d'alimentation continu ou polyphasé



11

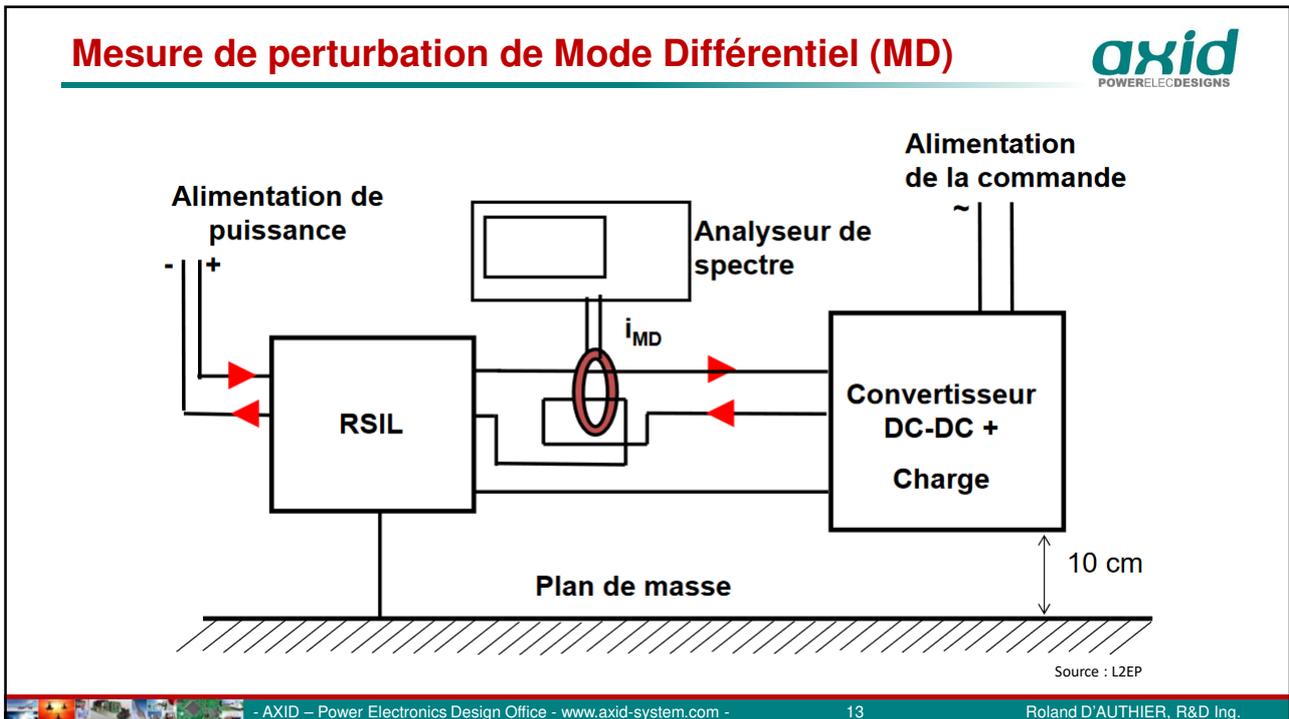
## Mesure des perturbations de mode commun (MC)



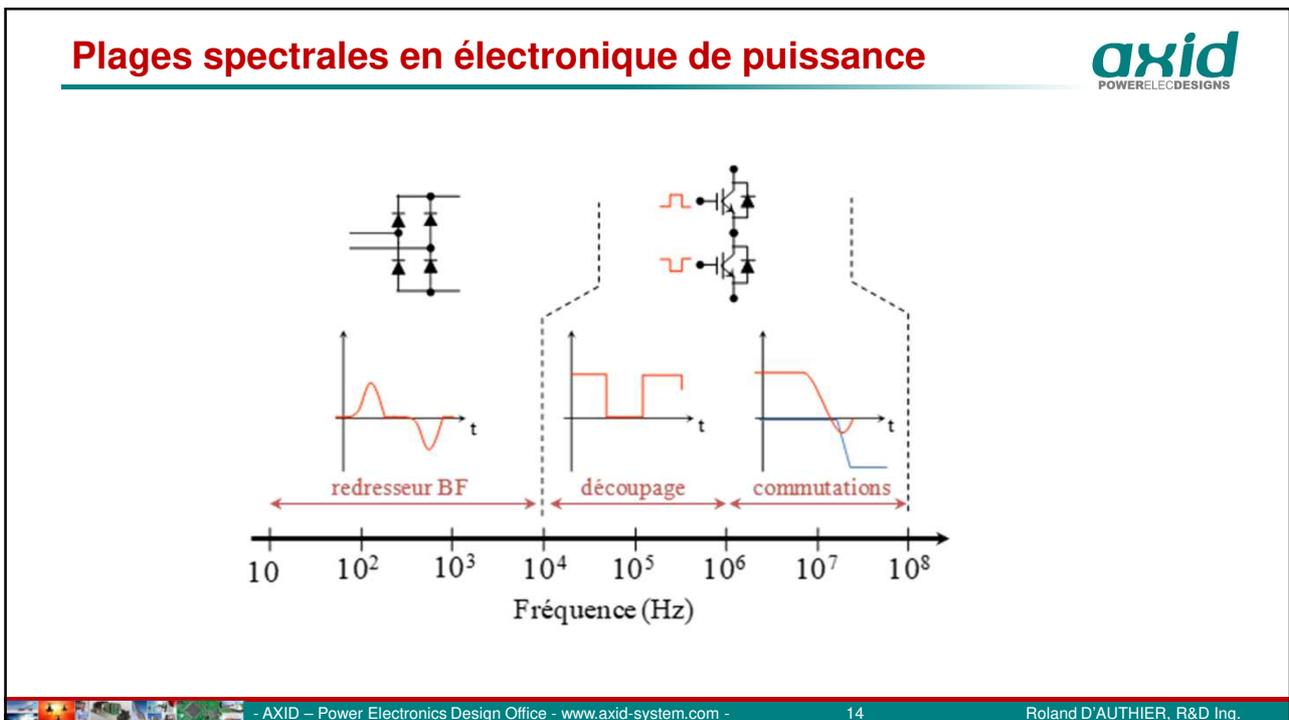
Mesure du courant de mode commun  $I_{CM}$

Source : L2EP

12

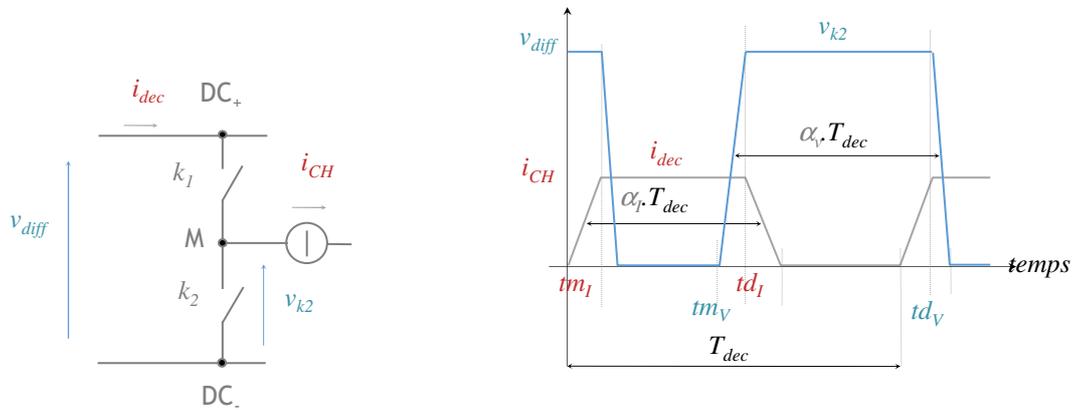


13

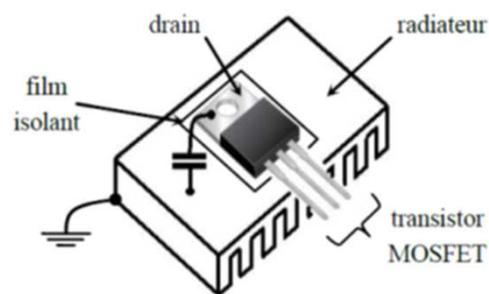


14

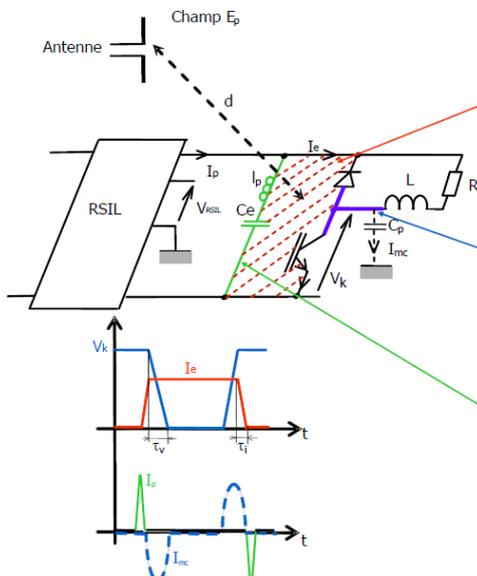
## La cellule de commutation « dure »



## Couplage capacitif au dissipateur



## Exemple de hacheur avec RSIL



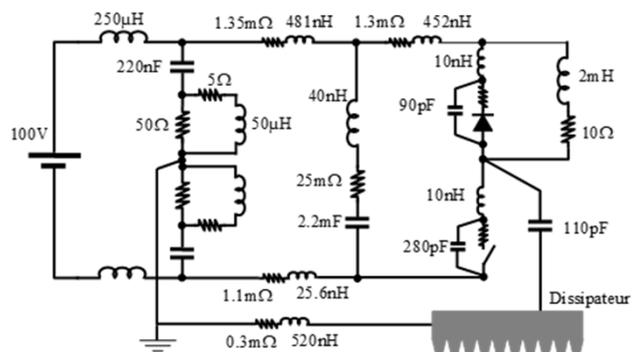
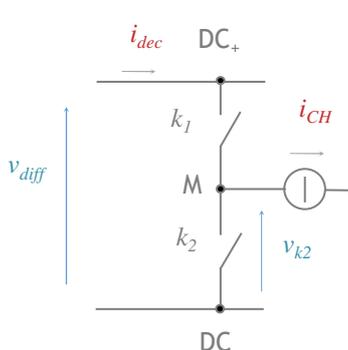
- Maille (zone hachurée)  $I_e$  subit des variations très rapides à haute fréquence  
⇒ Boucle = dipôle rayonnant magnétique

- Conducteurs subissant de fortes variations de tension ( $V_k$ ): dipôle rayonnant électrique + transmission à la terre de courants impulsionnels  $I_{mc}$  via  $C_p$

- Condensateur de découplage  $C_e$  (imperfections : résistance et inductance série  $I_p$ ), n'empêche pas la propagation sur le réseau d'alimentation d'un courant parasite impulsionnel  $I_p$ .

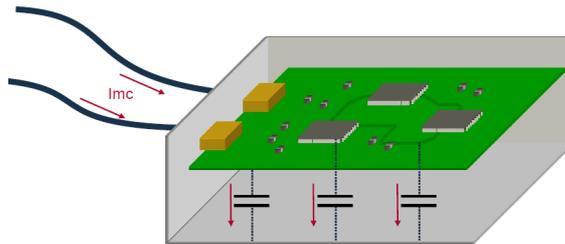
## Modèle d'une Cellule + RSIL avec ses imperfections

- Exemple 100V/4A avec switching à 100kHz



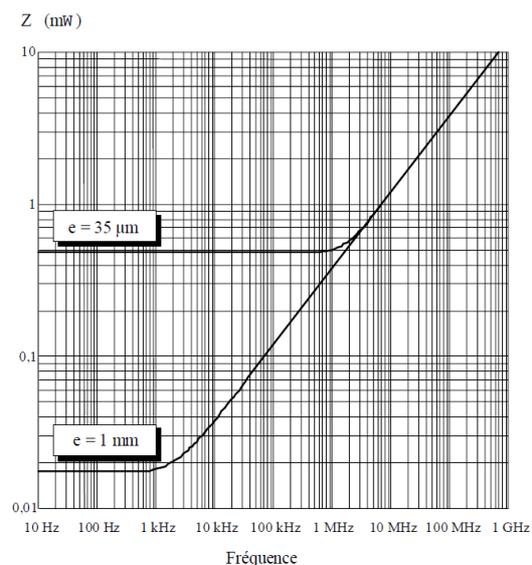
## Couplages – sources vers victimes

- **Impédances communes**
  - Vigilance avec forts courants -> des plans obligatoires
- **Couplage capacitif à châssis**
  - Transistors <-> dissipateur
  - Fuites inévitables avec des forts dV/dt
- **Couplage champ à boucle**
- **Couplage champ à fil**
- **Diaphonie capacitive**
- **Diaphonie inductive**



## Plan de masse : impédance

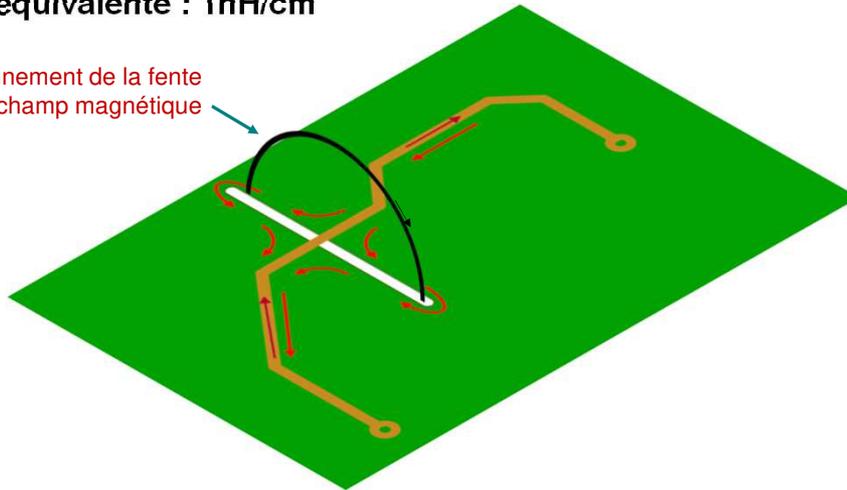
- **En BF**  $R = \frac{17}{e}$ 
  - R impédance par carré (mΩ)
  - e épaisseur du plan (μm)
- **En HF**  $Z = 370 \sqrt{F}$ 
  - Z impédance par carré (mΩ)
  - F fréquence en MHz
- **Aucune dépendance**
  - de la distance si carré (plan)



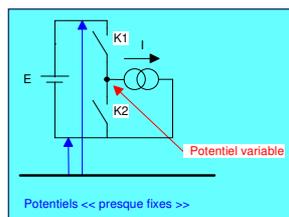
## Plan de masse : la fente interdite

- Self équivalente : 1nH/cm

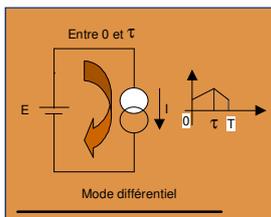
Rayonnement de la fente en champ magnétique



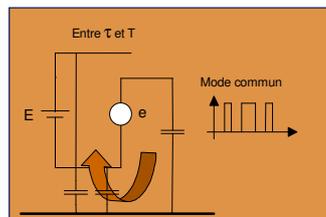
## La cellule de commutation perturbe



- K1 et K2 ne peuvent être fermés simultanément car alors, il y aurait un court-circuit de la source de tension.
  - Afin d'éviter l'ouverture de la source de courant il est nécessaire qu'il y ait toujours un interrupteur fermé.
- Les commandes de K1 et K2 sont donc complémentaires.



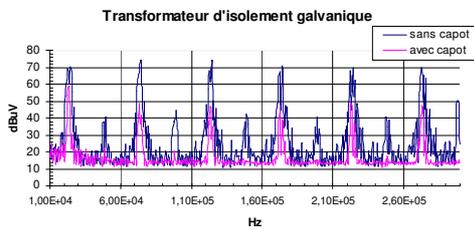
MD : Lié à la forme d'onde globale



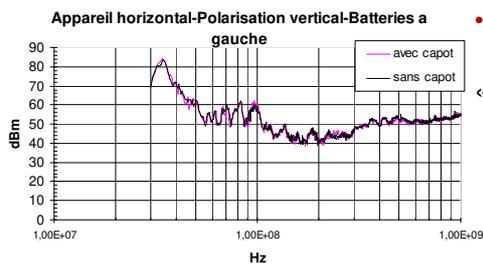
MC : Lié à la commutation

## Les composants bobinés

### ■ Ils ont mauvaise réputation



- Justifiée en champ proche :



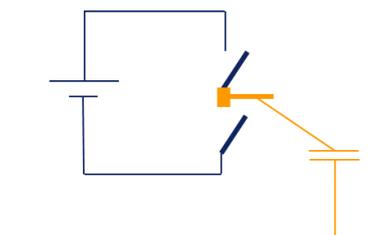
- Négligeable en champ lointain : « décroissance rapide »



## Points chauds

### ■ Bras d'onduleur

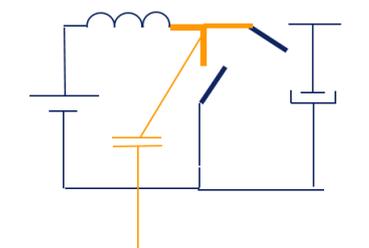
Hacheur série



MD : facile, rien à faire  
MC : plus difficile

### ■ Buck

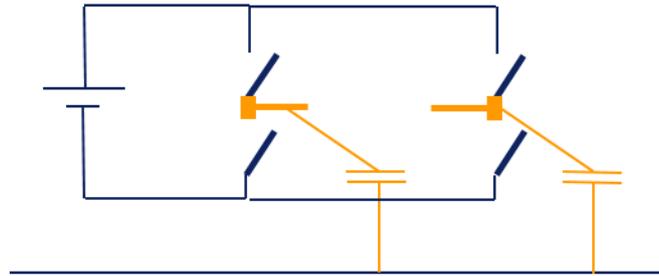
Hacheur parallèle



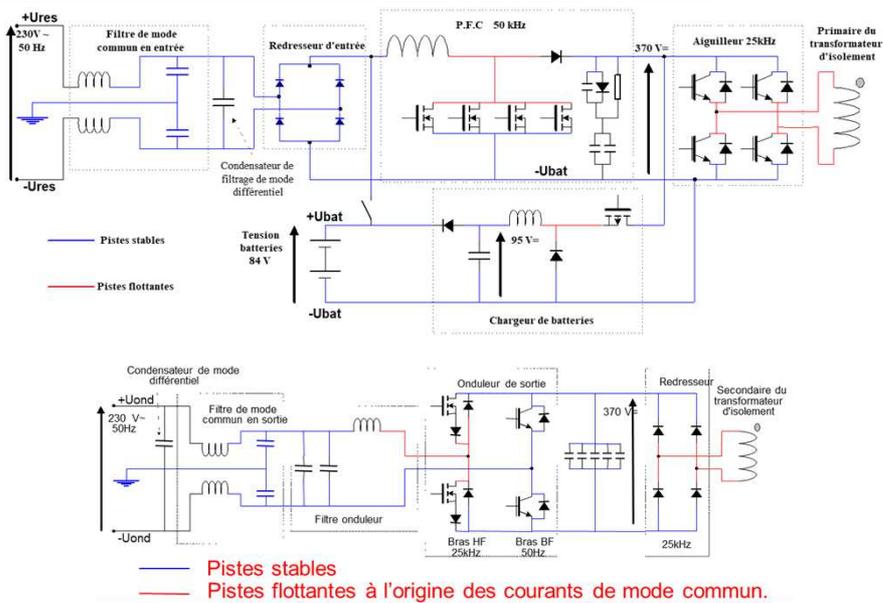
## Points chauds

### ▪ Onduleur

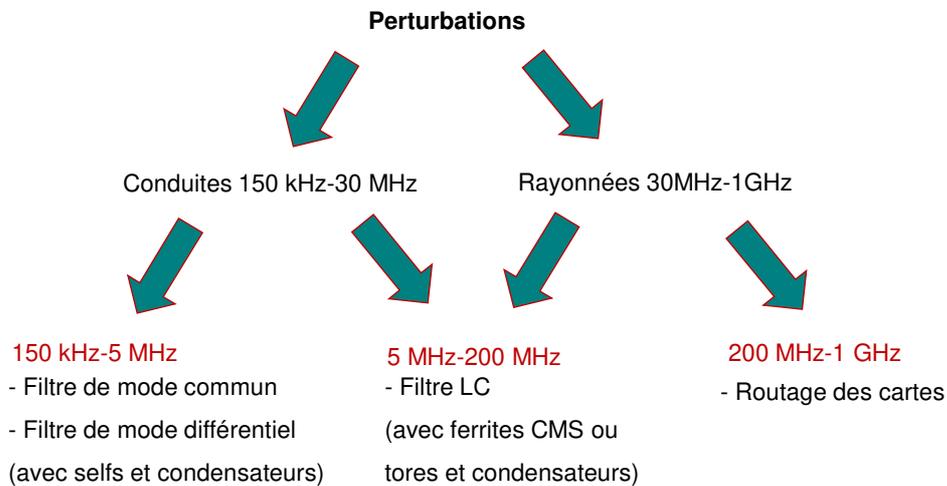
- Recyclage théoriquement possible des courants de mode commun mais difficilement « industrialisable »



## Exemple d'un onduleur UPS

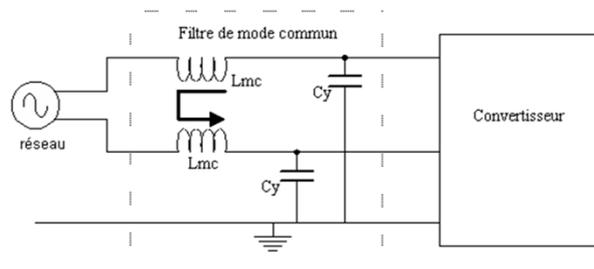


## Réduction des perturbations



## Filtre de mode commun

- En HF le courant prend le chemin le moins impédant



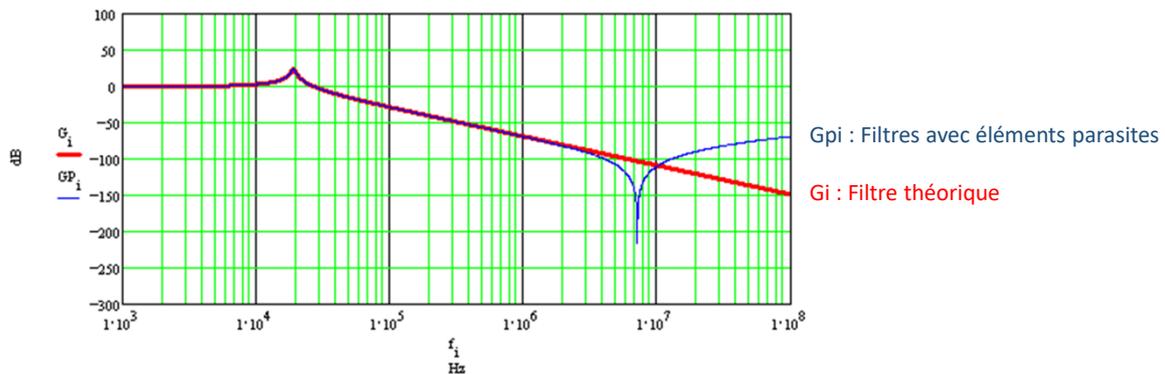
Les deux inductances de mode commun sont bobinées sur un même tore de manière à ce que les flux se compensent lorsque le courant de mode différentiel circule.

Les inductances ne perturbent donc pas le fonctionnement du convertisseur.

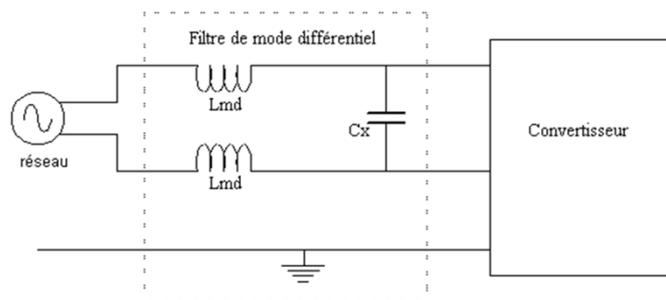
La valeur de l'inductance de mode commun est alors calculée à partir de la valeur du condensateur  $C_y$  et de la fréquence de coupure du filtre.

## Filtre de mode commun

- Gain du filtre de mode commun avec et sans parasites (selfs)



## Le filtre de mode différentiel



Pour des raisons de coût, il est souvent réalisé à partir de l'inductance de fuite du tore de mode commun.  
 La fréquence de coupure du filtre ainsi réalisé, est alors obtenue en adaptant la valeur du condensateur  $C_x$  qui cette fois n'est pas limitée à cause des courants de fuite.

## Réduction des champs rayonnés

### ▪ Bloquer les courants de MC vers :

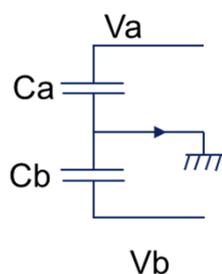
- le réseau
- la charge
- un autre convertisseur
- -> « Recyclage » au plus près de chaque convertisseur

### ▪ Grace à des filtres passifs de MC

- ferrites (problème de calibre en courant)
- attention aux problèmes de conversion dus aux dissymétries des condensateurs
- Conversion Mode Différentiel---> Mode Commun

## Symétrie des filtres

### ▪ Conversion Mode Différentiel---> Mode Commun



$$V_a - V_b = V_o = \text{Cte} \quad \text{donc } dV_a/dt = dV_b/dt$$

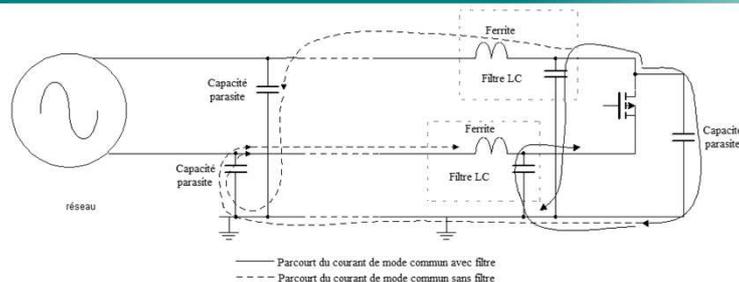
$$I_{ca} = C_a \, dV_a/dt \quad \text{et} \quad I_{cb} = C_b \, dV_b/dt$$

Si  $C_a \neq C_b$  alors courant de mode commun induit

## Les ferrites

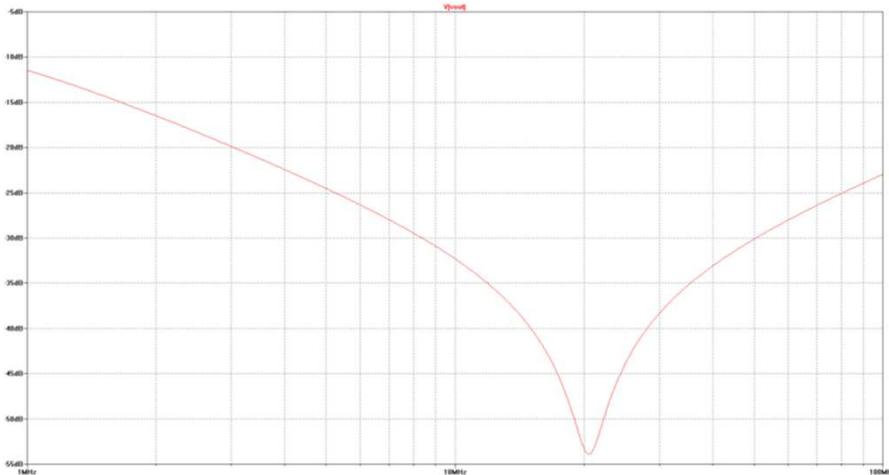
- Les filtres de mode commun ou de mode différentiel placés en entrée des convertisseurs ont donc une efficacité limitée en fréquence. Au-delà de 5Mhz, ils font apparaître des résonances parasites pouvant augmenter les niveaux de perturbation. Il va donc falloir ajouter au sein du convertisseur de nouveaux filtres, efficaces à partir de 5MHz. Toutefois, il est important que ces nouveaux filtres ne résonnent pas avec les filtres d'entrée.
- Ceci justifie l'emploi de composant ferrite pour effectuer l'inductance du filtre. Les ferrites possédant une impédance bien définie dans un domaine de fréquence déterminé et variant selon le type de matériau utilisé. Ainsi il est possible, avec différents matériaux et en adaptant la valeur du condensateur, de fabriquer des filtres LC pouvant être efficace sur des plages de fréquence allant de 5MHz à 200MHz.

## Quelle ferrite, quel condensateur?



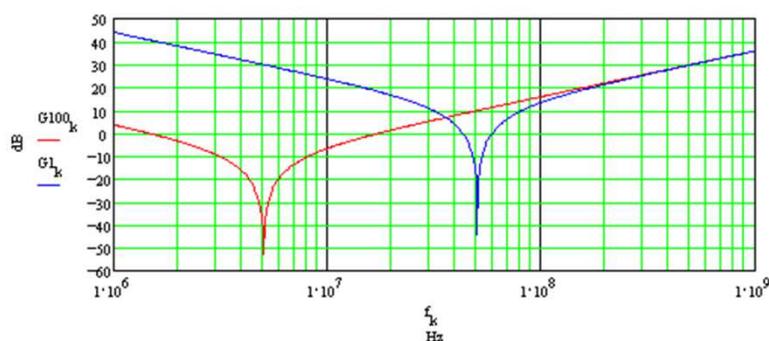
- Les ferrites augmentent l'impédance des pistes en HF.
- Les condensateurs
  - près des sources de perturbation -> chemin de faible impédance .
  - Les courants MC se referment par ces condensateurs.
  - Condensateurs CMS ou
  - Augmentation de la surface de certaines pistes
    - -> augmenter la capacité piste, pour la HF.

## Impédance d'un condensateur



35

## Condensateur pas si capacitif en HF !!

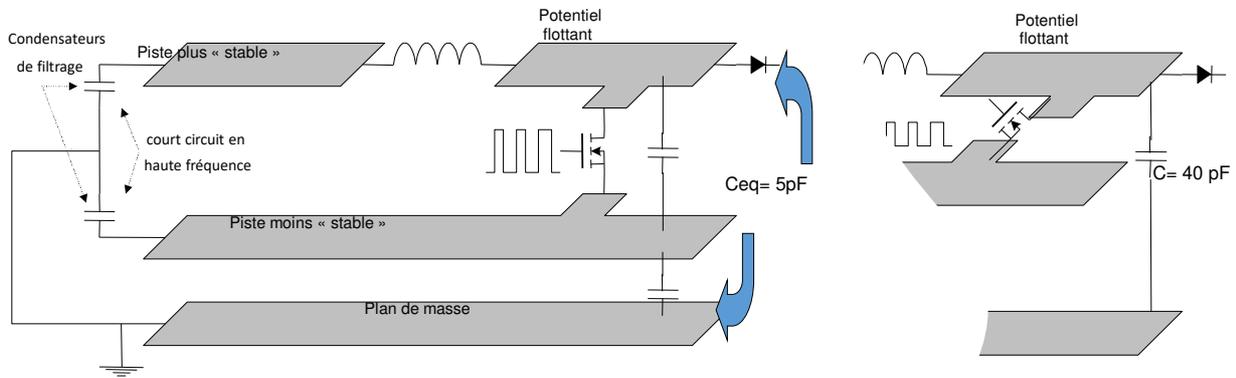


- **Le choix du condensateur se fait en prenant en compte son inductance parasite .**
- **Ainsi avec une inductance parasite de 10 nH ,**
  - la résonance apparaît à 4 MHz ( G100k ) pour un condensateur de 100 nF
  - la résonance apparaît à 40 MHz ( G1k ) pour un condensateur de 1 nF

36

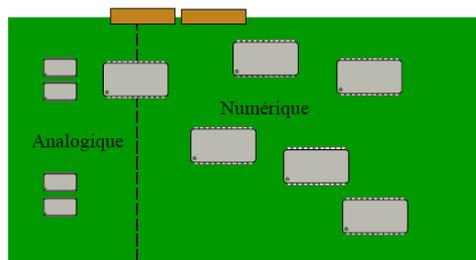
## Piste écran entre point chaud et plan de masse

- Minimise la capacité parasite vers le plan de masse



## Plans de masse

- **Placement des composants**
  - Séparation des parties analogiques et numériques
- **Gestion des masses**
  - Utiliser un plan de masse **UNIQUE** analogique / numérique
  - Pas de séparation des masses ou
  - Pas de fente dans le plan de masse



## Exemples de filtres complets

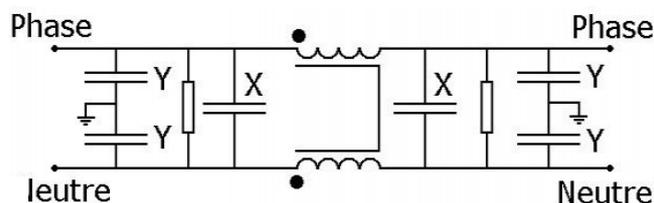
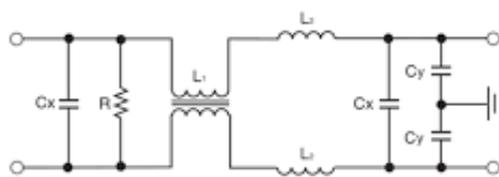
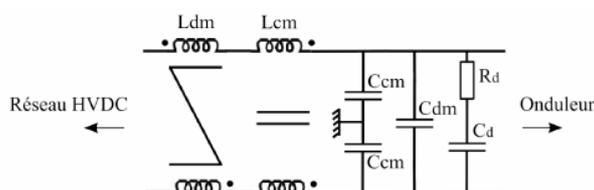


Figure 19: Typical structure of power supply EMC filters



Cx: "X" capacitor  
Lc: Common mode choke coil  
Ld: Differential mode inductance  
(Usually Ld leakage inductance components are utilized.)  
Cy: "Y" capacitor



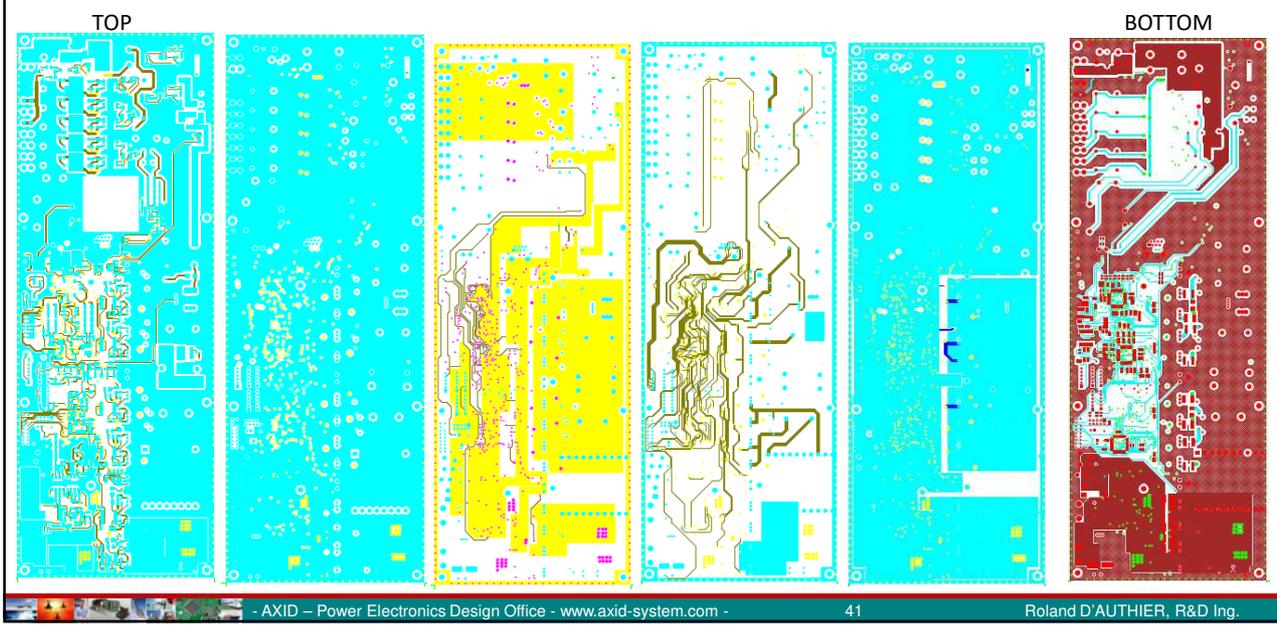
39

## Exemples de routage multicouche

- **Sur un PCB 6 couches zone puissance**
  - 1 : Top : tension stable 400V en plan
  - 2 : Plan de référence
  - 3 : Pistes chaudes compactes
  - 4 : Pistes chaudes compactes
  - 5 :
  - 6 : Bottom : tension stable 0v en plan
- **Sur un PCB 4 couches zone contrôle**
  - 1 : Top signaux
  - 2 : plan de référence
  - 3 : Alims
  - 4 : signaux
  - 5 : 0V
  - 6 : Bottom : Signaux
- **Remplissage à l'anglaise sur toutes les couches avec plan stable**
  - attention si passage à la vague -> « maillage 1mm » en bottom

40

Exemple de routage multicouche – Trouver les erreurs



- AXID – Power Electronics Design Office - [www.axid-system.com](http://www.axid-system.com) -

41

Roland D'AUTHIER, R&D Ing.

## PARTIE IV – INTEGRATION DANS LES SYSTEMES



## SOFT vs HARD Switching - Formation Electronique de Puissance

## ZVS ZCS démystification

Roland d'Authier - Axid

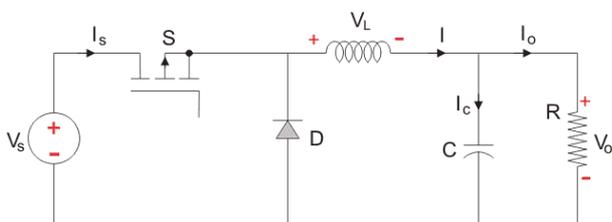
Design Office - www.axid-system.com - 1

1

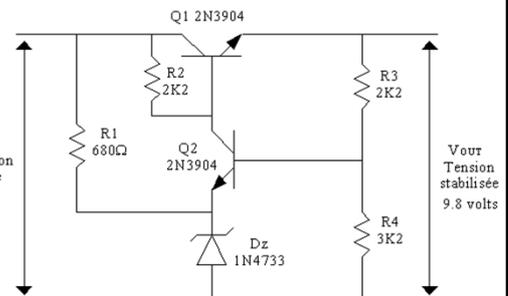
## Alimentation à découpage



- Plus compacte et plus légère qu'une alimentation linéaire
- Meilleur rendement, moins de dissipation
- Commutation de MOSFET de quelques kHz à plusieurs centaines de kHz
- Pollution CEM
- Ripple plus important



VS

 $V_{in}$   
Tension non  
stabilisée  
20 volts

 $V_{out}$   
Tension  
stabilisée  
9.8 volts

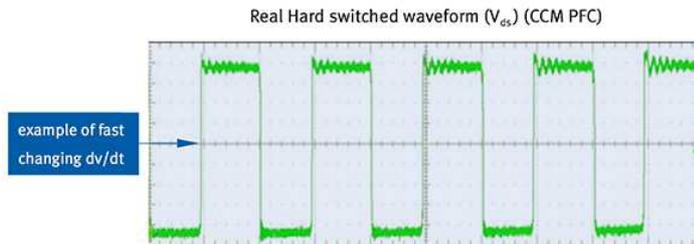
- AXID – Power Electronics Design Office - www.axid-system.com -

2

2

## Commutations

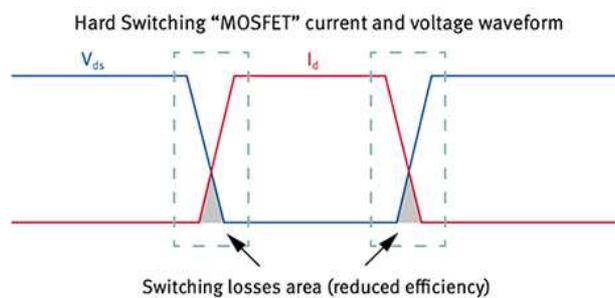
- Les fabricants de MOSFET augmentent le  $dv/dt$  et le  $di/dt$ 
  - Avantage -> Chevauchement réduit ou évité, moins de pertes, plus de rendement
  - Inconvénient -> augmentation des perturbations électromagnétiques car front très pentus



3

## Commutation dure

- Chevauchement courant et tension dans deux cas :
  - Fermeture du MOSFET, si la tension  $V_{ds} > 0$
  - Ouverture du MOSFET, si le courant  $I_d > 0$
- Engendre des pertes à chaque commutation et fait chauffer le MOSFET
- Limite la montée en fréquence et donc la réduction des magnétiques



4

## Pertes commutation dans un MOSFET en hard-switching

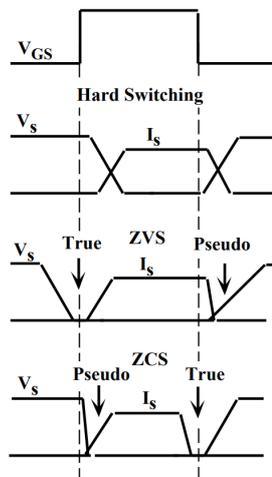
- Calcul des pertes au moment des commutations

$$P_{sw} = \frac{1}{2} \times V_{in} \times I_o \times (t_r + t_f) \times F_{sw} \quad [W]$$

- $V_{in}$  : Input Voltage [V]
- $I_o$  : Output current [A]
- $t_r$  : High – side MOSFET rise time [sec]
- $t_f$  : High – side MOSFET fall time [sec]
- $F_{sw}$  : Switching frequency [Hz]

## Pseudo soft switching

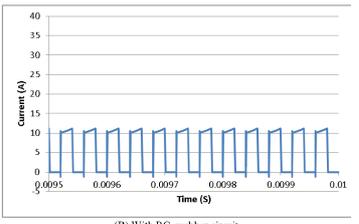
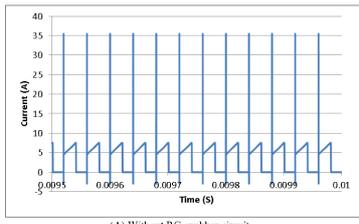
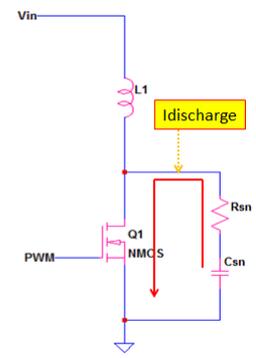
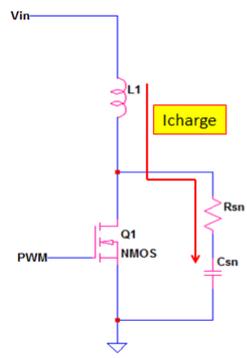
- Voir video Ben Yakov <https://www.youtube.com/watch?v=w4cxLPI2Wsg>



# Snubber



- Circuit d'amortissement à base de composants passifs (R, L, C) et diode
- Gommer les pic de tensions et transitoires, notamment durant les commutations
- Réduit les di/dt et dv/dt

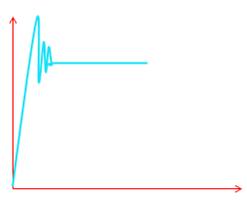


7

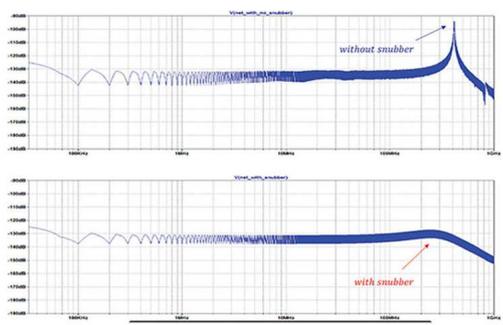
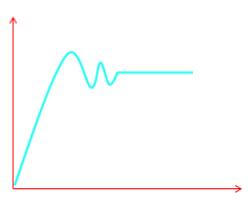
# Snubber



Without RC Snubber



With RC Snubber

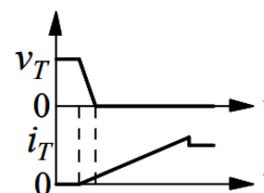
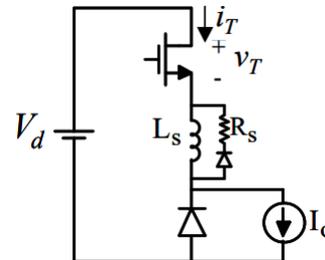


8

## Turn-on Snubbers

**axid**  
POWERELECTRONS

- Rarement utilisé
- A la fermeture du MOSFET
  - $i_T(t) = \frac{V_d}{L_s} t$
  - Faible di/dt
  - Plus faibles pertes à la fermeture
  - Faible courant inverse de recouvrement
- Inconvénient à l'ouverture
  - Énergie dissipée =  $\frac{1}{2} LI^2$  durant le temps d'ouverture
  - Le temps d'ouverture > 2 à 3 fois la constante de temps  $L_s/R_s$
  - La tension de commutation augmente par  $R_s \times I_o$



- AXID – Power Electronics Design Office - www.axid-system.com -

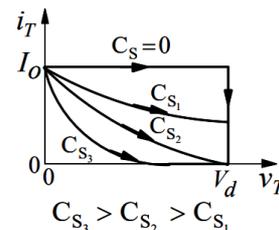
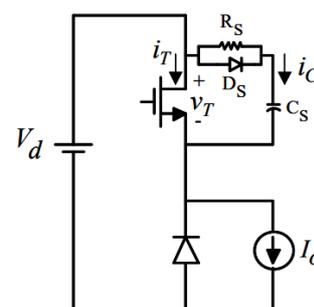
9

9

## Turn-off Snubbers

**axid**  
POWERELECTRONS

- A l'ouverture du MOSFET
  - Lorsque  $V_t$  monte :
    - $i_T = I_o - i_{C_s}$
    - Pertes fortement diminuées
    - Plus faible dv/dt
- Inconvénient à la fermeture
  - Énergie dissipée =  $\frac{1}{2} CV^2$  dans  $R_s$  et dans le MOSFET
  - Le temps de fermeture > 2 à 3 fois la constante de temps  $L_s/R_s$
  - Le courant de commutation augmente par  $R_s \times I_o$



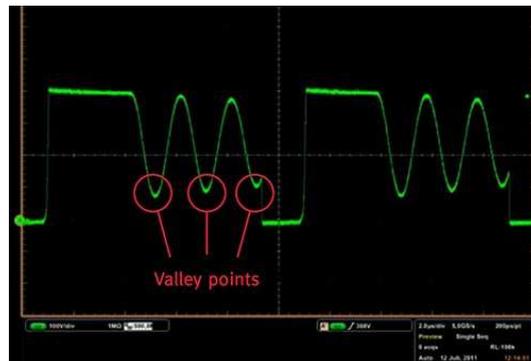
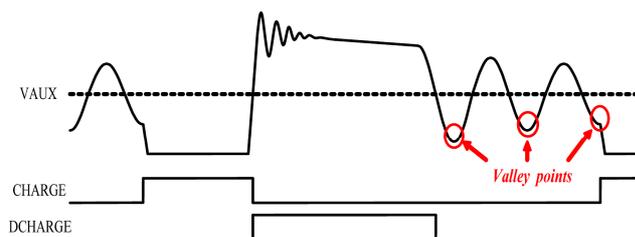
- AXID – Power Electronics Design Office - www.axid-system.com -

10

10

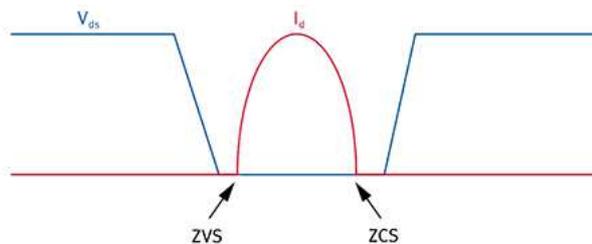
## Commutation quasi-résonnante

- Commutation déclenchée lors de la détection d'un creux et non à fréquence fixe
  - Gigue de fréquence pour commuter au niveau d'un creux
  - Elargit le spectre d'émission RF et donc réduit les interférences électromagnétiques
  - Pertes importantes à faibles charges
  - Exemple en flyback



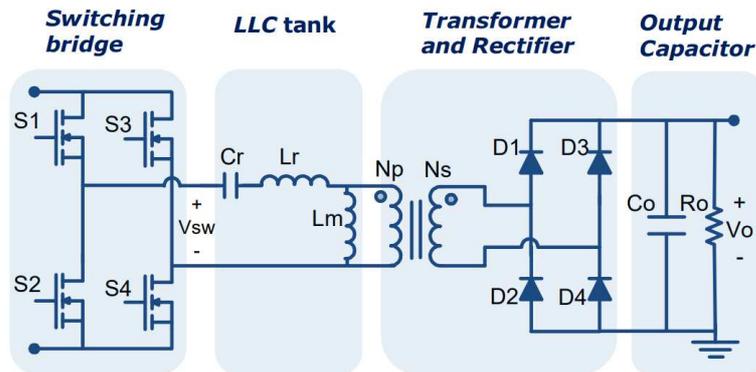
## Commutation douce

- Deux cas possibles :
  - ZVS : fermeture du MOSFET lorsque la tension est nulle
  - ZCS : ouverture du MOSFET lorsque le courant est nulle
- Pas de perte en commutation, rendement amélioré
- Augmentation de la fréquence > 100 kHz donc réduction des magnétiques
- Haute fréquence plus facile à filtrer
- Plus léger et plus compact
- Limite les interférences électromagnétiques



## Topologie à commutation douce

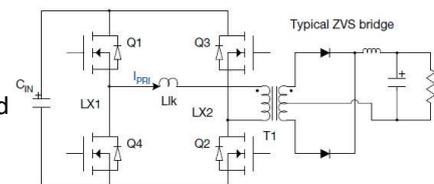
- LLC
- Boost, Buck, Flyback en mode discontinue ou en mode borderline



13

## Calculs des pertes d'un MOSFET en ZVSFB Phase-shifted

- P<sub>IN</sub>** - input power to the power supply
- TCR** - temperature coefficient of resistance
- R<sub>DS</sub>** - typical on-resistance value of the device
- Q<sub>sw</sub>** - switching charge, being a combination / ratio of Q<sub>gs</sub> and Q<sub>gd</sub>
- I<sub>goff</sub>** - MOSFET gate drive turn OFF current
- f<sub>sw</sub>** - switching frequency of the phase-shifted ZVSFB
- Q<sub>oss</sub>** - output charge
- V<sub>drv</sub>** - output voltage of the gate driver that drives the MOSFET
- Q<sub>g</sub>** - gate charge
- V<sub>fwd</sub>** - forward voltage drop of the MOSFET body diode
- t<sub>dead</sub>** - dead time for the MOSFET body diode to recover before turning the MOSFET on



$$P_d = \left(\frac{P_{IN}}{V_{IN}}\right)^2 \times \frac{TCR}{2} \times R_{DS} + \frac{P_{IN}}{2} \times \frac{Q_{sw}}{I_{goff}} \times f_{sw} + \frac{1}{2} \times V_{IN} \times Q_{oss} \times f_{sw} + V_{drv} \times Q_g \times f_{sw} + \frac{P_{IN}}{V_{IN}} \times V_{fwd} \times t_{dead} \times f_{sw}$$

Conduction loss

Switching loss

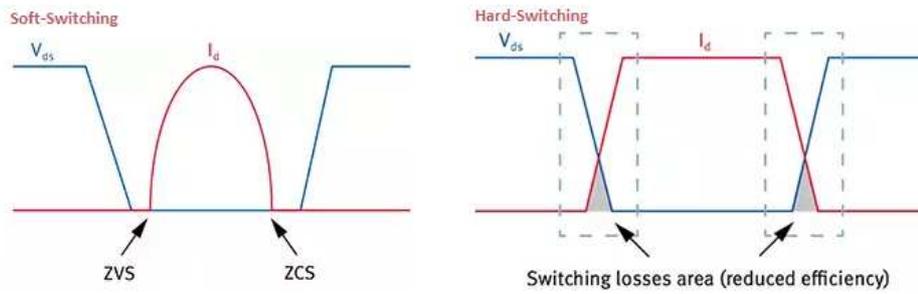
Output loss

Gate drive loss

Body diode loss

14

## Commutation douce VS commutation dure



15

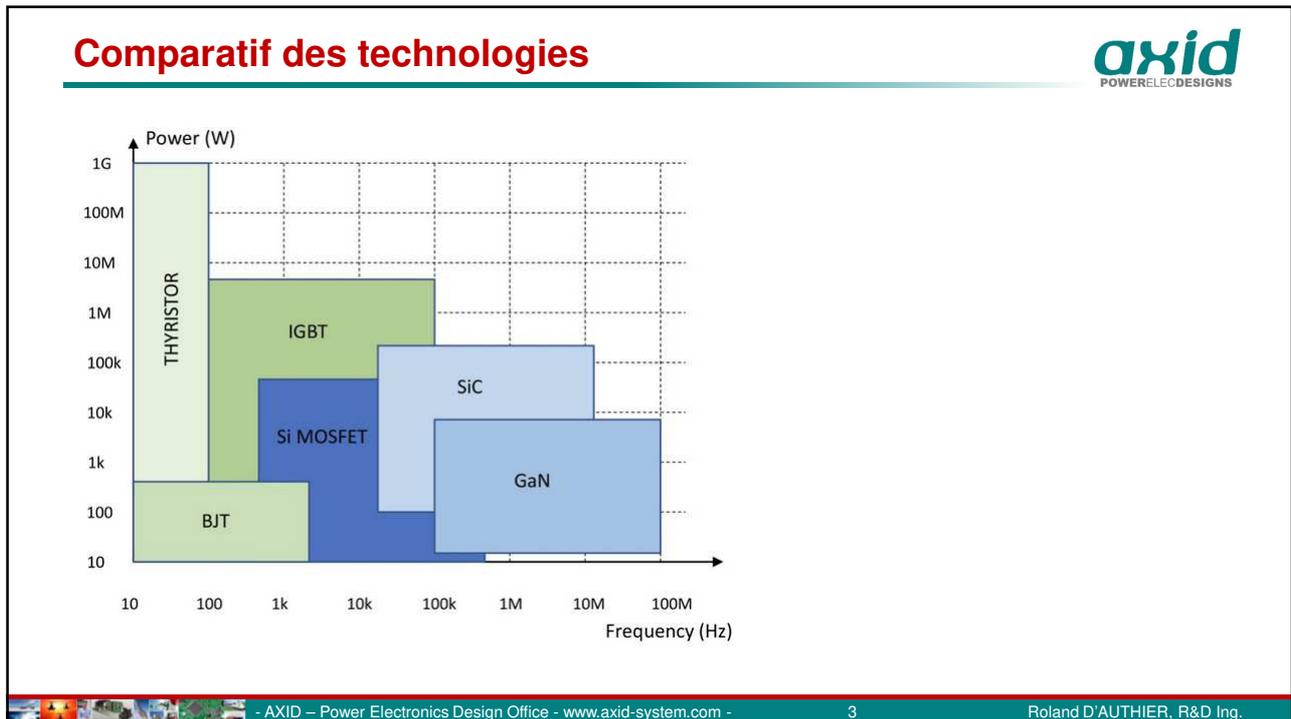
- Les questions sont les bienvenues

16

## SiC FETs

- SiC vs IGBT
- Exemple dans les onduleurs de véhicule électriques

## SiC vs IGBT



3

### Comparaison rapide

IGBT	SiC
▪ Jonction (lent au turn off)	▪ FET -> rapide car pas de charges
▪ Tension quasi-constante en conduction	▪ Rdson
▪ Pas cher (pour le même courant)	▪ Cher

- AXID – Power Electronics Design Office - www.axid-system.com - 4 Roland D'AUTHIER, R&D Ing.

4

### SiC -> mini 600V

Product SKU	Buy Online	Request Sample	Data Sheet	CAD Model	Blocking Voltage	$R_{DS(on)}$ @ 25°C	Generation	Current Rating	Gate Charge Total	Output Capacitance	Total Power Dissipation (P <sub>tot</sub> )	Maximum Junction Temperature
C3M0015065K					650 V	15 mΩ	Gen 3	91 A	188 nC	289 pF	416 W	175 °C
C3M0025065K					650 V	25 mΩ	Gen 3	97 A	112 nC	178 pF	326 W	175 °C
C3M0045065K					650 V	45 mΩ	Gen 3	49 A	63 nC	101 pF	176 W	175 °C
C3M006065K					650 V	60 mΩ	Gen 3	37 A	46 nC	80 pF	150 W	175 °C
C3M0120065K					650 V	120 mΩ	Gen 3	22 A	28 nC	45 pF	98 W	175 °C
C3M0030090K					900 V	30 mΩ	Gen 3	63 A	87 nC	131 pF	149 W	150 °C
C3M0065100K					1000 V	65 mΩ	Gen 3	35 A	35 nC	60 pF	113.5 W	150 °C
C3M0120100K					1000 V	120 mΩ	Gen 3	22 A	21.5 nC	40 pF	83 W	150 °C
C3M0016120K					1200 V	16 mΩ	Gen 3	115 A	211 nC	230 pF	556 W	175 °C
C3M0021120K					1200 V	21 mΩ	Gen 3	100 A	162 nC	180 pF	469 W	175 °C
C3M0032120K					1200 V	32 mΩ	Gen 3	63 A	118 nC	129 pF	283 W	175 °C

- AXID – Power Electronics Design Office - www.axid-system.com -
5
Roland D'AUTHIER, R&D Ing.

5

### SiC datasheet (exemple)

**C3M0016120K**  
Silicon Carbide Power MOSFET  
C3M™ MOSFET Technology  
N-Channel Enhancement Mode

**Features**

- 3rd generation SiC MOSFET technology
- Optimized package with separate driver source pin
- 8mm of creepage distance between drain and source
- High blocking voltage with low on-resistance
- High-speed switching with low capacitances
- Fast intrinsic diode with low reverse recovery (Q<sub>rr</sub>)
- Halogen free, RoHS compliant

**Benefits**

- Reduce switching losses and minimize gate ringing
- Higher system efficiency
- Reduce cooling requirements
- Increase power density
- Increase system switching frequency

**Applications**

- Solar inverters
- EV motor drive
- High voltage DC/DC converters
- Switched mode power supplies
- Load switch

$V_{DS}$	1200 V
$I_D$ @ 25°C	115 A
$R_{DS(on)}$	16 mΩ

**Package**

Halogen-Free  
RoHS

Drain (Pin 1, TAB)  
Gate (Pin 4)  
Driver Source (Pin 3)  
Power Source (Pin 2)

Part Number	Package	Marking
C3M0016120K	TO 247-4	C3M0016120K

Diode intrinsèque (pas terrible)

Novel TO-247 4pin

$V = Ldi/dt$

- AXID – Power Electronics Design Office - www.axid-system.com -
6
Roland D'AUTHIER, R&D Ing.

6

SiC datasheet



▪ Si on dépasse les max -> on casse

Maximum Ratings (T<sub>c</sub> = 25 °C unless otherwise specified)

Symbol	Parameter	Value	Unit	Test Conditions	Note
V <sub>DSmax</sub>	Drain - Source Voltage	1200	V	V <sub>GS</sub> = 0 V, I <sub>D</sub> = 100 μA	
V <sub>GSmax</sub>	Gate - Source Voltage (dynamic)	-8/+19	V	AC (f > 1 Hz)	Note 1
V <sub>GSop</sub>	Gate - Source Voltage (static)	-4/+15	V	Static	Note 2
I <sub>D</sub>	Continuous Drain Current	115	A	V <sub>GS</sub> = 15 V, T <sub>C</sub> = 25°C	Fig. 19
		85		V <sub>GS</sub> = 15 V, T <sub>C</sub> = 100°C	
I <sub>D(pulse)</sub>	Pulsed Drain Current	250	A	Pulse width t <sub>p</sub> limited by T <sub>Jmax</sub>	
P <sub>D</sub>	Power Dissipation	556	W	T <sub>C</sub> =25°C, T <sub>J</sub> = 175 °C	Fig. 20
T <sub>J</sub> , T <sub>stg</sub>	Operating Junction and Storage Temperature	-40 to +175	°C		
T <sub>L</sub>	Solder Temperature	260	°C	1.6mm (0.063") from case for 10s	

Note (1): When using MOSFET Body Diode V<sub>GSmax</sub> = -4V/+19V  
 Note (2): MOSFET can also safely operate at 0/+15 V

SiC datasheet



Electrical Characteristics (T<sub>c</sub> = 25°C unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Conditions	Note
V <sub>DS(BR)</sub>	Drain-Source Breakdown Voltage	1200			V	V <sub>GS</sub> = 0 V, I <sub>D</sub> = 100 μA	
V <sub>GS(th)</sub>	Gate Threshold Voltage	1.8	2.5	3.6	V	V <sub>GS</sub> = V <sub>DS</sub> , I <sub>D</sub> = 23 mA	Fig. 11
I <sub>SSZ</sub>	Zero Gate Voltage Drain Current		1	50	μA	V <sub>GS</sub> = 1200 V, V <sub>DS</sub> = 0 V	
I <sub>SSD</sub>	Gate-Source Leakage Current		10	250	nA	V <sub>GS</sub> = 15 V, V <sub>DS</sub> = 0 V	
R <sub>DS(on)</sub>	Drain-Source On-State Resistance	11.2	16	22.3	mΩ	V <sub>GS</sub> = 15 V, I <sub>D</sub> = 75 A	Fig. 4, 5, 6
			28.8			V <sub>GS</sub> = 15 V, I <sub>D</sub> = 75 A, T <sub>J</sub> = 175°C	
g <sub>fs</sub>	Transconductance		53		S	V <sub>GS</sub> = 20 V, I <sub>DS</sub> = 75 A	Fig. 7
			47			V <sub>GS</sub> = 20 V, I <sub>DS</sub> = 75 A, T <sub>J</sub> = 175°C	
C <sub>iss</sub>	Input Capacitance		6085		pF	V <sub>GS</sub> = 0 V, V <sub>DS</sub> = 1000 V f = 1 MHz V <sub>AC</sub> = 25 mV	Fig. 17, 18
C <sub>oss</sub>	Output Capacitance		230				
C <sub>rss</sub>	Reverse Transfer Capacitance		13				
E <sub>oss</sub>	C <sub>oss</sub> Stored Energy		130		μJ		Fig. 16
E <sub>on</sub>	Turn-On Switching Energy (SiC Diode FWD)		1.1		mJ	V <sub>GS</sub> = 800 V, V <sub>DS</sub> = -4 V/+15 V, I <sub>D</sub> = 75 A, R <sub>th(j-c)</sub> = 2.50, L = 65.7 μH, T <sub>J</sub> = 175°C	Fig. 26
E <sub>off</sub>	Turn Off Switching Energy (SiC Diode FWD)		0.8				
E <sub>on</sub>	Turn-On Switching Energy (Body Diode FWD)		2.3		mJ	V <sub>GS</sub> = 800 V, V <sub>DS</sub> = -4 V/+15 V, I <sub>D</sub> = 75 A, R <sub>th(j-c)</sub> = 2.50, L = 65.7 μH, T <sub>J</sub> = 175°C	Fig. 26
E <sub>off</sub>	Turn Off Switching Energy (Body Diode FWD)		0.6				
t <sub>don</sub>	Turn-On Delay Time		34		ns	V <sub>DD</sub> = 800 V, V <sub>GS</sub> = -4 V/15 V R <sub>th(j-c)</sub> = 2.50 Ω, I <sub>D</sub> = 75 A, L = 65.7 μH Timing relative to V <sub>DS</sub> Inductive load	Fig. 27
t <sub>r</sub>	Rise Time		33				
t <sub>doff</sub>	Turn-Off Delay Time		65				
t <sub>f</sub>	Fall Time		13				
R <sub>GS(int)</sub>	Internal Gate Resistance		2.6		Ω	f = 1 MHz, V <sub>GS</sub> = 25 mV	
Q <sub>gs</sub>	Gate to Source Charge		67		nC	V <sub>GS</sub> = 800 V, V <sub>DS</sub> = -4 V/15 V I <sub>D</sub> = 75 A Per IEC60747-8-4 pg 21	Fig. 12
Q <sub>gd</sub>	Gate to Drain Charge		61				
Q <sub>g</sub>	Total Gate Charge		211				

→ R<sub>DSon</sub> dépend du lot de production  
-> NOK pour la mise en parallèle

→ R<sub>DSon</sub> augmente avec la T°  
-> Pas sympa pour l'échauffement  
-> OK pour mise en parallèle

→ Le plus important pour le swiching  
Mais Quezacco ??????

## SiC datasheet -> diode intrinsèque pas si bonne que ça



Reverse Diode Characteristics ( $T_c = 25^\circ\text{C}$  unless otherwise specified)

Symbol	Parameter	Typ.	Max.	Unit	Test Conditions	Note
$V_{SD}$	Diode Forward Voltage	4.6		V	$V_{GS} = -4\text{ V}, I_{SD} = 37.5\text{ A}, T_J = 25^\circ\text{C}$	Fig. 8, 9, 10
		4.2		V	$V_{GS} = -4\text{ V}, I_{SD} = 37.5\text{ A}, T_J = 175^\circ\text{C}$	
$I_S$	Continuous Diode Forward Current		112	A	$V_{GS} = -4\text{ V}, T_c = 25^\circ\text{C}$	Note 1
$I_{S, pulse}$	Diode pulse Current		250	A	$V_{GS} = -4\text{ V}$ , pulse width $t_p$ limited by $T_{Jmax}$	Note 1
$t_{rr}$	Reverse Recover time	30		ns	$V_{GS} = -4\text{ V}, I_{SD} = 75\text{ A}, V_R = 800\text{ V}$ $di/dt = 4000\text{ A}/\mu\text{s}, T_J = 175^\circ\text{C}$	Note 1
$Q_{rr}$	Reverse Recovery Charge	1238		nC		
$I_{rrm}$	Peak Reverse Recovery Current	64		A		
$t_{rr}$	Reverse Recover time	27		ns	$V_{GS} = -4\text{ V}, I_{SD} = 75\text{ A}, V_R = 800\text{ V}$ $di/dt = 5500\text{ A}/\mu\text{s}, T_J = 175^\circ\text{C}$	Note 1
$Q_{rr}$	Reverse Recovery Charge	1261		nC		
$I_{rrm}$	Peak Reverse Recovery Current	77		A		

9

## SiC datasheet - Test en « double pulse »

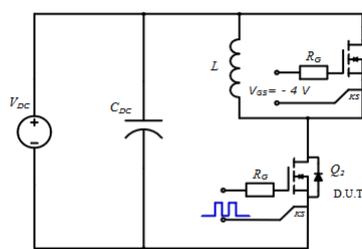
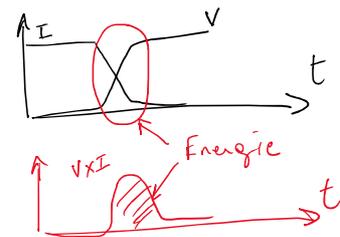
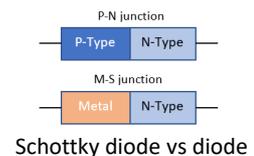


Figure 29. Clamped Inductive Switching Waveform Test Circuit

Schottky SiC diode  
-> pas de recouvrement  
contrairement à la diode  
intrinsèque mais capacitive  
(reverse current non négligeable)



- Réponse au quezaco
  - -> test avec diode intrinsèque Q1
  - -> test avec diode SiC externe en parallèle de Q1
- 
- Etape 1 Q2 fermé -> établissement courant dans L
  - Etape 2 Q2 ouvert -> roue libre dans la diode de Q1
  - Etape 3 Q2 fermé -> début du test



10

## SiC datasheet - Switching energy



- La fréquence est limitée par l'énergie de switching
- Exemple d'énergie dissipée dans le transistor à 75A/800V
  - Environ 3mJ à chaque fermeture + ouverture
  - Si switching à 100kHz ->  $P=E*f = 0,003*100\ 000 = 300W$  à dissiper

E <sub>ON</sub>	Turn-On Switching Energy (SiC Diode FWD)	1.1	mJ	V <sub>DS</sub> = 800 V, V <sub>GS</sub> = -4 V/+15 V, I <sub>D</sub> = 75 A, R <sub>θ(j-ext)</sub> = 2.5Ω, L = 65.7 μH, T <sub>J</sub> = 175°C	Fig. 26
E <sub>OFF</sub>	Turn Off Switching Energy (SiC Diode FWD)	0.8			
E <sub>ON</sub>	Turn-On Switching Energy (Body Diode FWD)	2.3	mJ	V <sub>DS</sub> = 800 V, V <sub>GS</sub> = -4 V/+15 V, I <sub>D</sub> = 75 A, R <sub>θ(j-ext)</sub> = 2.5Ω, L = 65.7 μH, T <sub>J</sub> = 175°C	Fig. 26
E <sub>OFF</sub>	Turn Off Switching Energy (Body Diode FWD)	0.6			

Rappel : un excellent dissipateur bien ventilé -> environ 0,5°K/W

La jonction ne doit pas dépasser 175°C,  
Dans « la vraie vie » on est pas à 75A en permanence

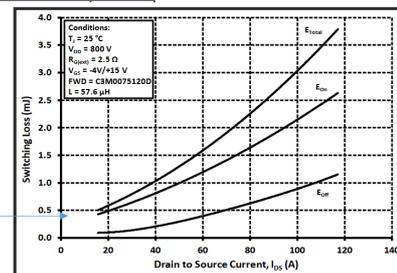


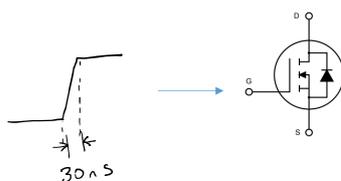
Figure 24. Clamped Inductive Switching Energy vs. Drain Current (V<sub>DS</sub> = 800V)

## SiC datasheet - Courant de driver



- 211nC à chaque ouverture + fermeture

Q <sub>gs</sub>	Gate to Source Charge	67	nC	V <sub>DS</sub> = 800 V, V <sub>GS</sub> = -4 V/15 V, I <sub>D</sub> = 75 A, Per IEC60747-8-4 pg 21	Fig. 12
Q <sub>gd</sub>	Gate to Drain Charge	61			
Q <sub>g</sub>	Total Gate Charge	211			



$$I = \frac{Q}{\Delta t} = \frac{200}{30} = 6.6 \text{ A}$$

## SiC datasheet - Body diode

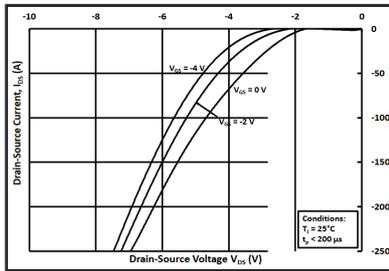


Figure 9. Body Diode Characteristic at 25 °C

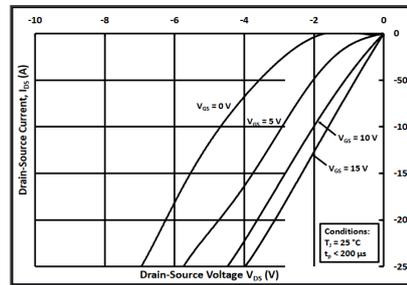
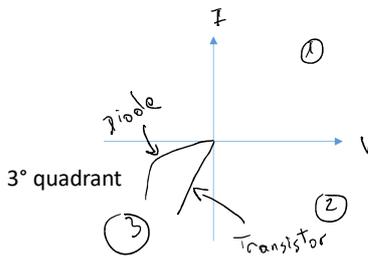


Figure 14. 3rd Quadrant Characteristic at 25 °C



- Diode 5V à 100A !!!
- Redressement synchrone obligatoire
- Transistor 1,8V à 100A (Rdson)

## IGBT datasheet



IKY50N120CH3

High speed switching series third generation IGBT

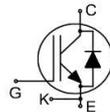
Low switching losses IGBT in Highspeed3 technology copacked with soft, fast recovery full current rated anti-parallel Emitter Controlled diode

**Features:**

- High speed H3 technology offers:
- Ultra-low loss switching losses thanks to Kelvin emitter pin package in combination with High speed H3 technology
  - High efficiency in hard switching and resonant topologies
  - 10μsec short circuit withstand time at T<sub>vj</sub>=175°C
  - Easy paralleling capability due to positive temperature coefficient in V<sub>CE(sat)</sub>
  - Low EMI
  - Low Gate Charge Q<sub>g</sub>
  - Very soft, fast recovery full current anti-parallel diode
  - Maximum junction temperature 175°C
  - Pb-free lead plating; RoHS compliant
  - Complete product spectrum and PSpice Models: <http://www.infineon.com/igbt/>

**Applications:**

- Industrial UPS
- Charger
- Energy Storage
- Three-level Solar String Inverter



- Fast silicon diode ajoutée
- Rappel : le transistor IGBT ne conduit pas dans le 3° quadrant

## IGBT datasheet – Energie de switching

- 50A (75A pour le SiC) -> presque 2 fois plus d'énergie
- -> 2 fois moins haut en fréquence

Switching Characteristic, Inductive Load

Parameter	Symbol	Conditions	Value			Unit
			min.	typ.	max.	
<b>IGBT Characteristic, at <math>T_{vj} = 25^{\circ}\text{C}</math></b>						
Turn-on delay time	$t_{d(on)}$	$T_{vj} = 25^{\circ}\text{C},$ $V_{cc} = 600\text{V}, I_c = 50.0\text{A},$ $V_{ge} = 0.0/15.0\text{V},$ $R_{d(on)} = 10.0\Omega, R_{d(off)} = 10.0\Omega,$ $L_{\sigma} = 90\text{nH}, C_{\sigma} = 67\text{pF}$ $L_{\sigma}, C_{\sigma}$ from Fig. E Energy losses include "tail" and diode reverse recovery.	-	32	-	ns
Rise time	$t_r$		-	28	-	ns
Turn-off delay time	$t_{d(off)}$		-	296	-	ns
Fall time	$t_f$		-	29	-	ns
Turn-on energy	$E_{on}$		-	2.30	-	mJ
Turn-off energy	$E_{off}$		-	1.90	-	mJ
Total switching energy	$E_{ts}$		-	4.20	-	mJ

## SiC vs IGBT

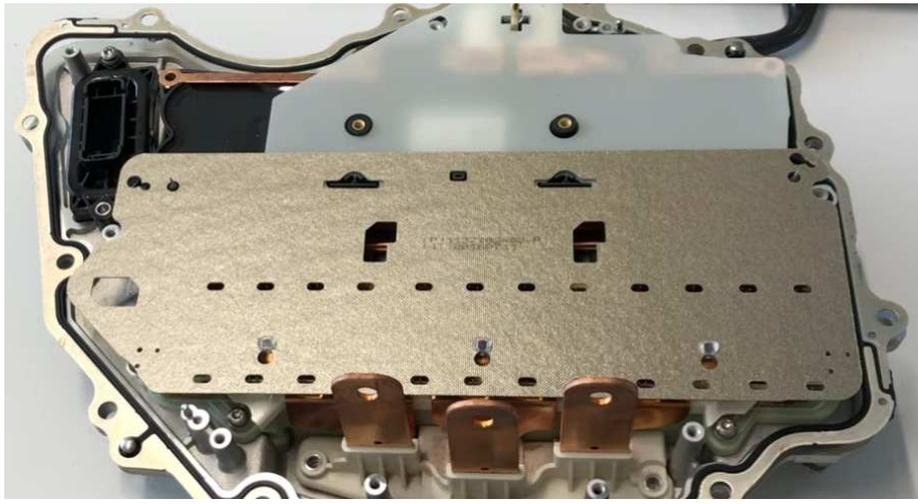
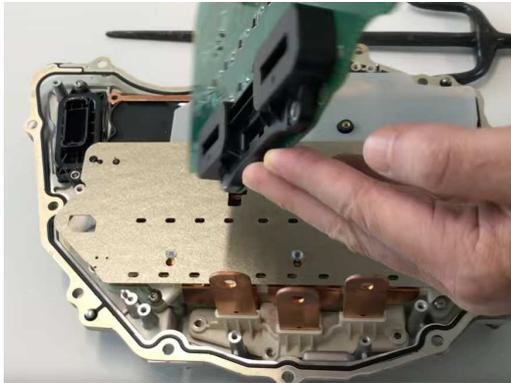
- En 2022 :
- IGBT IKY50N120CH3 -> environ 6€
- SiC C3M0016120K -> environ 50€
- -> l'IGBT a toujours son marché en 2022 !!

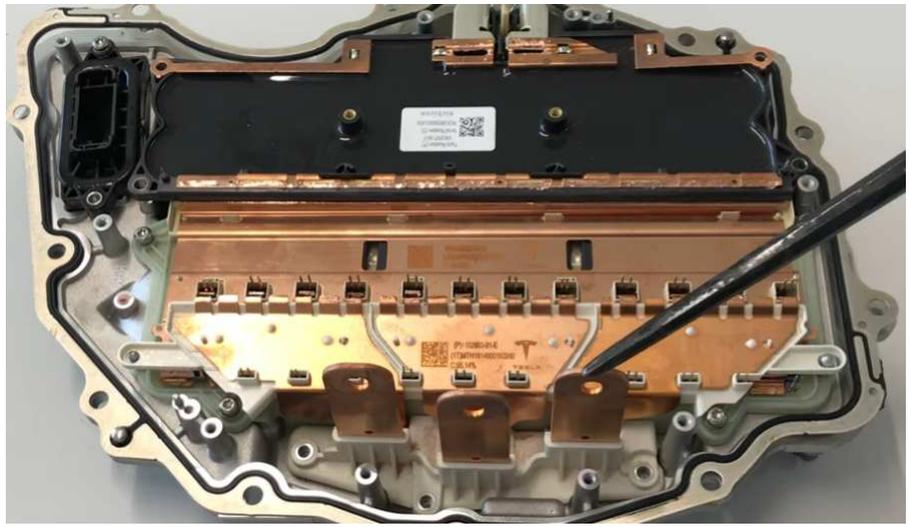
## Exemple dans les onduleurs de véhicule électriques

## TESLA MODEL 3 – Onduleur traction

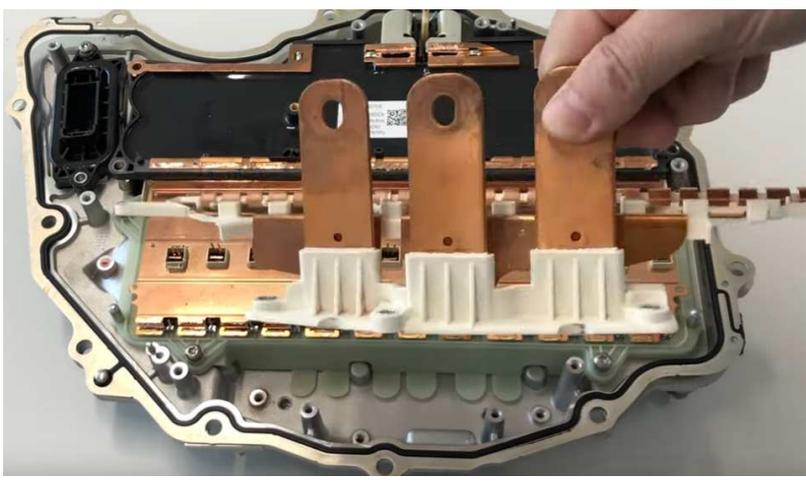


<https://www.youtube.com/watch?v=fj4KBVgJsGA>

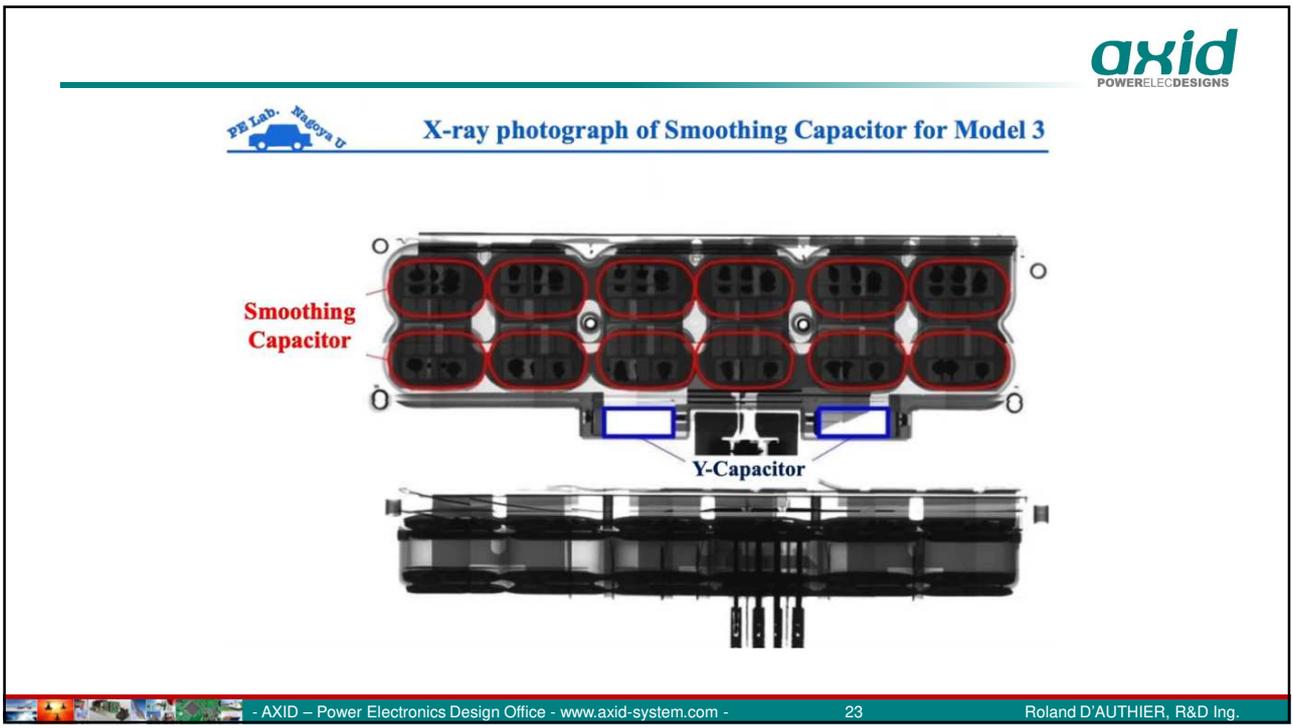




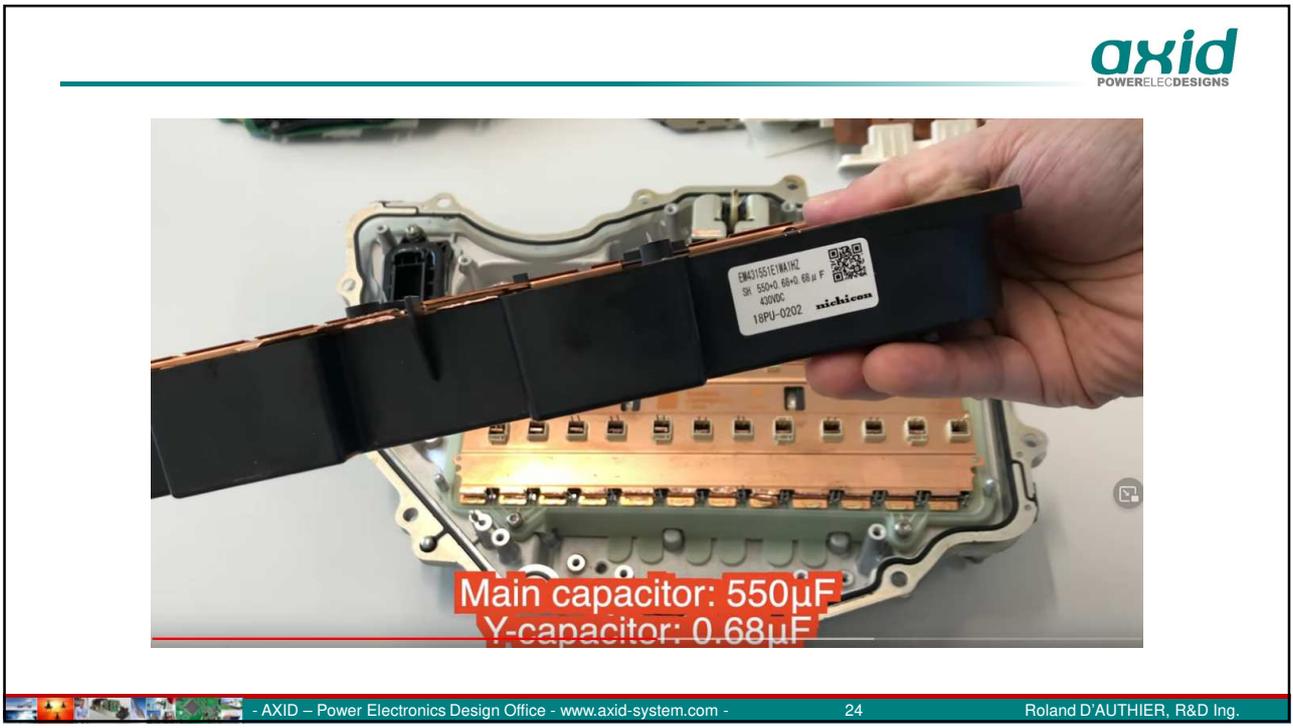
21



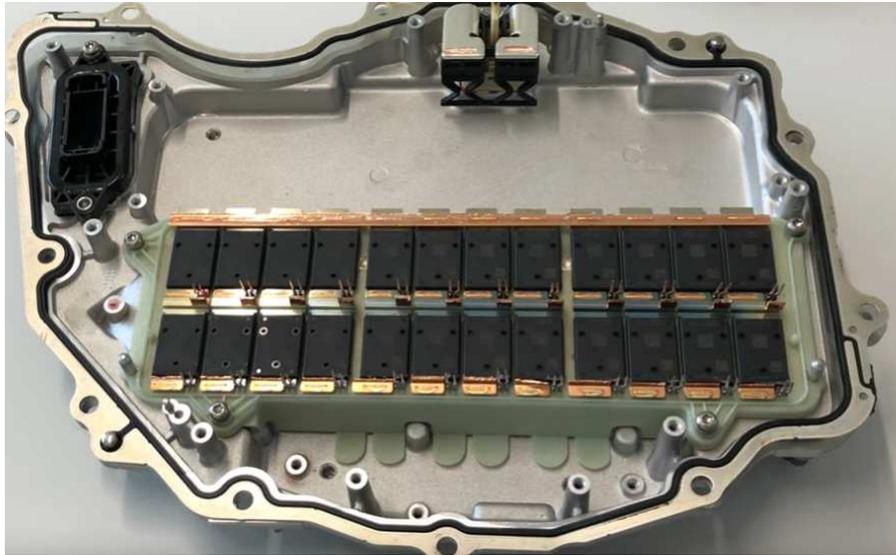
22



23

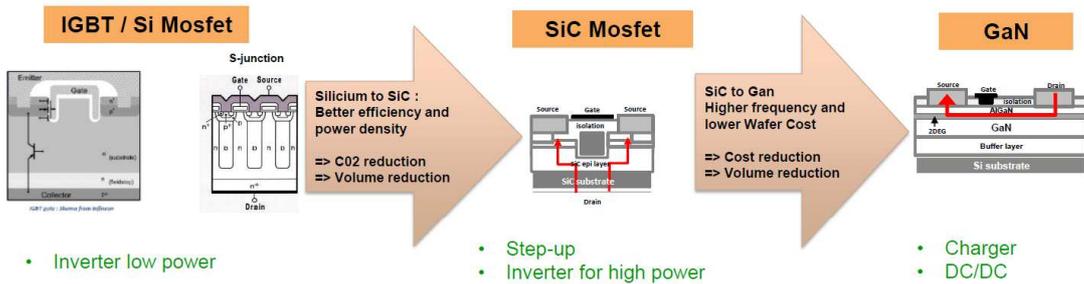


24



## Le SiC chez Renault

### Utilisation possible des Wide Band Gap



FE Inverter SiC evolution



Power supply Si to Gan evolution

▪ Source : [https://nextmove.fr/wp-content/uploads/2020/06/Renault\\_One-Box-Power-Electronics-xEV-08-07-2020-V1.pdf](https://nextmove.fr/wp-content/uploads/2020/06/Renault_One-Box-Power-Electronics-xEV-08-07-2020-V1.pdf)

**La techno n'est pas stabilisée**



Constat : pas encore de standardisation de l'électronique de puissance

Alternator : produit standardisé



Valeo Renault



Valeo PSA Citroen



Denso Renault



Bosch Renault

Inverter : diversité importante



Valeo + .. Renault



Valeo PSA



Denso Toyota



Bosch Daimler

Source : [https://nextmove.fr/wp-content/uploads/2020/06/Renault\\_One-Box-Power-Electronics-xEV-08-07-2020-V1.pdf](https://nextmove.fr/wp-content/uploads/2020/06/Renault_One-Box-Power-Electronics-xEV-08-07-2020-V1.pdf)

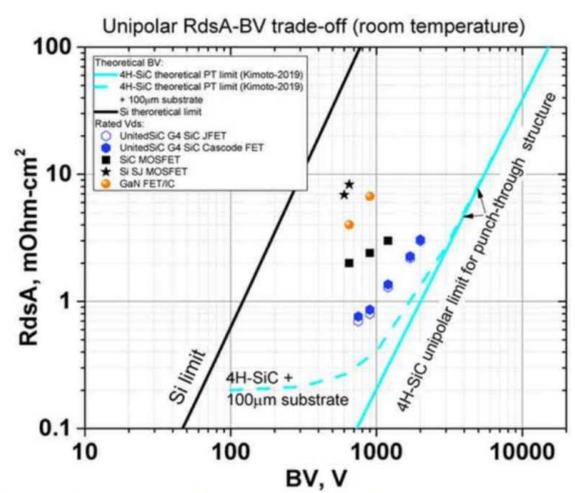


Figure 1: Figure of merit  $R_{DS-A}$  compared for technologies at increasing voltage rating

## IGBT vs Jfet SiC

- Un IGBT à 8kHz a autant de perte de switching que de conduction...
- 2% (IGBT) de perte à comparer à 0,64% (SiC)-> c'est 3 fois mieux

Voltage Class	Device	Bus Voltage	Frequency (kHz)	Loss (W)	Power Output				
					50 kW	100 kW	150 kW	200 kW	250 kW
750	IGBT+Diode	500	8	Conduction	341	782	1322	1962	
				Switching	616	1064	1539	2042	
				Total	957	1846	2861	4004	
				Semiconductor Efficiency	98.09%	98.15%	98.09%	98.00%	
750	UJ4SC075006K4S x 6	500	8	Conduction	62	255	600	1147	2016
				Switching	82	102	121	139	157
				Total	144	357	721	1286	2173
				Semiconductor Efficiency	99.71%	99.64%	99.52%	99.36%	99.13%

Table 1: UnitedSiC FETs yield much lower losses than IGBTs in a traction inverter

## MOSFET vs Jfet SiC

- 2 fois moins de surface à perte égale

Voltage Class	Devices used	No of paralleled FETs	Bus Voltage (V)	Freq(kHz)	Total Chip area all phases(mm2)	Total Semi Loss(W)	TJ (Celsius)
750	G4 SiCFET 11m, 750V	7	350	8	462	3579	159
750		9	350	8	594	2287	122
750		11	350	8	726	1753	108
650	G3 SiCMOS 15m, 650V	7	350	8	760.2	2857.5	154
650		9	350	8	977.4	2129.3	125
650		11	350	8	1194.6	1720.6	112
650	G2 SiC MOS 20m, 650V	8	350	8	1032	4007.2	164
650		10	350	8	1290	2825.8	130
650		12	350	8	1548	2254.7	115

Table 2: UnitedSiC FETs compared with SiC MOSFETs

## En cas de panne

- Normally ON et normally OFF

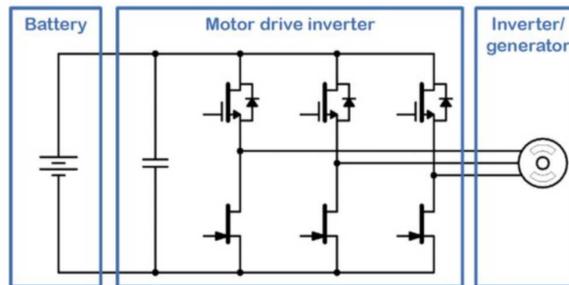


Figure 3: SiC JFETs in the low-side switch positions of an inverter

- Les questions sont les bienvenues

## **PARTIE IV – INTEGRATION DANS LES SYSTEMES**



### **LLC - Formation Electronique de Puissance**

### **Convertisseur isolé « à la mode » multi-résonant à haut rendement**

Roland d'Authier - Axid

1

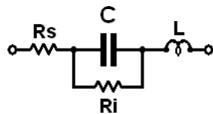
## **Les composants électroniques « sans perte »**



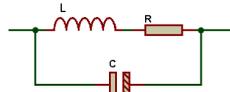
- Les condensateurs parfaits
- Les selfs parfaites
- Les fils 0 Ohm
- Les circuits ouverts
- Des diodes parfaites
- Des transistors parfaits (bloqué ou fermé)
  
- Avec ces composants on peut tout imaginer et rester à 100% de rendement!!
  
- Rappel : 96% de rendement, c'est 2 fois plus de pertes qu'un rendement 98%

2

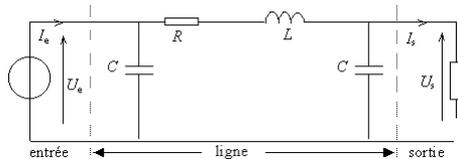
## Evidemment la « vraie » vie est cruelle



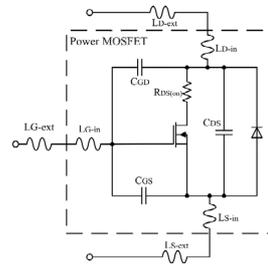
▪ Condensateur



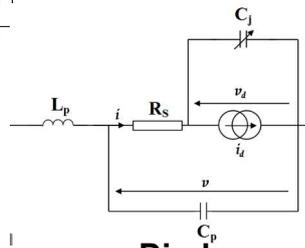
▪ Self



▪ Fils



▪ Mosfet



▪ Diode

▪ Même un simple fil nous rend la vie dure!!

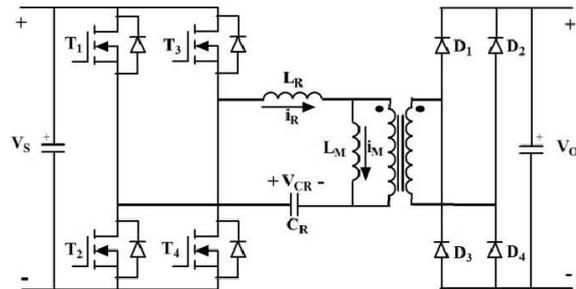
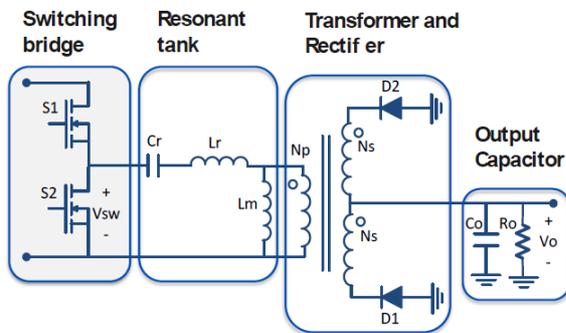
## Le challenge : passer à côté des défauts ou s'en servir

▪ Dans un convertisseur résonant type LLC on va :

- Utiliser les selfs de fuites des transformateurs et des fils
- Utiliser les condensateurs parasites des transistors
- Annuler (si possible) le courant naturellement avec d'ouvrir un transistor(ZCS)
- Annuler (si possible) la tension naturellement avant de fermer un transistor (ZVS)
- « Démarrer » et « éteindre » doucement les diodes (ZCS)
- ...

▪ Objectif = passer à côté des pertes de « switching » et monter en fréquence

## LLC « Half bridge » ou « full bridge » suivant le courant

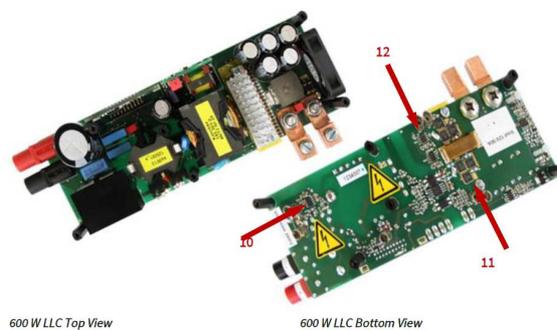


5



## Exemple de design : demoboard Infineon 600W

Ceci est uniquement un exemple  
« no endorsement »

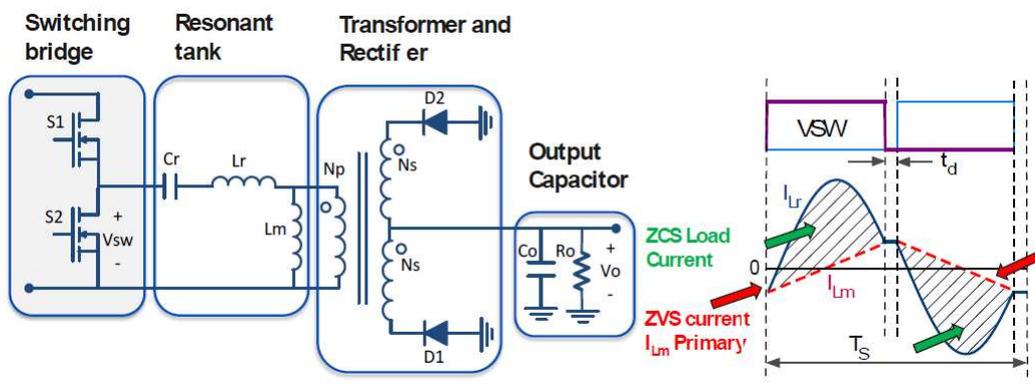


600 W LLC Top View

600 W LLC Bottom View

6

## Principe de fonctionnement

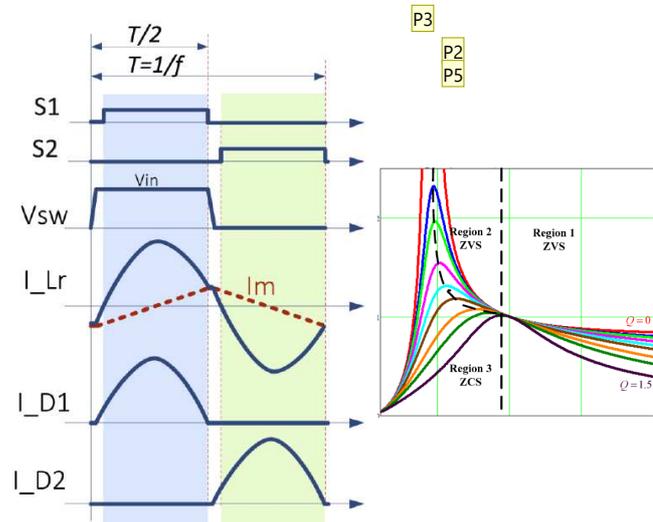
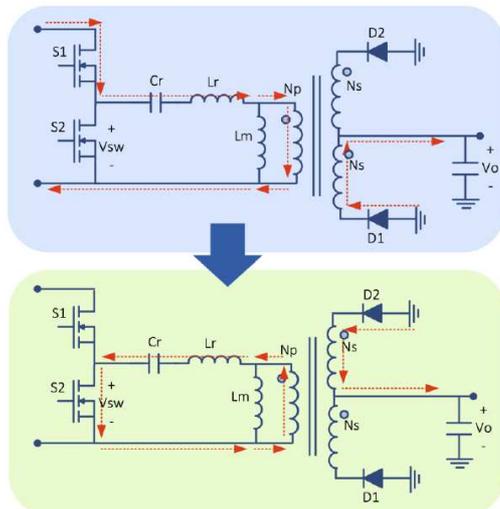


## Ce convertisseur se pilote en fréquence

- Ce n'est pas une approche « naturelle »
- Le gain dépend de la charge
- D'habitude pour régler le gain d'un convertisseur on travaille en PWM
- Cette approche nous challenge
  - En math
  - En physique
  - En algorithmie
  - En modélisation (fréquentielle + temporelle)
  - En contrôle (high resolution timers)

## A la résonance de Cr et Lr

ZCS turn-off au primaire!! (plus le réactif à couper)

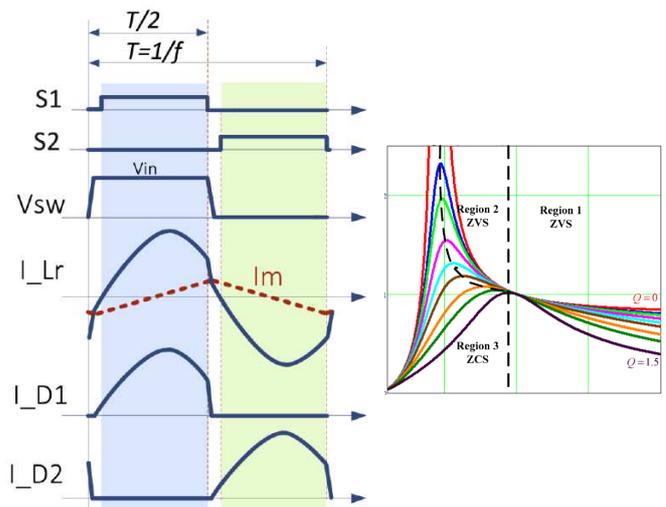
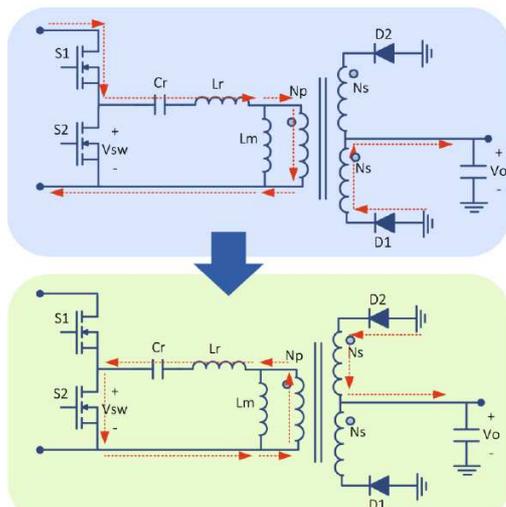


9

## Au dessus de la fréquence de résonance Cr Lr ( Région 1)

Pas de ZCS au turn-off au primaire (actif et réactif à couper)

Pas de ZCS au turn-off au secondaire



10

## Diapositive 9

---

- P2** PCAxid; 01/10/2019
- P5** recouvrement de diode est fct du di/dt au moment du passage a 0 et de si la diode est sic ou non, toutefois c'est bien du ZCS  
PCAxid; 01/10/2019
- P3** au secondaire ( diodes)  
PCAxid; 01/10/2019

## Diapositive 10

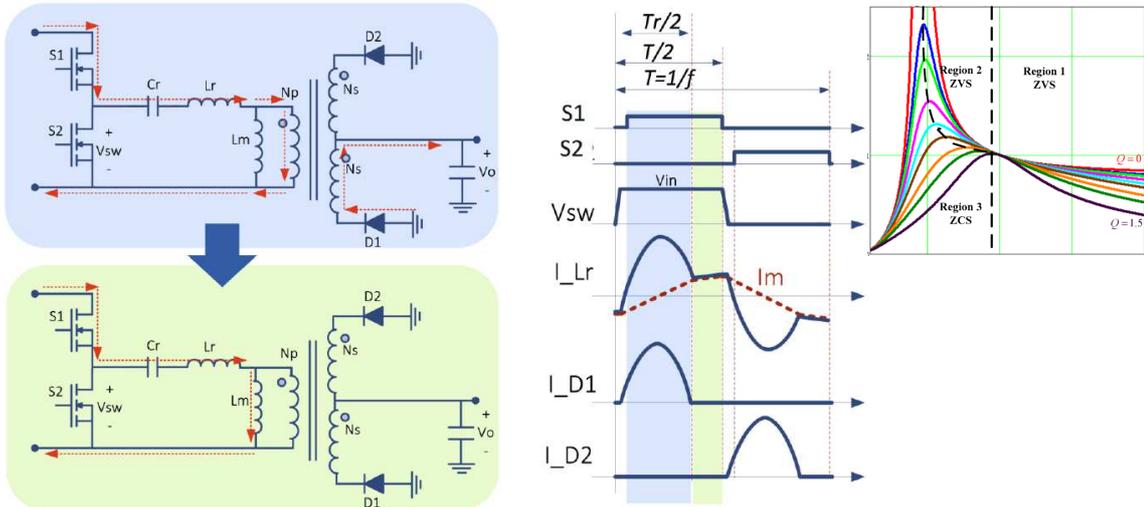
---

- P1** au secondaire ( diodes)  
PCAxid; 01/10/2019
- P4** il peut y avoir du ZCS si on est en light laod  
PCAxid; 01/10/2019

## Au dessous de la fréquence de résonance Cr Lr (cycle 1)

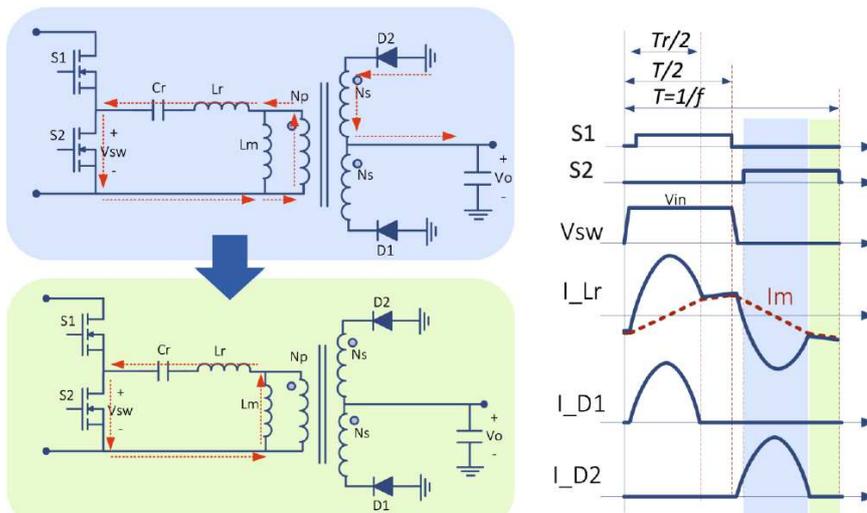
Fréquence > résonance de Cr avec Lr+Lm ( Région 2) P6

ZCS au turn-off au secondaire et au primaire (que du courant magnétisant au primaire)



11

## Au dessous de la fréquence de résonance Cr Lr (cycle 2)



12

## Diapositive 11

---

**P6** graphique avec les 3 zones? pour plus de clareté  
PCAxid; 01/10/2019

## Région 3 : Zone capacitive interdite

### Apparition de hard-switching

la diode-body conduit avant que l'autre transistor se ferme

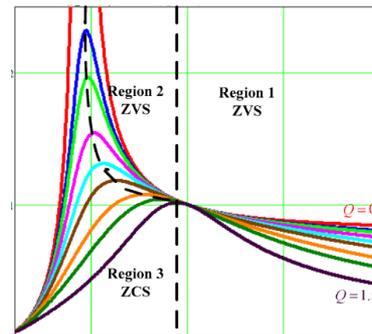
-> très forts  $di/dt$  au primaire

-> très forts  $dv/dt$  au primaire

Charge de recouvrement inverse  $Q_{rr}$

Temps de commutation de la diode

-> casse rapide possible



## FHA = First Harmonic Approximation

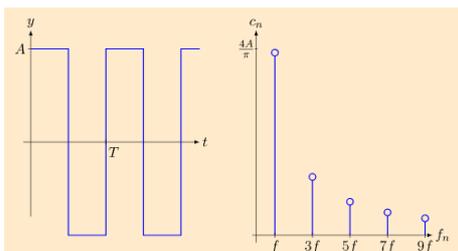
### On a un banc résonant LC

- > la fréquence joue un rôle important sur le gain
- > il faut faire des simulations fréquentielles (Bode avec LTSpice par exemple)

### Les logiciels de simulation en fréquence et les mathématiciens ont besoin de sinusoïdes et pas de créneaux

-> on ne va garder que la première harmonique de courant :

$$y(t) = \frac{4A}{\pi} \left[ \sin(2\pi ft) + \frac{1}{3} \sin(2\pi(3f)t) + \frac{1}{5} \sin(2\pi(5f)t) + \frac{1}{7} \sin(2\pi(7f)t) + \dots \right]$$



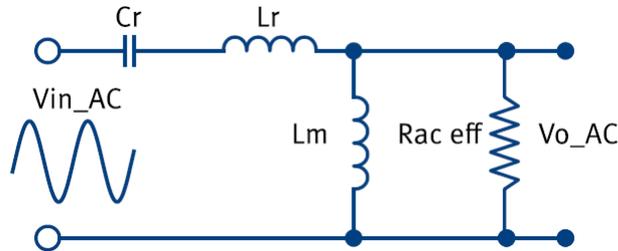
## Diapositive 14

---

- P7** google dit que Niquist: "Le diagramme de Nyquist est un graphe utilisé en électronique et en automatique pour évaluer la stabilité d'un système en boucle fermée. Il représente, dans le plan complexe, la réponse harmonique du système en boucle ouverte correspondante."

PCAxid; 01/10/2019

## FHA équivalent du circuit résonant



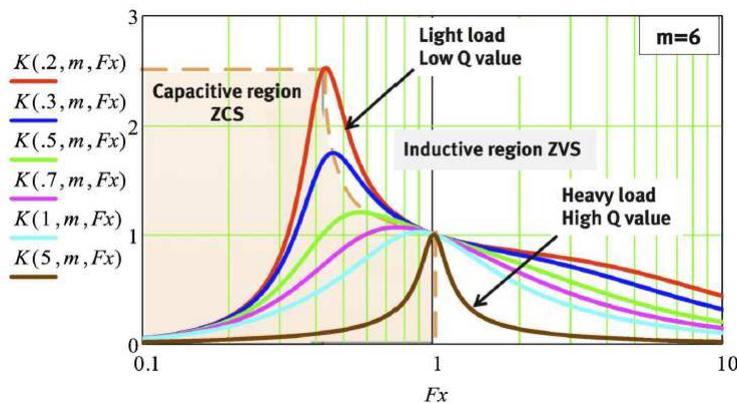
$$K(Q, L_n, F_x) = \frac{F_x^2 (L_n - 1)}{\sqrt{(L_n \cdot F_x^2 - 1)^2 + F_x^2 \cdot (F_x^2 - 1)^2 \cdot (L_n - 1)^2 \cdot Q^2}}$$

where:

$$L_n = \frac{L_r + L_m}{L_r}; \quad f_r = \frac{1}{\sqrt{L_r \cdot C_r}}; \quad F_x = \frac{f_s}{f_r}; \quad R_{ac} = \frac{8}{\pi^2} \cdot \frac{N_p^2}{N_s^2} \cdot R_o; \quad Q = \frac{\sqrt{L_r / C_r}}{R_{ac}};$$

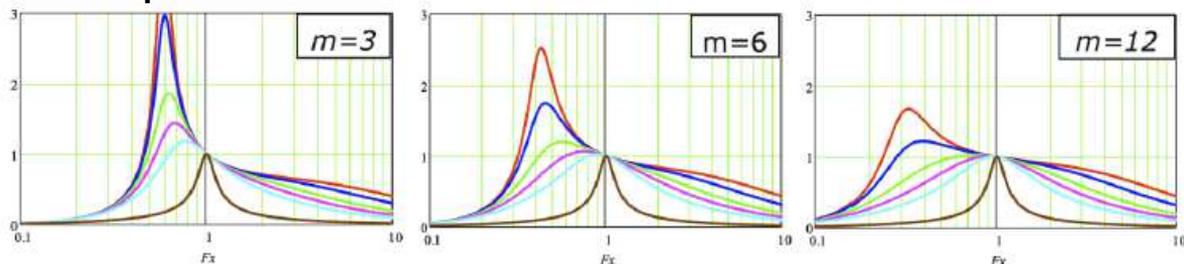
## Ration $L_m/L_r = m = K_I = 6$

- Pas très sympa comme courbe de gain !
- En plus il dépend de la charge
- C'est le prix à payer pour avoir un bon rendement



## Comment choisir mon $m = L_m/L_r$

- Le convertisseur « surtentionne » plus si  $L_m$  est proche de  $L_r$
- Par contre si  $L_m/L_r$  est petit :
  - On a un courant magnétisant important car  $L_m$  est petit
  - Ce courant ne sert pas au transfert de puissance
  - Forte pente en fonction de la fréquence -> attention à la résolution du générateur de fréquence de switching (PulseFreqModulation)
- -> **Compromis à trouver**



## Exemple de design / Cahier des charges

Table 1 Design parameters

Description	Minimum	Nominal	Maximum
Input voltage	350 V <sub>DC</sub>	380 V <sub>DC</sub>	410 V <sub>DC</sub>
Output voltage	11.9 V <sub>DC</sub>	12.0 V <sub>DC</sub>	12.1 V <sub>DC</sub>
Output power			600 W
Efficiency at 50% P <sub>max</sub>	97.5% *		
Switching frequency	90 kHz	150 kHz	250 kHz
Dynamic output voltage regulation (0-90% Load step)			Max. overshoot = 0.1 V Max. undershoot = 0.3 V
V <sub>out_ripple</sub>			150 mV <sub>pk-pk</sub>

## Gain du convertisseur

Main transformer turn ratio

$$n = \frac{N_p}{N_s} = \frac{V_{in\_nom}}{2 \cdot V_{out\_nom}} \approx 16$$

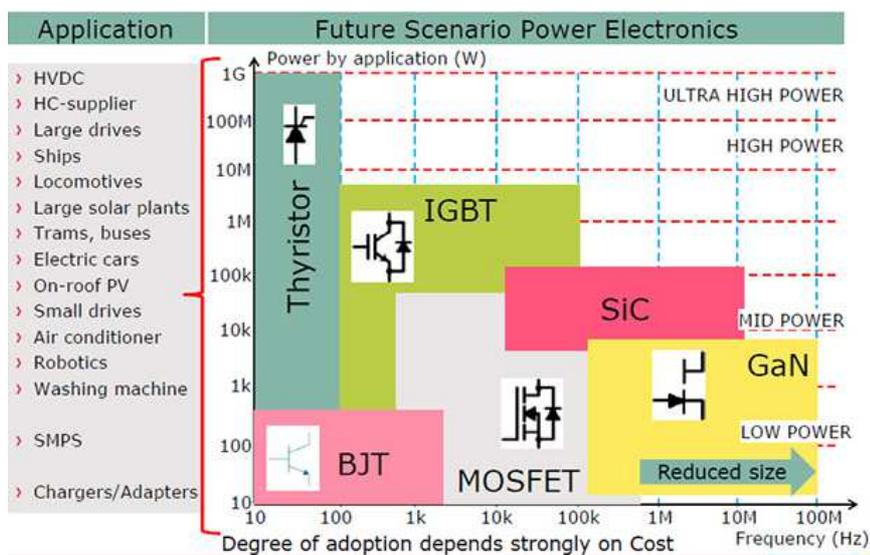
Minimum required gain

$$K_{\min}(Q, m, F_x) = \frac{n \cdot V_{o\_min}}{V_{in\_max}/2} \approx 0.95$$

Maximum required gain

$$K_{\max}(Q, m, F_x) = \frac{n \cdot V_{o\_max}}{V_{in\_min}/2} \approx 1.08$$

## Technologie de transistor -> Mosfet



## Choix des transistors au primaire



Parameter		IPP65R190CFD	IPP60R190P6	IPP60R180C7
Effective output capacitance, time related	$C_{ot(tr)}$	336 pF	264 pF	349 pF
Gate to drain charge	$Q_{gd}$	37	13 nC	8 nC
Internal gate resistance	$R_g$	1.0 $\Omega$	3.4 $\Omega$	0.85 $\Omega$
Reverse recovery charge	$Q_{rr}$	0.5 $\mu\text{C}$	4 $\mu\text{C}$	2.6 $\mu\text{C}$
Maximum diode commutation speed	$di_f/dt$	900 A/ $\mu\text{s}$	500 A/ $\mu\text{s}$	350 A/ $\mu\text{s}$

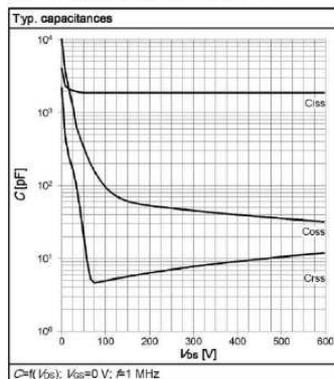
21

## ZVS - Coss, le petit nom d'une des capas parasites

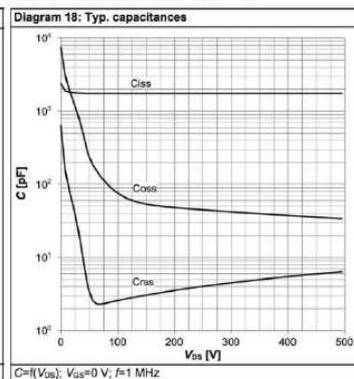


- Non seulement on a des parasites mais en plus ils sont non-linéaires  
= le Coss dépend de la tension aux bornes du transistor

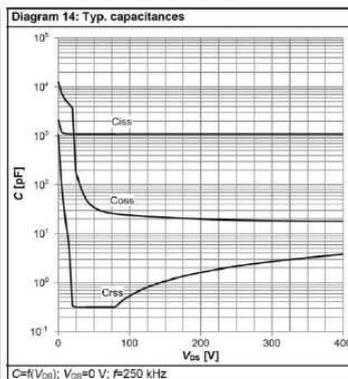
IPP65R190CFD



IPP60R190P6



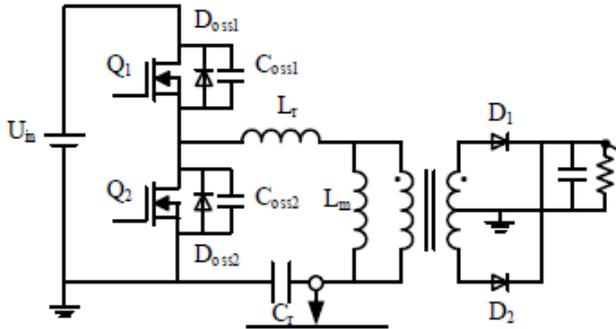
IPP60R180C7



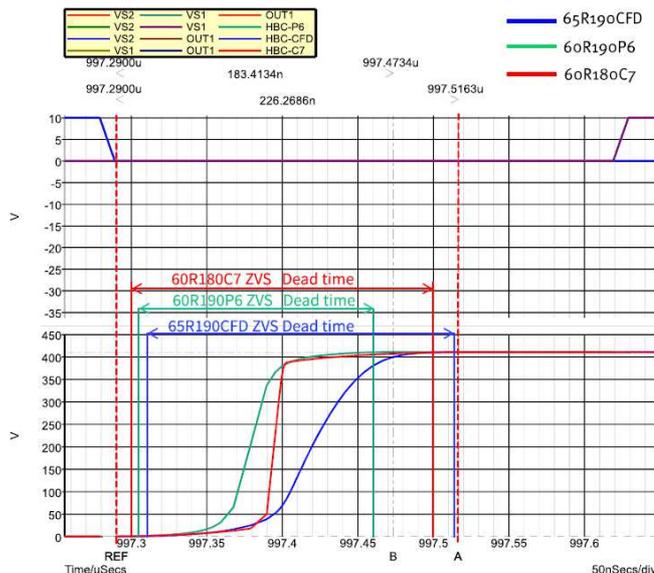
22

## ZVS - Coss parasite – on s'en sert pour le ZVS

- Charge « automatique » pendant le temps mort
- Il faut que le courant soit en zone inductive
- Le temps mort doit être assez long pour permettre cette charge avec le courant au moment du swiching

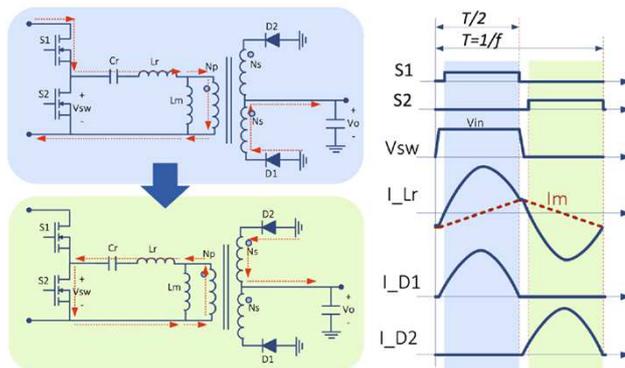


## ZVS – Temps mort minimum pour charger les Coss



## ZVS – valeur de self magnétisante

- Il faut du courant inductif pour charger les capas Coss
- Ce courant est le courant circulant dans la self magnétisante



## ZVS - Calcul self magnétisante « maximum »

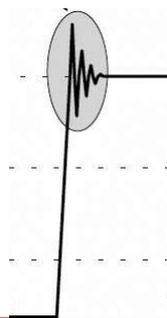
- + la self magnétisante est petite, plus on a de courant magnétisant
  - Ça facilite le ZVS
  - Ça augmente les pertes
    - moins de ZCS au Turn off primaire
    - Plus de pertes de conduction en  $r_{ds(on)} \cdot i^2$
- Le Coss est non linéaire, les constructeurs fournissent des Capacité équivalentes, par exemple  $C_{o(tr)}$  pour « Time Related »
- Td typique 100 à 200nS
- Lm max = 180uH

$$L_m = \frac{T_s \times t_d}{16C_{o(tr)}}$$

## ZVS – Un bon point pour la CEM



- **La tension du point chaud étant contrôlée par les charges de condensateur  $C_{oss}$** 
  - -> « pas de violence »
  - Les fronts sont plus doux et moins pentus qu'en hard switching
  - Peu de fuite capacitive entre plan stable et points chaud
- **Peu de surtension aux bornes du transistor opposé**
- **Peu d'oscillation HF**



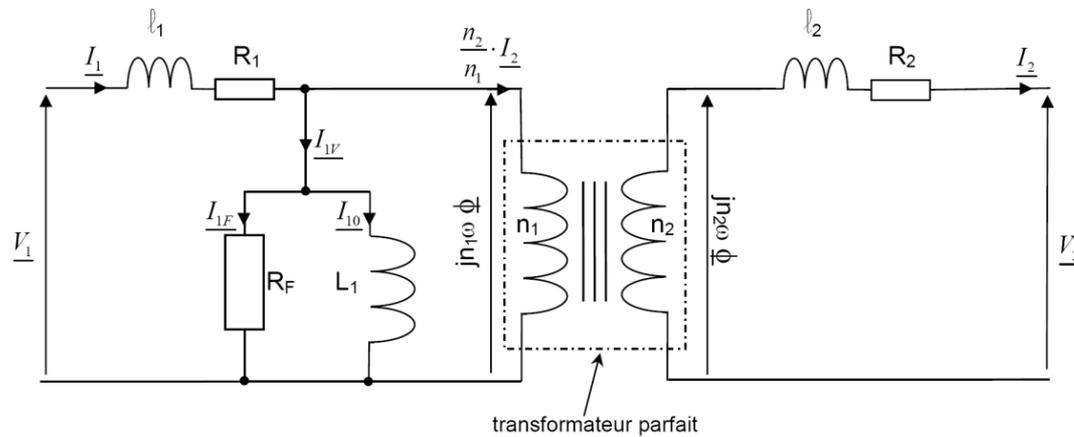
## TRANSFO – Plusieurs technologies de transformateur



- **Self de résonance intégrée au transformateur**
- **Self de résonance externe et transformateur « parfait »**
- **Bobinage « standard » ou Planar**
- **PCB ou couches de cuivre ou ruban ou Fils de litz en HF**
- *Remarque: attention au modèle équivalent utilisé lorsque l'on intègre la self dans le transformateur notamment avec la technologie planar qui répartit la fuite au primaire et au secondaire*



## TRANSFO - Modèle équivalent d'un transformateur

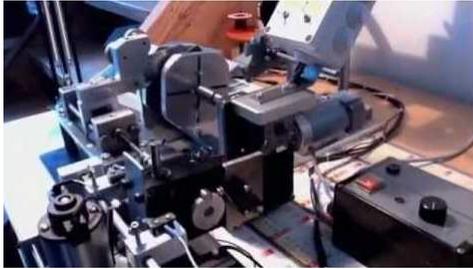


## TRANSFO – intégration de la self de fuite

- On ajoute un entrefer dans le transformateur
- Ou
- On ajoute un corps magnétique sans secondaire pour profiter du câblage du primaire

## TRANSFO – Design par le bobineur?

- Pas simple d'accéder aux données de certains fabricants de corps magnétiques
- Le design doit être adapté aux capacités techniques du bobineur



## TRANSFO – Les données d'entrée

- On souhaite un rendement global > 97%
  - Le transformateur « perd » en général entre 0,5 et 1% si le design est correct
- Dans l'exemple:
  - $0,5\% * 600W = 3W$
- Premier critère : il faut trouver un corps magnétique capable de dissiper 3W
  - Moins de 110°C avec un ambiant à 55°C:

$$\Delta T_{trafo\_MAX} = (110 - 55)^\circ C = 55^\circ C$$

$$R_{th\_trafo\_max} = \frac{\Delta T_{trafo\_Max}}{P_{trafo\_Max}} = \frac{55^\circ}{3} C/W = 18.3^\circ C/W$$

## TRANSFO – Les données d'entrée

- La fréquence de résonance est fixée à 115kHz (exemple)
- Grâce aux simulations
  - formes de tensions et courant
  - au bureau d'étude du bobineur ou si on a le courage on déroule la procédure suivante
  
- Remarque: la bande de fréquence vérifiée lors des tests CEM démarre souvent à 150kHz...

## TRANSFO – Le corps magnétique

- To IEC 62317-13
- Delivery mode: sets

### Magnetic characteristics (per set)

$$\begin{aligned}\Sigma l/A &= 0,467 \text{ mm}^{-1} \\ l_e &= 79,20 \text{ mm} \\ A_e &= 169,7 \text{ mm}^2 \\ A_{\min} &= 146,5 \text{ mm}^2 \\ V_e &= 13440 \text{ mm}^3\end{aligned}$$

Approx. weight 74 g/set

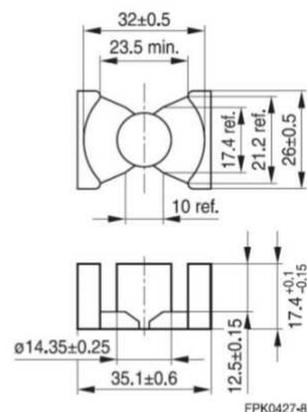


Figure 14 TDK-Epcos PQ35/35 core

## TRANSFO – Choix du matériau magnétique

- 3C90 -> pas cher

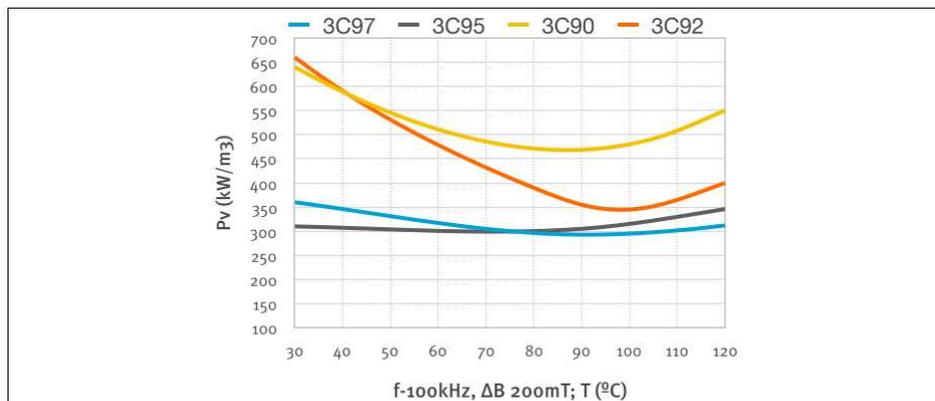


Figure 15 Ferrite core material TDK PC95/3C95

## TRANSFO – Core PQ3535 (35mm x 35mm)

Core physical parameters Ferroxcube PQ3535 (vendors vary slightly in specified parameters):

$$A_e = 1.9 \cdot 10^{-4}; l_m = 0.088; V_e = 1.63 \cdot 10^{-5}; A_n = 1.52 \cdot 10^{-4}; MLT = 0.075 \quad (10)$$

- $A_e$  = Aire en  $m^2$  -> 190  $mm^2$
- $V_e$  = volume en  $m^3$
- $MLT$  = Medium Length Turn en m -> 75 mm

## TRANSFO – Calcul du nombre de tours minimum



### ▪ La densité de Flux B est

- Proportionnelle à la tension
- Inversement proportionnelle au nombre de tours
  - -> Plus il y a de tours, moins on sature le transfo
  - -> Plus la tension est élevée plus on sature le transfo

### ▪ Objectif = limiter la densité de flux

- $n'=15$ = rapport de transfo

$$V_p = n' (V_o + V_f) = 15 \cdot (12 + 0.2) = 183V$$

$$N_{p\_min} = \frac{n' (V_o + V_f)}{2 \times f_{min} \times Ae \times DB} = 23.265$$

- -> 30 tours au primaire
- -> 2 tours au secondaire

$$DB = \frac{1}{N_p \times Ae} \times \left( V_o \times n \times \frac{0.5}{fr} \right) = 0.138T$$

## TRANSFO – pertes « fer »



- Dans le corps magnétique ça « bouge » à la fréquence de switching
- Ces fluctuations de champ génèrent des pertes qui dépendent de la fréquence et de la densité de champ

$$P_{core} = a \times \left( \frac{fr}{10^3} \right)^c \times \left( \frac{DB \times 10}{2} \right)^d \times Ve \times \frac{10^{-3}}{10^{-6}} = 0.513W$$

## TRANSFO – Pertes cuivre



- Longueur de fil au primaire et au secondaire
- MLT = moyenne d'un tour:

$$l_{\text{wire.pri}} = MLT \cdot N_p = 2.25$$

$$l_{\text{wire.sec}} = MLT \cdot N_s = 0.15$$

- Aire de bobinage

$$A_{n-p} = A_n \cdot \frac{k}{2} = 7.6 \cdot 10^{-6}$$

$$A_{n-s} = A_n \cdot \frac{k}{2 \cdot N_{\text{sec}}} = 3.8 \cdot 10^{-6}$$

## TRANSFO – Pertes cuivre



- Section du câble

$$A_{\text{wire.pri}} = \frac{A_{n-p}}{N_p} = 2.533 \cdot 10^{-7}$$

$$A_{\text{wire.sec}} = \frac{A_{n-s}}{N_s} = 1.9 \cdot 10^{-6}$$

- Résistance des câbles

$$R_{\text{dc.pri}} = \frac{r \times l_{\text{wire.pri}}}{A_{\text{wire.pri}}} = 0.153$$

$$R_{\text{dc.sec}} = \frac{r \times l_{\text{wire.sec}}}{A_{\text{wire.pri}}} = 1.361 \times 10^{-3}$$

## TRANSFO – Pertes cuivre



- Pertes en  $r_i^2$

$$Sec_{Loss} = I_{Sec}^2 \cdot R_{dc\_sec} = 3.4W$$

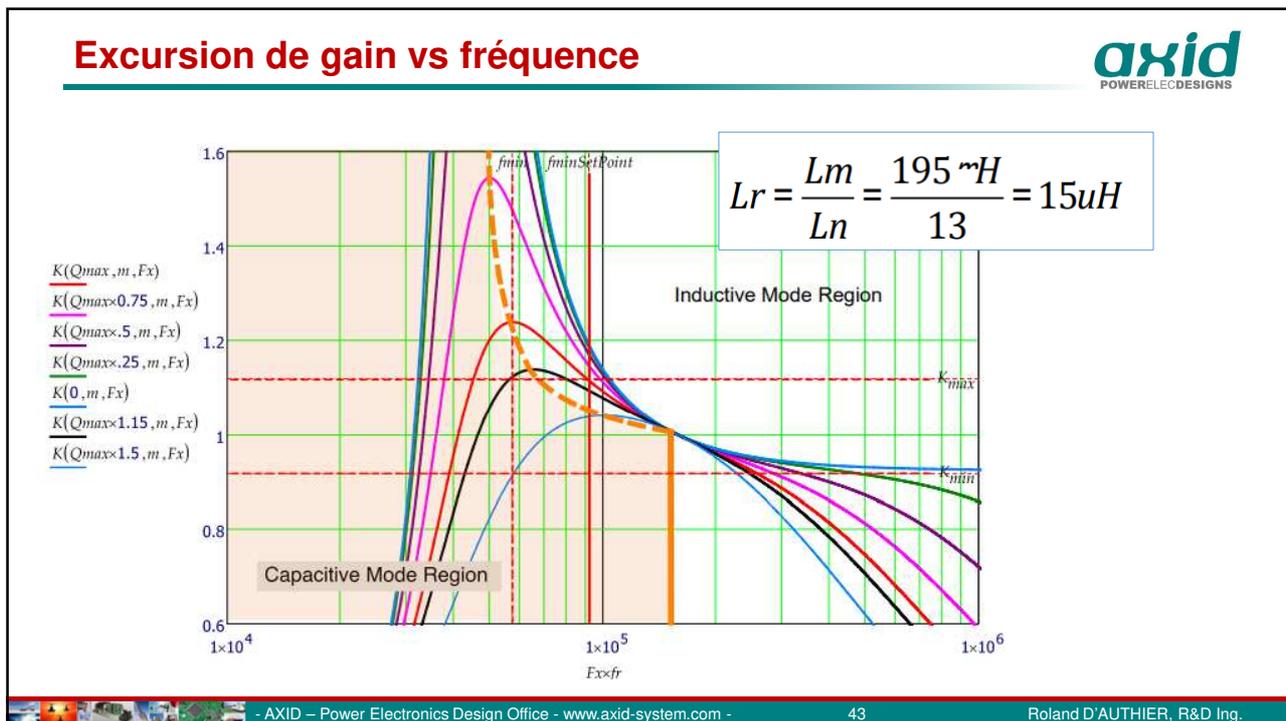
## TRANSFO – Pertes totales



- On arrive à estimer les pertes totales

$$Total_{Loss\_Est} = P_{core} + Pri_{Loss} + Sec_{Loss} = 6.617W$$

- Environ 1% dans le transformateur avec un matériau magnétique peu cher
- Ces pertes sont environ divisées par 2 avec un matériau magnétique (3C95) plus performant et une surface de câblage plus grande



43

### Le ratio $L_m/L_r = K_I = m = \dots$



- **Dans cet exemple nous avons une ration de 13**
  - Peu d'excursion de gain demandée
- **On trouve souvent des ratios  $K_I$  de l'ordre de 5**
  - Permet de plus « surtensionner »

$$L_r = \frac{L_m}{L_n} = \frac{195 \text{ mH}}{13} = 15 \mu\text{H}$$

- AXID – Power Electronics Design Office - www.axid-system.com -
44
Roland D'AUTHIER, R&D Ing.

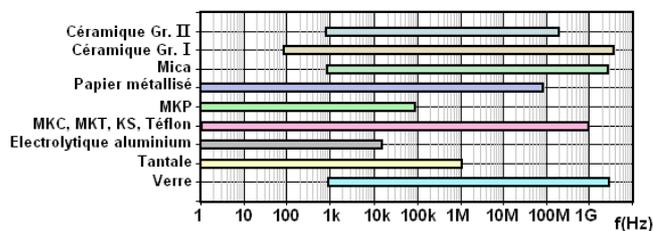
44

## CONDO – Condensateur de résonance

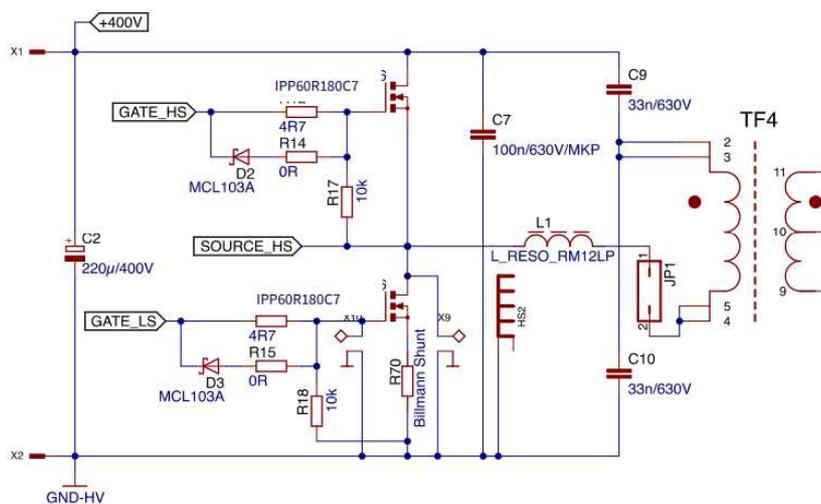
### ▪ Attention à la technologie

- Electrochimique : impossible (polarisée + BF)
- Film OK (polypropylène)
- Céramique X7R – complexe voire impossible – derating « incroyable »
- Céramique NP0 – OK
- ...

$$C_r = \frac{1}{4 \cdot p^2 \cdot L_r \cdot f_0^2} = 66.7nF$$



## CONDO - Schéma au primaire



**CONDO – Contrainte en AC**

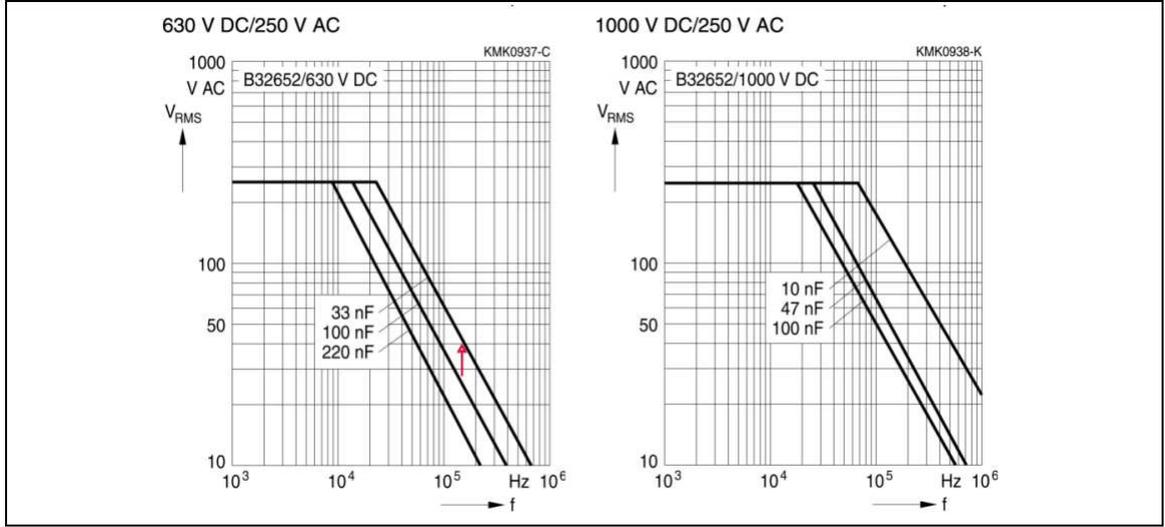


Figure 23 B32652 film capacitor recommended AC operating voltage and frequency limits

47

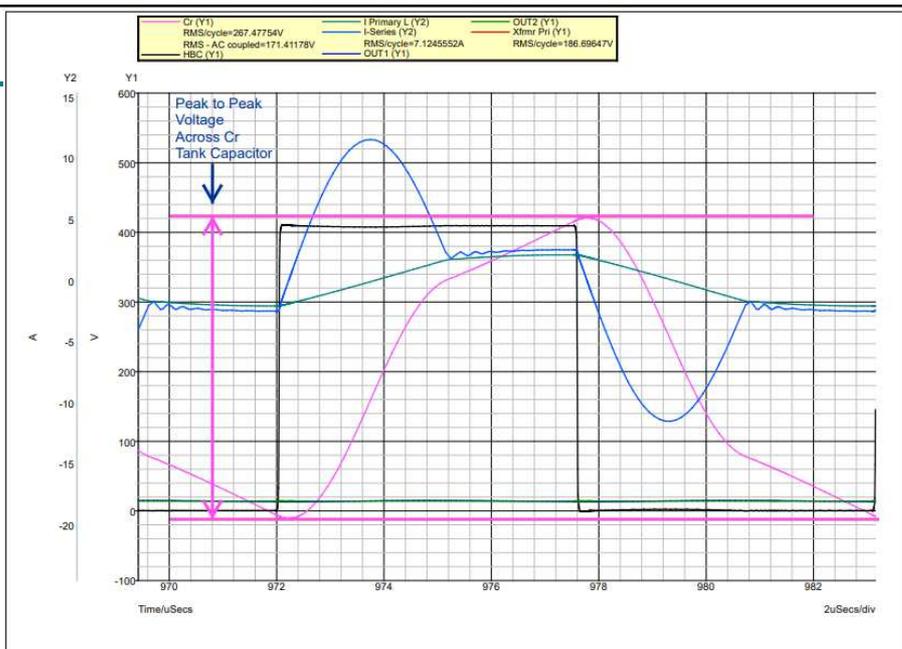


Figure 24 Peak boost up gain at 90 kHz and 171 VRMS AC voltage stress on C<sub>r</sub>



48

## Exemple avec redressement synchrone

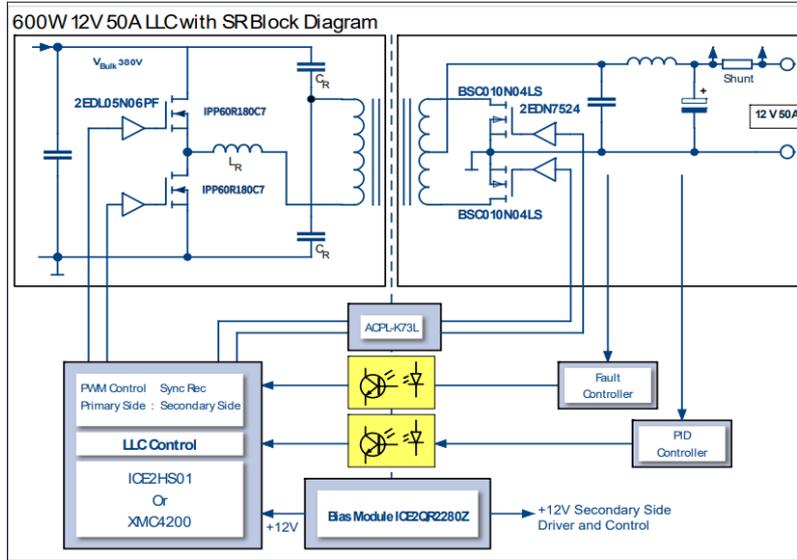


Figure 25 600 W 12 V output LLC converter detail block diagram

## Détail de la carte électronique

synchronous rectifier (8) Output capacitor (9) Output inductor (10) Half-Bridge MOSFET gate driver 2EDL05N06PFG, (11) Synchronous Rectifier OptiMOS™ BSC010N04LS and (12) Dual Channel Gate Drive 2EDN7524F used for Synchronous Rectifier MOSFETs.

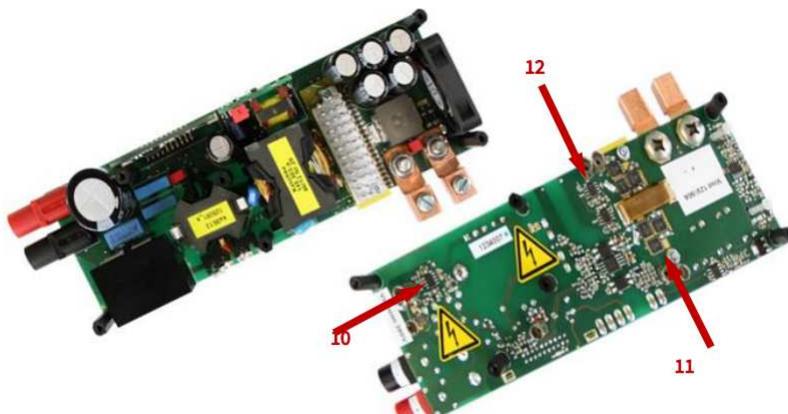
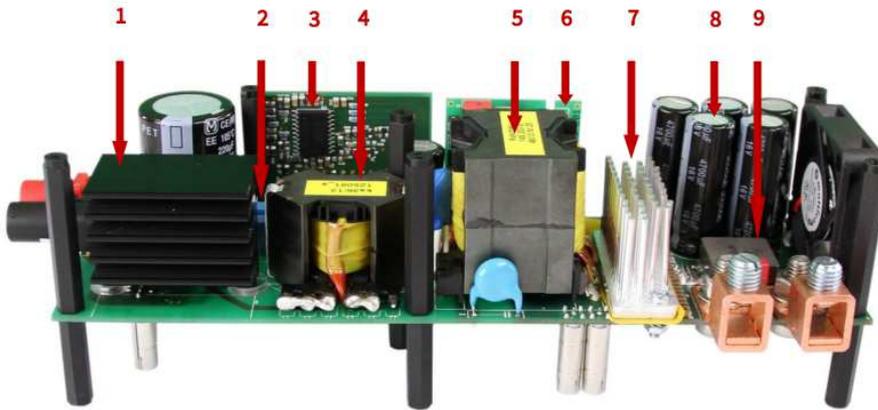
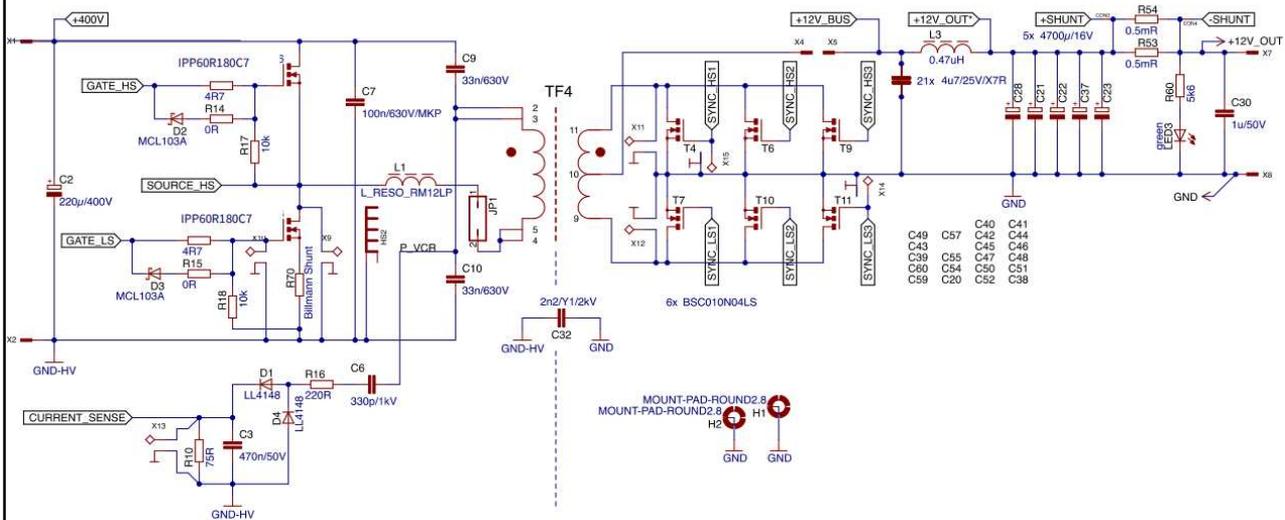


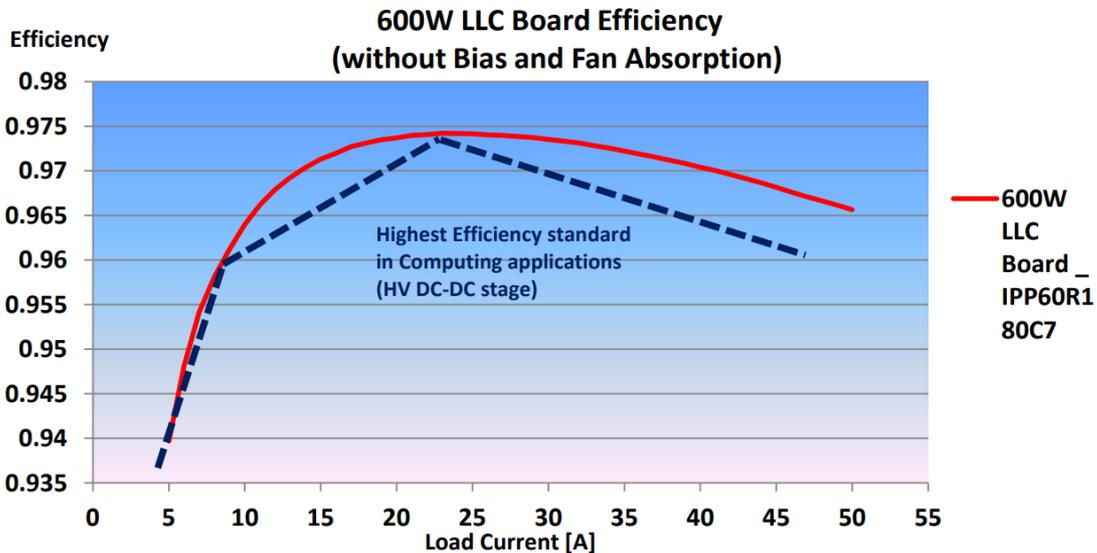
Figure 3 is the top view, bottom view and the assembly of 600 W HB LLC evaluation board. Key components are: **(1)** heatsink assembly of primary side switches IPP60R190P6 **(2)** Resonant capacitor **(3)** LLC analog controller ICE2HS01G **(4)** Resonant inductor **(5)** Main DC-DC transformer **(6)** PCB assembly of the auxiliary circuit with bias QR Flyback controller ICE2QR2280Z **(7)** Heatsink assembly for cooling the synchronous rectifier **(8)** Output capacitor **(9)** Output inductor **(10)** Half-Bridge MOSFET gate driver 2EDL05N06PFG, **(11)** Synchronous Rectifier OptiMOS™ BSC010N04LS and **(12)** Dual Channel Gate Drive 2EDN7524F used for Synchronous Rectifier MOSFETs.



### Détail du schéma de puissance



## Rendement « extrêmement » bon malgré 12v en sortie

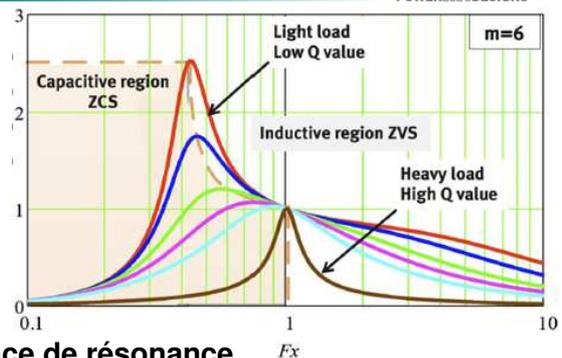


53

## Le LLC en résumé



- Un rendement excellent
- Convertisseur isolé
- Design itératif mais faisable
- Une bonne dose de mathématique
- Magnétiques très compacts
- Risque de casse si  $F_{sw}$  trop basse
- ZVS et ZCS au primaire autour de la fréquence de résonance
- ZCS au secondaire au dessous de la résonance
- Fréquence de switching jusqu'à 1,5MHz (vu en 2019 avec du GaN)
- Intégration possible de la self de résonance dans le transformateur
  - (niveau expert ;-)
- Un contrôle en fréquence (attention au contrôleur)



54

- **Les questions sont les bienvenues**

- **Merci pour votre attention**



# FRAMATECH

**Une offre de formations adaptée  
à vos situations professionnelles**



---

## Contact

**Alain BARONI – Président, Directeur Général**

**Tél. 04 91 95 55 70**

**Mail : [contact@framatech.fr](mailto:contact@framatech.fr)**